

PATENT COOPERATION TREATY

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Commissioner
 US Department of Commerce
 United States Patent and Trademark
 Office, PCT
 2011 South Clark Place Room
 CP2/5C24
 Arlington, VA 22202
 ETATS-UNIS D'AMERIQUE
 in its capacity as elected Office

Date of mailing (day/month/year) 29 March 2001 (29.03.01)	
International application No. PCT/JP00/05154	Applicant's or agent's file reference P23502-PO
International filing date (day/month/year) 01 August 2000 (01.08.00)	Priority date (day/month/year) 02 August 1999 (02.08.99)
Applicant YAMADA, Mikihiro	

1. The designated Office is hereby notified of its election made:

☒ in the demand filed with the International Preliminary Examining Authority on:
 25 January 2001 (25.01.01)

☐ in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was

☐ was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

The International Bureau of WIPO
 34, chemin des Colombettes
 1211 Geneva 20, Switzerland

Facsimile No.: (41-22) 740.14.35

Authorized officer:

Kiwa Mpay

Telephone No.: (41-22) 338.83.38



PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference P23502-PO	FOR FURTHER ACTION See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP00/05154	International filing date (<i>day month year</i>) 01 August 2000 (01.08.00)	Priority date (<i>day month year</i>) 02 August 1999 (02.08.99)
International Patent Classification (IPC) or national classification and IPC G06F 3/06, 3/08, G06K 17/00		
Applicant MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.		

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.

2. This REPORT consists of a total of 3 sheets, including this cover sheet.

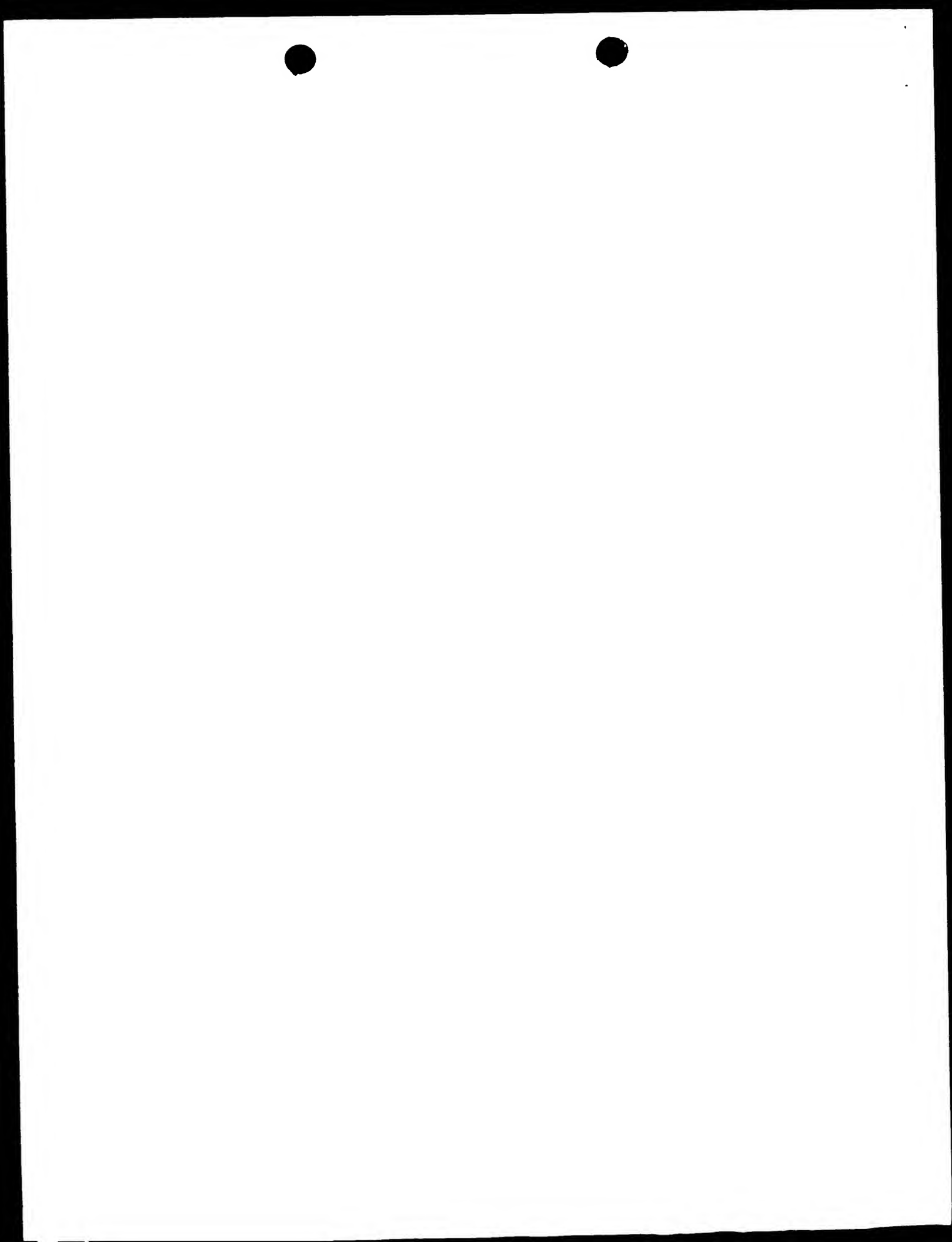
☒ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).

These annexes consist of a total of 34 sheets.

3. This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- IV ☐ Lack of unity of invention
- V ☐ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☐ Certain observations on the international application

Name and mailing address of the IPEA/EP	Authorized officer
---	--------------------



INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP00/05154

I. Basis of the report

1. With regard to the **elements** of the international application:*

- ☐ the international application as originally filed
- ☒ the description:
pages 1-3,25,30, as originally filed
pages _____, filed with the demand
pages 4-7,9-24,26-29,31-36 (19.02.01) 8, filed with the letter of 12 July 2001 (12.07.2001)
- ☒ the claims:
pages 6-11, as originally filed
pages _____, as amended (together with any statement under Article 19
pages _____, filed with the demand
pages _____, filed with the letter of _____
- ☒ the drawings:
pages 1-14, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____
- ☐ the sequence listing part of the description:
pages _____, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____

2. With regard to the **language**, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language _____ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

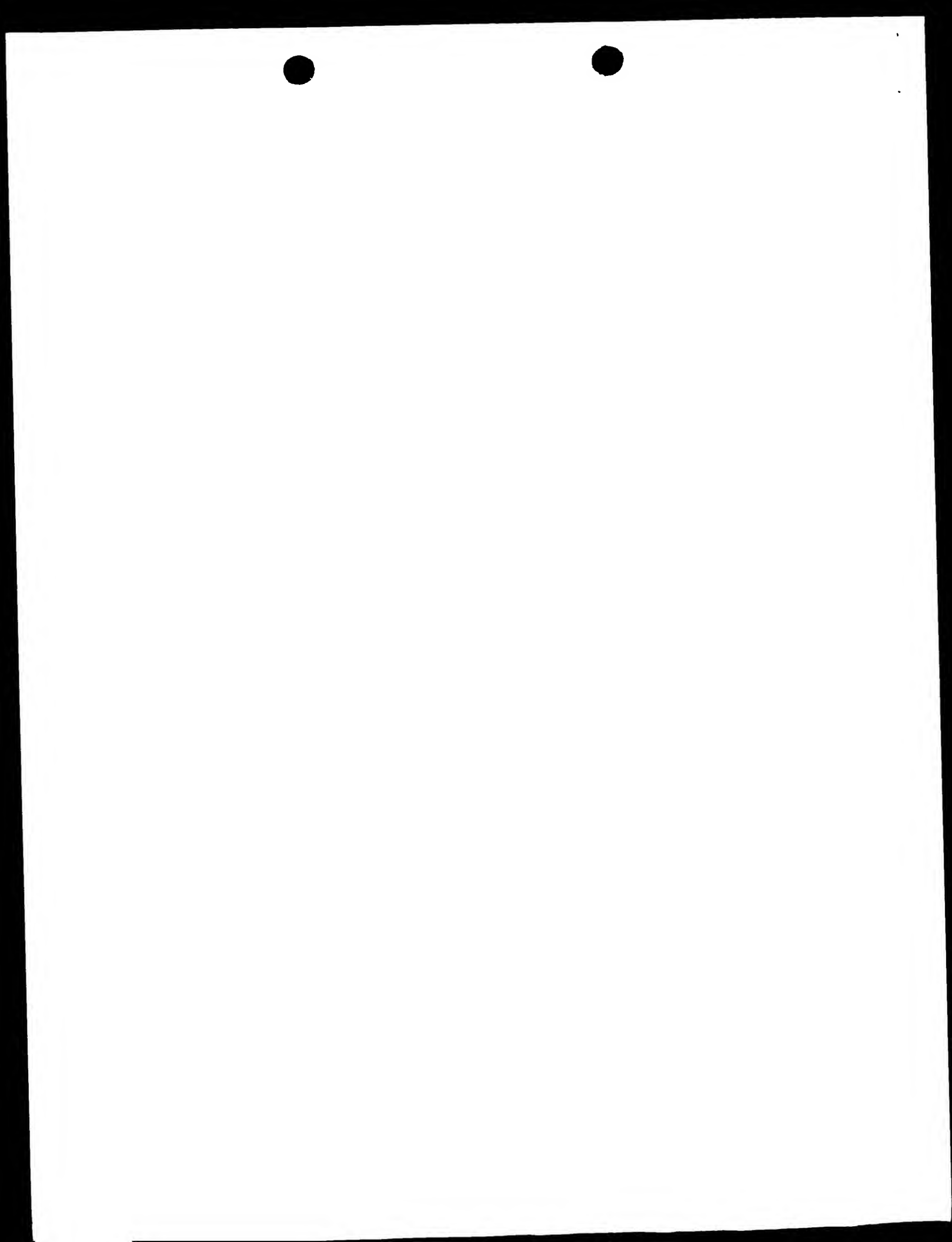
3. With regard to any **nucleotide and/or amino acid sequence** disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished

4. ☒ The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☒ the claims, Nos 1-5 12-13

* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 (a) (i)).



INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.
PCT/JP 00/05154

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	6-11	YES
	Claims		NO
Inventive step (IS)	Claims	6-11	YES
	Claims		NO
Industrial applicability (IA)	Claims	6-11	YES
	Claims		NO

2. Citations and explanations

Document 1: JP, 9-179948, A (Sony Corp.), July 11, 1997
(11.07.97)

Document 2: JP, 8-8995, A (NEC Corp.), January 12, 1996
(12.01.96)

Document 3: JP, 63-126083, A (Toshiba Corp.), May 30,
1988 (30.05.88)

Document 4: JP, 7-170253, A (NEC Corp.), July 4, 1995
(04.07.95)

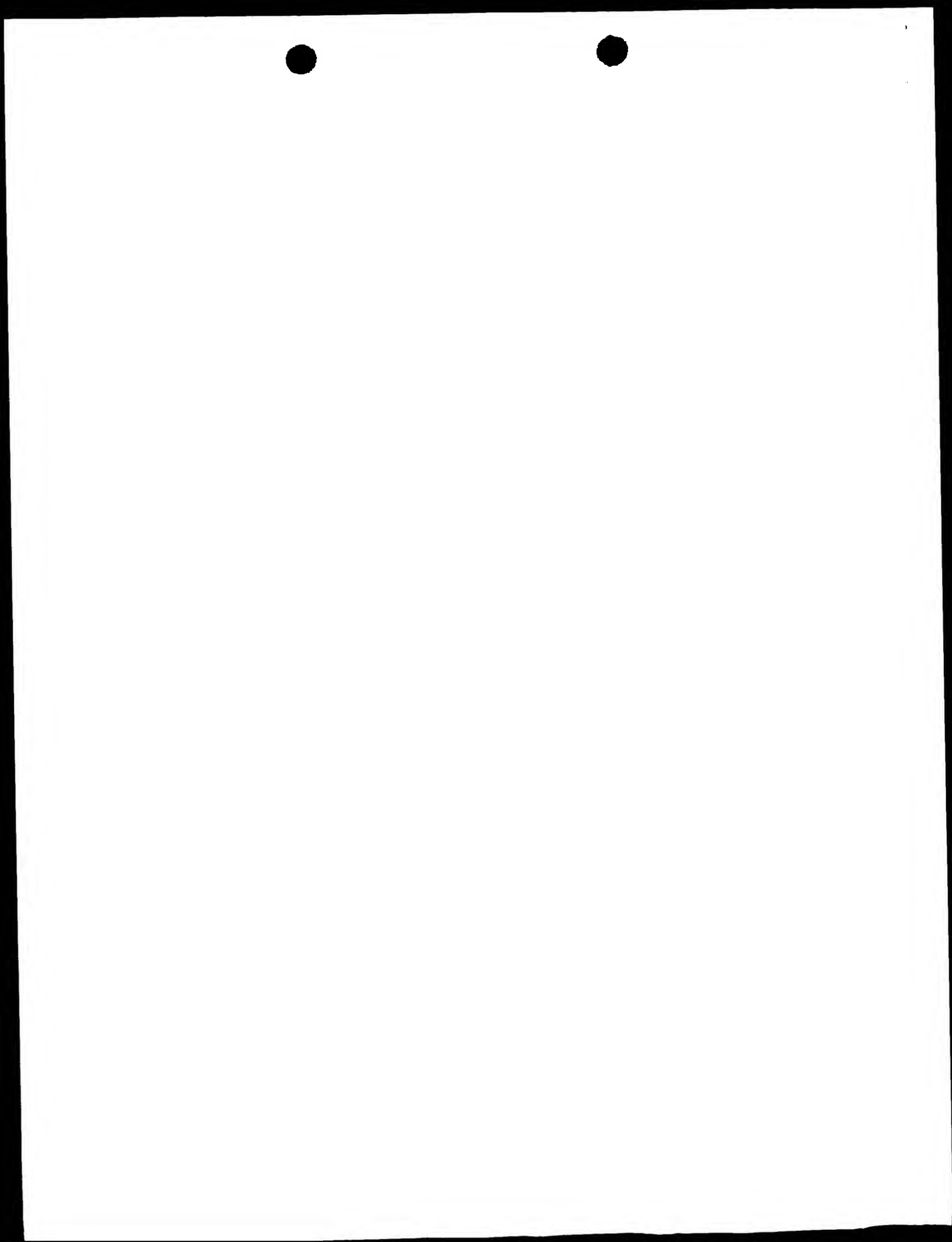
Document 5: JP, 54-108504, A (Matsushita Electric
Industrial Co., Ltd.), August 25, 1979
(25.08.79)

Claims 6 to 11

The invention set forth in Claims 6 to 11 involves an inventive step in relation to the documents cited in the international search report.

Documents 1 to 5 do not disclose the feature wherein the signal level in a prescribed period after the receiving period is increased.

The present invention provides the useful effect of being able to re-transmit the necessary data over the air.



国際調査報告

(法8条、法施行規則第40、41条)
[PCT18条、PCT規則43、44]

出願人又は代理人 の書類記号 P 2 3 5 0 2 - P O	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220)及び下記5を参照すること。	
国際出願番号 PCT/J P 0 0 / 0 5 1 5 4	国際出願日 (日.月.年) 0 1 . 0 8 . 0 0	優先日 (日.月.年) 0 2 . 0 8 . 9 9
出願人 (氏名又は名称) 松下電器産業株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 4 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

- a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。
☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。
- b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。
☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表
☐ 出願後に、この国際調査機関に提出された書面による配列表
☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☒ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☒ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。
☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。
☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により

第 1 図とする、☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。



第 I 欄 請求の範囲の一部の調査ができないときの意見 (第 1 ページの 2 の続き)

法第 8 条第 3 項 (PCT 17 条 (2) (a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☒ 請求の範囲 1 3 は、この国際調査機関が調査することを要しない対象に係るものである。つまり、
請求の範囲 1 3 プログラムおよび/またはデータであることを特徴とする情報集合体であり、コンピューター・プログラム及び情報の単なる提示に該当し、PCT 17 条 (2) (a) (i) 及び PCT 規則 39.1 (vi)、(v) の規定により、この国際調査機関が調査することを要しない対象に係るものである。
2. ☐ 請求の範囲 は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 は、従属請求の範囲であって PCT 規則 6.4 (a) の第 2 文及び第 3 文の規定に従って記載されていない。

第 II 欄 発明の単一性が欠如しているときの意見 (第 1 ページの 3 の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

本件国際出願の各発明における「特別な技術的特徴」について検討するに、本件国際出願の発明は、明細書の記載から、IC カード接続装置において、IC カードに対して同一内容のデータの再送信を要求するものであるが、請求の範囲 1-5 及び 12-13 に係る発明は、受信バッファがオーバーランした場合にデータの再送信を要求する IC カード接続装置に関するものであり、請求の範囲 6-11 に係る発明は、データを受信するための受信期間の後の所定の期間における信号のレベル検査による違反の場合にデータの再送信を要求する IC カード接続装置に関するものであり、IC カードに対してデータの再送信を要求する技術は周知であることに鑑みると、これら一群の発明の間には、「特別な技術的特徴」を含む技術的な関係があるものとは認められない。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載

追加調査手数料の異議申し立てに関する注意

- ☐ 追加調査手数料の納付と並に出願人から異議申立てがあった。

追加調査手数料の納付と並に出願人から異議申立てがあった。

補正料: 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21, 22, 23, 24, 25, 26, 27, 28, 29, 30, 31, 32, 33, 34, 35, 36, 37, 38, 39, 40, 41, 42, 43, 44, 45, 46, 47, 48, 49, 50, 51, 52, 53, 54, 55, 56, 57, 58, 59, 60, 61, 62, 63, 64, 65, 66, 67, 68, 69, 70, 71, 72, 73, 74, 75, 76, 77, 78, 79, 80, 81, 82, 83, 84, 85, 86, 87, 88, 89, 90, 91, 92, 93, 94, 95, 96, 97, 98, 99, 100, 101, 102, 103, 104, 105, 106, 107, 108, 109, 110, 111, 112, 113, 114, 115, 116, 117, 118, 119, 120, 121, 122, 123, 124, 125, 126, 127, 128, 129, 130, 131, 132, 133, 134, 135, 136, 137, 138, 139, 140, 141, 142, 143, 144, 145, 146, 147, 148, 149, 150, 151, 152, 153, 154, 155, 156, 157, 158, 159, 160, 161, 162, 163, 164, 165, 166, 167, 168, 169, 170, 171, 172, 173, 174, 175, 176, 177, 178, 179, 180, 181, 182, 183, 184, 185, 186, 187, 188, 189, 190, 191, 192, 193, 194, 195, 196, 197, 198, 199, 200, 201, 202, 203, 204, 205, 206, 207, 208, 209, 210, 211, 212, 213, 214, 215, 216, 217, 218, 219, 220, 221, 222, 223, 224, 225, 226, 227, 228, 229, 230, 231, 232, 233, 234, 235, 236, 237, 238, 239, 240, 241, 242, 243, 244, 245, 246, 247, 248, 249, 250, 251, 252, 253, 254, 255, 256, 257, 258, 259, 260, 261, 262, 263, 264, 265, 266, 267, 268, 269, 270, 271, 272, 273, 274, 275, 276, 277, 278, 279, 280, 281, 282, 283, 284, 285, 286, 287, 288, 289, 290, 291, 292, 293, 294, 295, 296, 297, 298, 299, 300, 301, 302, 303, 304, 305, 306, 307, 308, 309, 310, 311, 312, 313, 314, 315, 316, 317, 318, 319, 320, 321, 322, 323, 324, 325, 326, 327, 328, 329, 330, 331, 332, 333, 334, 335, 336, 337, 338, 339, 340, 341, 342, 343, 344, 345, 346, 347, 348, 349, 350, 351, 352, 353, 354, 355, 356, 357, 358, 359, 360, 361, 362, 363, 364, 365, 366, 367, 368, 369, 370, 371, 372, 373, 374, 375, 376, 377, 378, 379, 380, 381, 382, 383, 384, 385, 386, 387, 388, 389, 390, 391, 392, 393, 394, 395, 396, 397, 398, 399, 400, 401, 402, 403, 404, 405, 406, 407, 408, 409, 410, 411, 412, 413, 414, 415, 416, 417, 418, 419, 420, 421, 422, 423, 424, 425, 426, 427, 428, 429, 430, 431, 432, 433, 434, 435, 436, 437, 438, 439, 440, 441, 442, 443, 444, 445, 446, 447, 448, 449, 450, 451, 452, 453, 454, 455, 456, 457, 458, 459, 460, 461, 462, 463, 464, 465, 466, 467, 468, 469, 470, 471, 472, 473, 474, 475, 476, 477, 478, 479, 480, 481, 482, 483, 484, 485, 486, 487, 488, 489, 490, 491, 492, 493, 494, 495, 496, 497, 498, 499, 500, 501, 502, 503, 504, 505, 506, 507, 508, 509, 510, 511, 512, 513, 514, 515, 516, 517, 518, 519, 520, 521, 522, 523, 524, 525, 526, 527, 528, 529, 530, 531, 532, 533, 534, 535, 536, 537, 538, 539, 540, 541, 542, 543, 544, 545, 546, 547, 548, 549, 550, 551, 552, 553, 554, 555, 556, 557, 558, 559, 560, 561, 562, 563, 564, 565, 566, 567, 568, 569, 570, 571, 572, 573, 574, 575, 576, 577, 578, 579, 580, 581, 582, 583, 584, 585, 586, 587, 588, 589, 590, 591, 592, 593, 594, 595, 596, 597, 598, 599, 600, 601, 602, 603, 604, 605, 606, 607, 608, 609, 610, 611, 612, 613, 614, 615, 616, 617, 618, 619, 620, 621, 622, 623, 624, 625, 626, 627, 628, 629, 630, 631, 632, 633, 634, 635, 636, 637, 638, 639, 640, 641, 642, 643, 644, 645, 646, 647, 648, 649, 650, 651, 652, 653, 654, 655, 656, 657, 658, 659, 660, 661, 662, 663, 664, 665, 666, 667, 668, 669, 670, 671, 672, 673, 674, 675, 676, 677, 678, 679, 680, 681, 682, 683, 684, 685, 686, 687, 688, 689, 690, 691, 692, 693, 694, 695, 696, 697, 698, 699, 700, 701, 702, 703, 704, 705, 706, 707, 708, 709, 710, 711, 712, 713, 714, 715, 716, 717, 718, 719, 720, 721, 722, 723, 724, 725, 726, 727, 728, 729, 730, 731, 732, 733, 734, 735, 736, 737, 738, 739, 740, 741, 742, 743, 744, 745, 746, 747, 748, 749, 750, 751, 752, 753, 754, 755, 756, 757, 758, 759, 760, 761, 762, 763, 764, 765, 766, 767, 768, 769, 770, 771, 772, 773, 774, 775, 776, 777, 778, 779, 780, 781, 782, 783, 784, 785, 786, 787, 788, 789, 790, 791, 792, 793, 794, 795, 796, 797, 798, 799, 800, 801, 802, 803, 804, 805, 806, 807, 808, 809, 810, 811, 812, 813, 814, 815, 816, 817, 818, 819, 820, 821, 822, 823, 824, 825, 826, 827, 828, 829, 830, 831, 832, 833, 834, 835, 836, 837, 838, 839, 840, 841, 842, 843, 844, 845, 846, 847, 848, 849, 850, 851, 852, 853, 854, 855, 856, 857, 858, 859, 860, 861, 862, 863, 864, 865, 866, 867, 868, 869, 870, 871, 872, 873, 874, 875, 876, 877, 878, 879, 880, 881, 882, 883, 884, 885, 886, 887, 888, 889, 890, 891, 892, 893, 894, 895, 896, 897, 898, 899, 900, 901, 902, 903, 904, 905, 906, 907, 908, 909, 910, 911, 912, 913, 914, 915, 916, 917, 918, 919, 920, 921, 922, 923, 924, 925, 926, 927, 928, 929, 930, 931, 932, 933, 934, 935, 936, 937, 938, 939, 940, 941, 942, 943, 944, 945, 946, 947, 948, 949, 950, 951, 952, 953, 954, 955, 956, 957, 958, 959, 960, 961, 962, 963, 964, 965, 966, 967, 968, 969, 970, 971, 972, 973, 974, 975, 976, 977, 978, 979, 980, 981, 982, 983, 984, 985, 986, 987, 988, 989, 990, 991, 992, 993, 994, 995, 996, 997, 998, 999, 1000



A. 発明の属する分野の分類 (国際特許分類 (IPC))
 IntCl⁷ G06F 3/06, G06F 3/08
 G06K 17/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

IntCl⁷ G06F 3/06, G06F 3/08, G06K 17/00,
 H04L 7/04, H04L 25/38, H04L 25/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2000年
 日本国登録実用新案公報 1994-2000年
 日本国実用新案登録公報 1995-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP, 9-179948, A (ソニー株式会社) 11. 7月. 1997 (11. 07. 97) 全文, 全図 全文, 全図 全文, 全図 (ファミリーなし)	1-2, 12 3-5 6-11

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前の、他の優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「Z」 国際出願日前の、他の優先権の主張の基礎となる出願

国際調査機関の名称及び郵便番号

日本国特許庁 (ISA/JP)

郵便番号: 00-8915

〒000-8915 札幌市中央区南一条西五丁目1番1号

特許庁審査官 (権限のある職員)

相崎 裕恒

5 N

2945



C (続き) 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 8-8995, A (日本電気株式会社) 12. 1月. 1996 (12. 01. 96) 段落番号【0012】-【0013】, 第5図 (ファミリーなし)	3, 12
Y	J P, 63-126083, A (株式会社東芝) 30. 5月. 1988 (30. 05. 88) 第4頁右下欄第4-12行, 第5図 (ファミリーなし)	4-5, 12
A	J P, 7-170253, A (日本電気株式会社) 4. 7月. 1995 (04. 07. 95) 全文, 全図 (ファミリーなし)	6-12
A	J P, 54-108504, A (松下電器産業株式会社) 25. 8月. 1979 (25. 08. 79) 全文, 全図 (ファミリーなし)	6-12



(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001年2月8日 (08.02.2001)

PCT

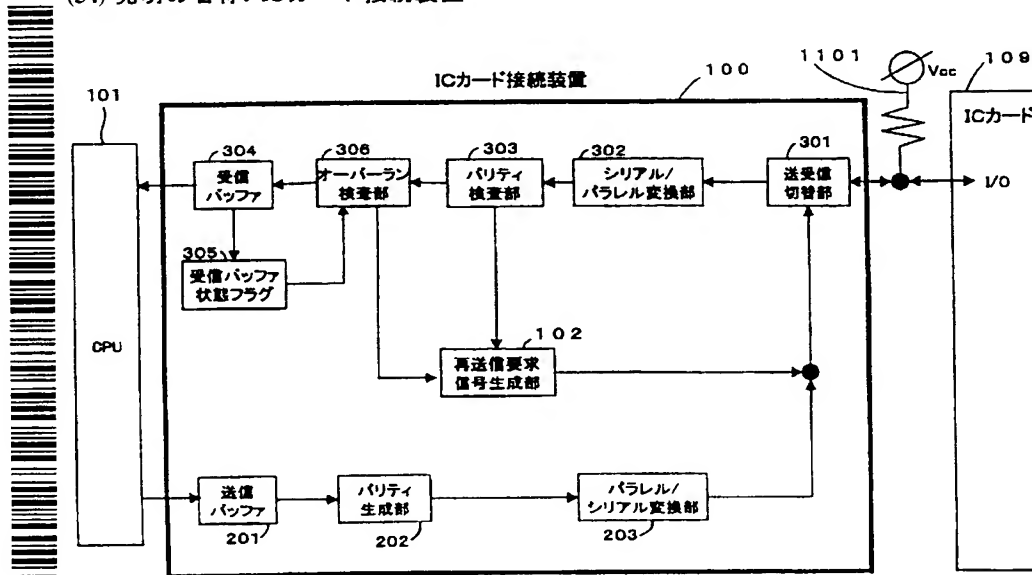
(10) 国際公開番号
WO 01/09709 A1

- (51) 国際特許分類⁷: G06F 3/06, 3/08, G06K 17/00 (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市大字門真1006番地 Osaka (JP).
- (21) 国際出願番号: PCT/JP00/05154
- (22) 国際出願日: 2000年8月1日 (01.08.2000) (72) 発明者; および
- (25) 国際出願の言語: 日本語 (75) 発明者/出願人 (米国についてのみ): 山田幹彦 (YAMADA, Mikihiro) [JP/JP]; 〒567-0835 大阪府茨木市新堂3丁目10-8 Osaka (JP).
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: (74) 代理人: 弁理士 松田正道 (MATSUDA, Masamichi); 〒532-0003 大阪府大阪市淀川区宮原5丁目1番3号 新大阪生島ビル Osaka (JP).
- 特願平11/219118 1999年8月2日 (02.08.1999) JP

[続葉有]

(54) Title: IC CARD CONNECTOR

(54) 発明の名称: ICカード接続装置



- 100...IC CARD CONNECTOR
304...RECEIVING BUFFER
305...RECEIVING BUFFER STATUS FLAG
306...OVERRUN INSPECTING SECTION
102...RESENDING REQUEST SIGNAL GENERATING SECTION
201...TRANSMITTING BUFFER
202...PARITY GENERATING SECTION
203...PARALLEL/SERIAL CONVERTING SECTION

(57) Abstract: There have been a problem that if the capacity of a receiving buffer is small, data cannot be reliably received and another problem that the rate of detection of transmission errors caused by influence of noise is low. The IC card connector comprises a receiving buffer status flag (305) set up when a receiving buffer (304) cannot hold any more data, an overrun inspecting section (306) for detecting reception of another data while the receiving buffer status flag (305) is set up, and a resending request signal generating section (102) for requesting an IC card to resend the received data if the overrun inspecting section (306)

though the receiving buffer (304) cannot hold any more data, the IC card is requested to resend the data, and the same data is received again.

続葉有



(81) 指定国 (国内): US.

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

添付公開書類:

— 国際調査報告書

— 請求の範囲の補正の期限前の公開であり、補正書受領の際には再公開される。

(57) 要約:

受信バッファの容量が小さいと確実にデータを受信できない。また、ノイズなどの影響により生じる伝送誤りの検出率が悪い。

受信バッファ 304 がそれ以上データを格納できない時にセットされる受信バッファ状態フラグ 305 と、受信バッファ状態フラグ 305 がセットされている時に新たにデータを受信したことを検出するオーバーラン検査部 306 と、オーバーラン検査部 306 でオーバーランが検出された時に、ICカードに対して受信データの再送信を要求する再送信要求信号生成部 102 とを備え、受信バッファ 304 がそれ以上データを格納できない時に新たにデータを受信した場合に、ICカードに対して再送信要求を行い再度同一データを受信する。

明 細 書

I Cカード接続装置

技術分野

本発明は、I Cカードから送られてくるデータを受信するI Cカード接続装置に関する。

背景技術

外部端子付きI Cカード（以下、I Cカードと略称する）の接続装置（リーダ・ライタ）の従来一般的な構成を図11に示す。I Cカードに関する規格には、I E C / I S O 7 8 1 6 がある。図11において、1 0 0 0 はI Cカード接続装置、1 0 1 はC P U、1 0 9 はI Cカードである。また、I Cカード接続装置1 0 0 0 において、2 0 1 は送信バッファであり、C P U 1 0 1 から送られてくる送信データを一時的に格納する。2 0 2 はパリティ生成部であり、送信データのパリティを算出し付加する。2 0 3 はパラレル／シリアル変換部であり、スタートビット、送信データおよびパリティビットをシリアル送出する。2 0 4 は再送信要求信号生成回路であり、受信データにパリティエラーがある場合に再送信要求信号を生成し、I Cカード1 0 9 に送出する。3 0 1 は送受信切替部であり、I Cカード1 0 9 との通信において送信と受信を切り替える。3 0 2 はシリアル／パラレル変換部であり、I Cカード1 0

ティを検査し、パリティエラーがある場合には再送信要求信号生成回路3 0 4 に通知する。3 0 1 は受信バッファであり、受信したデータをC

P U 1 0 1 に読み込まれるまで一時的に格納する。また、1 1 0 1 はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをH i g h またはL o w に切り替える。

このように構成された従来のI C カード接続装置のデータ受信について、図1 1 および図1 2 (a) (b) を参照して説明する。ただし図1 2 (a) (b) はI C カード1 0 9 から送られてくるデータのフォーマットである。

I C カード1 0 9 のデータ端子は未通信時ハイインピーダンス状態を保持し、プルアップ抵抗1 1 0 1 により信号レベルH i g h に固定されている。I C カード1 0 9 のデータ伝送は、キャラクタ1 2 0 0 を一単位として行われ、信号レベルL o w のスタートビット1 2 0 1 から始まり、続いてデータ8ビット(D a、D b、D c、D d、D e、D f、D g、D h) 1 2 0 2、パリティビット1 2 0 3 の計1 0 ビットから構成される。パリティビット1 2 0 3 は、データ8ビット1 2 0 2 の信号レベルH i g h の個数を数え、その個数が偶数ならば信号レベルL o w を、奇数ならば信号レベルH i g h となるように設定されている。パリティビット1 2 0 1 送出後、データ端子をハイインピーダンス状態に戻す。データ端子はプルアップ抵抗1 1 0 1 によって信号レベルH i g h に固定される。これに対して受信側のI C カード接続装置1 0 0 0 は、受信したデータ8ビット1 2 0 2 から算出されるパリティビットの値と受信したパリティビット1 2 0 3 の値とを比較する。パリティビット1 2 0 3 の値が正しい場合、受信側は次のデータの受信に備える。パリティビット1 2 0 3 の値が正しくない場合、パリティエラーが発生したと判断し、スタートビット1 2 0 1 の先端の $((10.5 \pm 0.2) \text{ e t u})$ 後から最小1 e t u、最大2 e t u の間、誤り信号としてデータ端子を信号レベルL o w にする。このとき誤り信号1 2 2 0 は、図1 2 (b)

に示すように、キャラクタ保護期間 1 2 1 0 内に位置する。送信側はスタートビットから (1 1 ± 0. 2) e t u 後にデータ端子の信号レベルを検査し、次の動作を行う。

(A) データ端子が信号レベル H i g h の場合、正常に受信されたと判断する。(B) データ端子が信号レベル L o w の場合、つまり誤り信号 1 2 2 0 を受信した場合、伝送が正しく行われなかったと判断し、データの再送を行う。

通常、I C カードはユーザが携帯して使用することが考えられるが、I C カードのデータ端子は外部に露出しているため、摩耗や腐食などによって端子が劣化しやすく、汚れ、水、静電気などの影響を受けやすい。したがって、I C カード接続装置にはこのような外乱要因に対して I C カードとのデータの送受信を正しく確実にを行うことが求められている。

また、I C カードが広く普及するためには、データの送受信を正しく確実にを行う機能を安価に実現する必要がある。

そこで、受信データを C P U が読み取るまで一時的に蓄えておく受信バッファの容量は小さいことが望まれる。しかし、受信バッファがそれ以上データを蓄えることができない時に次のデータを受信した場合（以下、この場合を受信オーバーランと呼ぶ）、受信データを破棄するか、すでに受信バッファに蓄えられているデータを破棄する他はなく、C P U は正しい受信データを読み出すことができない。受信バッファの容量を小さくするとこのような受信オーバーランが発生しやすくなる。従来は、I C カードの初期応答受信時に受信オーバーランが発生した場合、

のデータの受信サンプリングタイミングを示す図である。クロック端子

図 1 には、このタイミング図が示されている。この図は、データ端子に付与する

側の伝送レートが異なる場合、図 13 に示すように、送信データ 1300 側のデータ 8 ビット 1302 の内容と受信データ 1310 側のデータ 8 ビット 1312 の内容との間に狂いが生じて、データの内容が正しく受信できない場合があり、このような誤りはパリティエラーとして検出できるものではない。従来はこのような伝送誤りを検出する機能はなく、受信側は結果として IC カード側から間違ったデータを受信していた。

発明の開示

本発明は、従来の IC カードとのデータの送受信におけるこのような課題を考慮し、受信バッファの容量が小さくても確実にデータを受信でき、また、ノイズなどの影響により生じる伝送誤りの検出率を向上できより確実なデータ伝送を実現できる IC カード接続装置を提供することを目的とするものである。

上記の目的を達成するために、第 1 の本発明（請求項 1 に対応）は、IC カードから伝送されてくるデータを所定の処理単位毎に受信する受信手段と、

前記受信手段が受信したデータを一時的に所定の処理単位毎に格納する受信バッファと、

前記受信バッファがそれ以上データを格納できなくなった状態になるとセットされる受信バッファ状態フラグと、

前記受信バッファ状態フラグがセットされている場合に、前記受信手段が新たにデータを受信したとき、これをオーバーランとして検出するとともに、前記新たに受信したデータを破棄するオーバーラン検出手段と、

少なくとも前記オーバーランが検出された時に、前記 IC カードに対して、前記破棄したデータと同一の内容のデータの再送信を要求する再

送信要求手段とを備えたことを特徴とする I C カード接続装置であって、I C カードから送られてくるデータを確実に受信することができる。

また、第 2 の本発明（請求項 2 に対応）は、前記 I C カードがデータをキャラクタ単位で再送信できる場合にのみセットされる P T S フラグをさらに備え、

前記再送信要求手段は、前記オーバーランが検出され、かつ前記 P T S フラグがセットされている場合に、前記 I C カードに対して前記受信データの再送信要求を行うものであることを特徴とする第 1 の本発明の I C カード接続装置であって、キャラクタ単位でデータの再送信ができる I C カードから送られてくるデータを確実に受信することができる。

また、第 3 の本発明（請求項 3 に対応）は、前記オーバーラン検出手段が前記オーバーランを検出するとセットされるオーバーラン検出フラグをさらに備えたことを特徴とする第 1 の本発明の I C カード接続装置であって、I C カードから送られてくるデータを確実に受信することができる。

また、第 4 の本発明（請求項 4 に対応）は、前記オーバーラン検出手段により検出された前記オーバーランの回数を数えるオーバーラン検出カウンタと、

前記オーバーランの回数の最大値を規定する再送信要求回数レジスタと、

前記検出されたオーバーランの回数と前記再送信要求回数レジスタに規定された回数とを比較する比較手段とをさらに備え、

前記比較手段は、前記オーバーランの回数と前記再送信要求回数レジスタに規定された回数とを比較し、前記オーバーランの回数が前記再送信要求回数レジスタに規定された回数を超えない限り、前記 I C カードから送られてくるデータと同一内容のデータの再送信要求を行わないことを特徴とする第 1 の本発明の I C カード接続装置であって、I C カードから送られてくる

るデータを確実に受信するための機能が無限ループに陥らない。

また、第5の本発明（請求項5に対応）は、前記検出されたオーバーランの回数が前記再送信要求回数レジスタに規定された回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする第4の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

また、第6の本発明（請求項6に対応）は、ICカードから送信される、保護期間を間に挟みながら伝送される所定の処理単位のデータを含む信号を受信する受信手段と、

前記受信手段が所定の前記処理単位のデータを受信する場合、あらかじめ決められた、該データを受信するための受信期間の後の所定の期間における前記信号のレベルを検査する信号レベル検査手段と、

少なくとも前記信号レベル検査手段が前記所定の期間内の信号の全部または一部に所定のレベルを検出した場合に、前記所定の前記処理単位のデータを破棄するとともに、前記ICカードに対して前記破棄したデータと同一内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第7の本発明（請求項7に対応）は、前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の前記信号のレベルを検出することを特徴とする第6の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第8の本発明（請求項8に対応）は、前記ICカードが前記データをキャラクタ単位で再送信できる場合にのみセットされるPTSフラグをさらに備え、

前記再送信要求手段は、前記信号レベル検査手段が前記所定の期間中に前記所定の信号レベルを検出し、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする第6または第7の本発明のICカード接続装置であって、キャラクタ単位でデータの再送信ができるICカードから送られてくるデータを確実に受信することができる。

また、第9の本発明（請求項9に対応）は、前記信号レベル検査手段が前記所定の期間中に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする第6または第7の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第10の本発明（請求項10に対応）は、前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする第6または第7の本発明

（請求項11）のICカード接続装置。

また、第11の本発明（請求項11に対応）は、前記所定の期間中に前記所定の信号レベルを検出した回数が前記再送信要求回数レジスタ

規定回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする第10の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

また、第12の本発明（請求項12に対応）は、第1から第11のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび/またはデータを担持した媒体であって、コンピュータにより処理可能なことを特徴とする媒体である。

また、第13の本発明（請求項13に対応）は、第1から第11のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび/またはデータであることを特徴とする情報集合体である。

以上のような本発明のICカード接続装置は、受信バッファがデータを格納できるか検査する機能を有し、受信バッファがそれ以上受信データを格納できない時に新たなデータを受信した場合、ICカードに再送信要求を行う。これによって、ICカードは同一データを再度送信するが、この間にCPUが受信バッファからデータを読み込めば受信バッファにデータを格納することができるようになる。このように本発明は、受信オーバーランを防ぎ、確実に正しいデータを受信することを特徴としたものである。本発明によれば、受信バッファの容量を小さくしても確実にデータを受信できるので、安価なICカード接続装置を提供することができる。

また、パリティビットに続く信号レベルがHighでなければならない期間に信号レベルLowを検出した場合（以下、この場合をフレームエラーと呼ぶ）、ICカードに再送信要求を行うことによって、上記と

同様に確実に正しいデータを受信することを特徴としたものである。本発明によれば、ノイズ等の影響で受信側と送信側のデータ伝送レートが一時的に異なるために生じる伝送誤りの検出率が向上するので、より確実なデータ伝送を実現することができる。

図面の簡単な説明

図1は、本発明の実施の形態1におけるICカード接続装置のシステム図である。

図2は、本発明の実施の形態2におけるICカード接続装置のシステム図である。

図3は、本発明の実施の形態3におけるICカード接続装置のシステム図である。

図4は、本発明の実施の形態4におけるICカード接続装置のシステム図である。

図5は、本発明の実施の形態5におけるICカード接続装置のシステム図である。

図6は、本発明の実施の形態6におけるICカード接続装置のシステム図である。

図7は、本発明の実施の形態7におけるICカード接続装置のシステム図である。

図8は、本発明の実施の形態8におけるICカード接続装置のシステム図である。

図10は、本発明の実施の形態10におけるICカード接続装置のシステム図である。

図 1 1 は、従来の I C カード接続装置のシステム図である。

図 1 2 は、(a) (b) I C カードの伝送データフォーマットを示す図である。

図 1 3 は、パリティエラーが発生しない伝送例を示すタイミング図である。

図 1 4 は、本発明の実施の形態 6 における I C カード接続装置の処理において、一キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

符号の説明

1 0 0, 1 1 0, 1 2 0, 1 3 0, 1 4 0, 1 5 0, 1 6 0, 1 7 0,
1 8 0, 1 9 0, 1 0 0 0 I C カード接続装置

1 0 1 C P U

1 0 2, 1 0 3, 1 0 4, 1 0 5, 1 0 6, 1 0 7 再送信要求信号
生成部

1 0 9 I C カード

2 0 1 送信バッファ

2 0 2 パリティ生成部

2 0 3 パラレル/シリアル変換部

2 0 4 再送信要求信号生成回路

3 0 1 送受信切替部

3 0 2 シリアル/パラレル変換部

3 0 3 パリティ検査部

3 0 4 受信バッファ

3 0 5 受信バッファ状態フラグ

3 0 6 オーバーラン検査部

- 3 0 7 P T S フ ラ グ
- 3 0 8 オーバーラン検出フラグ
- 3 0 9 オーバーラン検出カウンタ
- 3 1 0 リトライ回数レジスタ
- 3 1 1 比較部
- 3 1 2 リトライ状態レジスタ
- 4 0 1 フレーム検査部
- 4 0 2 フレーム違反フラグ
- 4 0 3 フレーム違反検出カウンタ
- 1 1 0 1 プルアップ抵抗
- 1 2 0 0 キャラクタ
- 1 2 0 1、1 3 0 1、1 3 1 1、1 4 0 1、1 4 1 1 スタートビット
- 1 2 0 2、1 3 0 2、1 3 1 2、1 4 0 2、1 4 1 2 データ 8 ビット
- 1 2 0 3、1 3 0 3、1 3 1 3、1 4 0 3、1 4 1 3 パリティビット
- 1 2 1 0、1 4 0 4、1 4 2 0 キャラクタ保護期間
- 1 2 2 0 誤り信号
- 1 3 0 0、1 4 0 0 送信データ
- 1 3 1 0、1 4 1 0 受信データ

(実施の形態 1)

図 1 は、本発明の実施形態 1 における、本装置の構成図である。

ム図である。本実施の形態における I C カード接続装置は、I C カードから送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に、新たにデータを受信した場合、その新たなデータを破棄して、I C カードに対して再送信要求を行い、再度同一データを受信する機能を有するものである。

図 1 において、100 は I C カード接続装置、101 は CPU、109 は I C カードである。また、I C カード接続装置 100 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。102 は I C カード 109 に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301 は、I C カードへのデータ送信と I C カード 109 からのデータ受信とを切り替える送受信切替部である。302 は I C カード 109 からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。303 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304 は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305 は受信バッファ 304 の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306 は受信バッファ状態フラグ 305 がセットされている場合に新たにデータを受信したこと（受信オーバーラン）を検出する本発明のオーバーラン検出手段としてのオーバーラン検査部である。また、1101 はプルアップ抵抗であり、データ端子（図示せず）の信号レベルを High または Low に切り替える。

以上のように構成された本発明の実施の形態 1 による I C カード接続

装置の動作について、図面を参照しながら説明する。

まず、ICカード109からシリアルに送られてくるデータは、図12のようにキャラクタ単位を有し、1つのキャラクタ1200はスタートビット1201で始まり、次いでデータ8ビット1202、パリティビット1203で構成され、シリアル／パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビット1202から算出されるパリティと受信したパリティビット1203とが一致するかを検査する。両者のパリティが一致しない場合は、再送信要求信号生成部102に通知され、再送信要求信号生成部102はICカード109に対して再送信要求信号を送出する。

パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていないならば、受信データを受信バッファ304に格納する。このとき、受信データの格納により、受信バッファ304の容量が一杯になった場合、受信バッファ状態フラグ305がセットされる。

一方、受信バッファ状態フラグ305がセットされていれば、オーバーラン検査部306は受信データを破棄するとともに、再送信要求信号生成部102に再送信要求信号を生成するための入力を行う。再送信要求信号生成部102は、オーバーラン検査部306からの入力をうけると、これに基づき、破棄した受信データと同一キャラクタを有するデータを、ICカード109から送信させるための再送信要求信号を、IC

また、ICカード109がデータの再送信を行う間に、受信バッファ304は一時記憶部として、データをCPDRに格納し、格納したデータは、

り受信バッファ 304 は空き容量ができるので、受信バッファ状態フラグ 305 は解除される。

これにより、ICカード 109 より再送信されたデータが ICカード接続装置に受信され、パリティ検査部 303 によりパリティが一致したことが確かめられた後、オーバーラン検査部 306 によって受信バッファ状態フラグ 305 がセットされていないことが検査されたため、再送信されたデータは受信バッファ 304 に格納される。

このように、本実施の形態の ICカード接続装置 100 によれば、オーバーラン検査部 306 が受信バッファ状態フラグ 305 を検査して受信バッファ 304 が一杯になったことを確かめると、再送信要求信号生成部 102 を用いて、一旦受信したデータをキャラクタ単位で ICカード 109 から再送信させるようにしたことにより、受信オーバーランが発生した場合でも、ICカードをリセットして全データを再受信する必要がなく、必要なデータだけを再受信することができる。

(実施の形態 2)

図 2 は、本発明の実施の形態 2 における ICカード接続装置のシステム図である。本実施の形態における ICカード接続装置は、ICカードから送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない場合で、かつ伝送プロトコルが T=0 の場合にのみ ICカードに対して再送信要求信号を送出する機能を有するものである。

図 2 において、110 は ICカード接続装置、101 は CPU、109 は ICカードである。また、ICカード接続装置 110 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 は

スタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル／シリアル変換部である。103はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル／パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明のオーバーラン検出手段としてのオーバーラン検査部である。307はICカード109の伝送プロトコルを示すPTSフラグである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細省略し、相違点のみ述べる。

まず、データの受信を行う前に、CPU101は、IEC／ISO7816で定められたICカード109とのPTS交換によってICカー

次に、ICカード109から送られてくるデータは、シリアル／パラレル変換部302において受信される。続いて、パリティ検査部303

において、受信データ 8 ビットから算出されるパリティと受信したパリティが一致するかを検査する。

パリティが一致しない場合は、再送信要求信号生成部 103 に通知され、再送信要求信号生成部 103 は、PTS フラグ 307 がセットされている場合に IC カード 109 に対して再送信要求信号を送出する。

また、パリティが一致する場合、受信データはオーバーラン検査部 306 に送られる。オーバーラン検査部 306 は、実施の形態 1 の場合と同様に、受信バッファ状態フラグ 305 を検査し、受信バッファ状態フラグ 305 がセットされていれば受信データを破棄するとともに、再送信要求信号生成部 103 により PTS フラグ 307 がセットされている場合は、IC カード 109 に対して再送信要求信号を送出させる。受信バッファ状態フラグ 305 は、受信バッファ 304 がそれ以上受信データを格納できない場合にのみセットされる。

このように、本実施の形態によれば、再送信要求信号生成部 103 が、PTS フラグ 307 を参照して再送信を行うようにしたことにより、IEC/ISO 7816 規格に準拠した IC カードに対して用いることができる。

(実施の形態 3)

図 3 は、本発明の実施の形態 3 における IC カード接続装置のシステム図である。本実施の形態における IC カード接続装置は、IC カード 109 から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合、その新たなデータを破棄して、IC カード 109 に対して再送信要求信号を送出するとともに、オーバーラン検出を外部へ通知する機能を有するものである。

図 3 において、120 は IC カード接続装置、101 は CPU、10

9はICカードである。また、ICカード接続装置120において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。102はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出するオーバーラン検査部である。308は受信オーバーランを検出するとセットされるオーバーラン検出フラグである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細を省略し、相違点のみ述べる。

において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要

求信号生成部 102 に通知され、IC カード 109 に対して再送信要求信号を送出する。また、パリティが一致する場合、受信データはオーバーラン検査部 306 に送られる。オーバーラン検査部 306 は受信バッファ状態フラグ 305 を検査し、受信バッファ状態フラグ 305 がセットされていれば受信データを破棄するとともに、再送信要求信号生成部 102 により IC カード 109 に対して再送信要求信号を送出させる。受信バッファ状態フラグ 305 は、受信バッファ 304 がそれ以上受信データを格納できない場合にのみセットされる。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、オーバーラン検査部 306 が受信オーバーランを検出した場合に、オーバーラン検出フラグ 308 がセットされる。オーバーラン検出フラグ 308 の状態は CPU 101 によりチェックされ、これにより、CPU 101 側は IC カードからのデータ受信中にオーバーランが発生したことを知ることができる。

(実施の形態 4)

図 4 は、本発明の実施の形態 4 における IC カード接続装置のシステム図である。本実施の形態における IC カード接続装置は、IC カード 109 から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合 IC カード 109 に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出しない機能を有するものである。

図 4 において、130 は IC カード接続装置、101 は CPU、109 は IC カードである。また、IC カード接続装置 130 において、202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリ

アルに送信するパラレル／シリアル変換部である。104はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル／パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明のオーバーラン検出手段としてのオーバーラン検査部である。309は同一データの受信における連続した再送信要求の回数を数えるオーバーラン検出カウンタである。310は同一データの受信における連続した再送信要求の回数の上限を規定する、本発明の再送信要求回数レジスタとしてのリトライ回数レジスタである。311はオーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値とを比較する比較部である。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳

データの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する

次に、ＩＣカード１０９から送られてくるデータは、シリアル／パラレル変換部３０２において受信される。続いて、パリティ検査部３０３において、受信データ８ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部１０４に通知され、ＩＣカード１０９に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部３０６に送られる。オーバーラン検査部３０６は受信バッファ状態フラグ３０５を検査し、受信バッファ状態フラグ３０５がセットされていれば受信データを破棄するとともに、再送信要求信号生成部１０４によりＩＣカード１０９に対して再送信要求信号を送出させる。受信バッファ状態フラグ３０５は、受信バッファ３０４がそれ以上受信データを格納できない場合にのみセットされる。

以上の動作は実施の形態１の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、オーバーラン検査部３０６が受信オーバーランを検出した場合、オーバーラン検出カウンタ３０９には値が１加算され、オーバーラン検査部３０６が受信オーバーランを検出しなかった場合は、オーバーラン検出カウンタ３０９の値はリセットされる。

比較部３１１は、オーバーラン検出カウンタ３０９の値とリトライ回数レジスタ３１０の値を比較し、オーバーラン検出カウンタ３０９の値がリトライ回数レジスタ３１０の値に達した場合は、オーバーラン検査部３０６が受信オーバーランを検出しても、再送信を要求しないように再送信要求信号生成部１０４に通知する。

(実施の形態５)

図５は、本発明の実施の形態５におけるＩＣカード接続装置のシステム図である。本実施の形態におけるＩＣカード接続装置は、ＩＣカード

109から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない場合ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図5において、140はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置140において、202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル／シリアル変換部である。104はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル／パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信オーバーランを検出するオーバーラン検査部である。309は同一データの受信に

上限を規定するリトライ回数レジスタである。311はオーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値を比較する比

較部である。312は同一データの受信における連続した再送信要求の回数がリトライ回数レジスタ310に設定した値に達したことを示す、本発明の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1または4と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル／パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部104に通知され、ICカード109に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄し、再送信要求信号生成部104はICカード109に対して再送信要求信号を送出する。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。オーバーラン検出カウンタ309は、データを受信した際、オーバーラン検査部306で受信オーバーランが検出されなかった場合にリセットされ、受信オーバーランが検出された場合に値が1加算される。比較部311はオーバーラン検出カウンタ309の値

とリトライ回数レジスタ 310 の値を比較し、オーバーラン検出カウンタ 309 の値がリトライ回数レジスタ 310 の値に達した場合は受信オーバーランを検出しても再送信を要求しないように再送信要求信号生成部 104 に通知する。

以上の動作は実施の形態 4 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、比較部 11 の比較によりオーバーラン検出カウンタ 309 の値がリトライ回数レジスタ 310 の値に達した場合は、リトライ状態レジスタ 312 がセットされる。これにより、CPU 101 側は IC カードからのデータ受信中の受信オーバーランに基づく再送信要求の回数を知ることができる。

(実施の形態 6)

図 6 は、本発明の実施の形態 6 における IC カード接続装置のシステム図である。本実施の形態における IC カード接続装置は、IC カード 109 から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベル Low を検出した場合 IC カード 109 に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図 6 において、150 は IC カード接続装置、101 は CPU、109 は IC カードである。また、IC カード接続装置 150 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル／シリアル変換部である。105 は IC カード 109 に

301 は、IC カード 109 へのデータ送信と IC カード 109 からのデータ受信とを切り替える送受信切替部である。302 は IC カード

109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

また、図14は、本実施の形態によるICカード接続装置における、一キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

以上のように構成された本発明の実施の形態6によるICカード接続装置の動作について、図面を参照しながら説明する。

まず、ICカード109からシリアルに送られてくるデータは、キャラクタ単位でシリアル/パラレル変換部302において受信される。このとき、図14に示すように、送信側データ1400と、受信側データ1410とは、伝送レートの違いに起因して、データ本体であるデータ8ビットの部分が、送信データ側のデータ8ビット1402と受信データ側のデータ8ビット1412とで異なったものとなっている。

続いて、フレーム検査部401は、受信した1キャラクタ分のデータの直後のキャラクタ保護期間、つまり受信データ1410のパリティビット1413の後ろの2ビット分1420の信号レベルを検査する。キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。

一方、キャラクタ保護期間中に信号レベルLowを検出した場合は次のようになる。送信側において1キャラクター分のデータとデータとの

間に設けられたキャラクタ保護期間は、図14に示す送信側データ1400の直後のキャラクタ保護期間1404のように、最小1etu(elementary time unit)、最大2etuであり、この間の信号レベルはHighとなっているが、受信データ1410の直後のキャラクタ保護期間1420は、伝送レートの違いのせいで、その全部または一部がLowとなっている。フレーム検査部401は、このLowの信号レベルを検出するとともに、該データを破棄する。

Lowレベルが検出されると、検出結果は再送信要求信号生成部105に通知され、再送信要求信号生成部105はICカード109に対して再送信要求信号を送出する。再送信要求信号生成部105はフレーム検査部401からの入力をうけると、これに基づき、一旦受信したデータと同一キャラクタを有するデータを、ICカード109から送信させるための再送信要求信号を、ICカード109へ出力する。ICカード109は、再送信要求信号を受けると、前回送信したデータと同一キャラクタのデータを再送信する。

次に、フレーム検査部401において、キャラクタ保護期間の信号レベルがHighであると検査された場合の以後の動作は、従来例と同様に行われる。すなわち、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部105に通知され、再送信要求信号生成部105はICカード109に対して再送信要求信号を送出する。パリティが一致した場合、受信データは受信バ

フレーム検査部401がデータのキャラクタ保護期間を検査して、その間の信号レベルがLowであることを確かめると、再送信要求信号生成部

105を用いて、一旦受信したデータをICカード109から再送信させるようにしたことにより、伝送レートに誤差が発生した場合でも、必要なデータを再受信することができる。

(実施の形態7)

図7は、本発明の実施の形態7におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合で、かつ伝送プロトコルがT=0の場合にのみICカード109に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図7において、160はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置160において、101はCPUである。201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。106はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。また、1101はブルアップ抵抗であり、データ端子（図示せ

ず)の信号レベルをH i g hまたはL o wに切り替える。

以上のように構成されたI Cカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態6と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、データの受信を行う前に、C P U 1 0 1は、I E C / I S O 7 8 1 6で定められたI Cカード1 0 9とのP T S交換によってI Cカード1 0 9の伝送プロトコルを判別し、該伝送プロトコルがT = 0プロトコルの場合はP T Sフラグ3 0 7をセットする。

次にI Cカード1 0 9からキャラクタ単位でシリアルに送られてくるデータは、1キャラクタ毎にシリアル/パラレル変換部3 0 2において受信される。続いて、フレーム検査部4 0 1において、1キャラクタのデータのキャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベルL o wを検出しなかった場合、受信データはパリティ検査部3 0 3に送られる。キャラクタ保護期間中に信号レベルL o wを検出した場合、再送信要求信号生成部1 0 6に通知され、再送信要求信号生成部1 0 6はP T Sフラグ3 0 7がセットされている場合I Cカード1 0 9に対して再送信要求信号を送出する。

パリティ検査部3 0 3において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部1 0 6に通知され、再送信要求信号生成部1 0 6はP T Sフラグ3 0 7がセットされている場合I Cカード1 0 9に対して再送信要求信号を送出する。パリティが一致した場合

再送信要求信号生成部1 0 6が、P T Sフラグ3 0 7を参照して再送信を行うようにしたことにより、本発明をI E C / I S O 7 8 1 6規格に

準拠した I C カードに対して用いることができる。

(実施の形態 8)

図 8 は、本発明の実施の形態 8 における I C カード接続装置のシステム図である。本実施の形態における I C カード接続装置は、I C カード 109 から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベル L o w を検出した場合 I C カード 109 に対して再送信要求を行い再度同一データを受信するとともに、フレームエラー検出を通知する機能を有するものである。

図 8 において、170 は I C カード接続装置、101 は C P U、109 は I C カードである。また、I C カード接続装置 170 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。105 は I C カード 109 に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301 は、I C カード 109 へのデータ送信と I C カード 109 からのデータ受信とを切り替える送受信切替部である。302 は I C カード 109 からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。401 は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検出手段としてのフレーム検査部である。303 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304 は受信データを一時的に蓄えておく受信バッファである。402 はフレームエラー検出を示すフレーム違反フラグである。また、1101 はプルアップ抵抗であり、データ端子（図示せず）の信号レベルを H i g h または L o w に切り替える。

以上のように構成された本実施の形態による I C カード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態 6 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、I C カード 1 0 9 からシリアルに送られてくるデータは、シリアル／パラレル変換部 3 0 2 において受信される。続いて、フレーム検査部 4 0 1 において、キャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベル L o w を検出しなかった場合、受信データはパリティ検査部 3 0 3 に送られる。パリティ検査部 3 0 3 において、受信データ 8 ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部 1 0 5 に通知され、再送信要求信号生成部 1 0 5 は I C カード 1 0 9 に対して再送信要求信号を送出する。パリティが一致した場合、受信データは受信バッファ 3 0 4 に格納される。

一方、キャラクタ保護期間中に信号レベル L o w を検出した場合、再送信要求信号生成部 1 0 5 に通知され、I C カード 1 0 9 に対して再送信要求信号を送出する。

以上の動作は実施の形態 6 の動作と同様であるが、本実施の形態においては、フレーム検査部 4 0 1 が信号レベル L o w を検出した場合に、フレーム違反フラグ 4 0 2 がセットされる。フレーム違反フラグ 4 0 2 の状態は C P U 1 0 1 によりチェックされ、これにより、C P U 1 0 1 側は I C カードからのデータ受信中にフレーム違反が発生したことを知ることができる。

ム図である。本実施の形態における I C カード接続装置は、I C カード 1 0 9 から送られてくるデータを受信する際、受信データのキャラクタ

保護期間中に信号レベルLowを検出した場合ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出しない機能を有するものである。

図9において、180はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置180において、101はCPUである。201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。107はICカード109に対して再送信要求信号を発行する本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。403は同一データの受信における連続した再送信要求の回数を数えるフレーム違反検出カウンタである。310は同一データの受信における連続した再送信要求の回数の上限を規定する、本発明の再送信要求回数レジスタとしてのリトライ回数レジスタである。311はフレーム違反検出カウンタ309の値とリトライ回数レジスタ310の値を比較する比較部である。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成されたＩＣカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態６と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、ＣＰＵ１０１は、ＩＣカード１０９から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ３１０に設定する。

次に、ＩＣカード１０９から送られてくるデータは、シリアル／パラレル変換部３０２において受信される。続いて、フレーム検査部４０１において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベルＬｏｗを検出しなかった場合、受信データはパリティ検査部３０３に送られる。キャラクタ保護期間中に信号レベルＬｏｗを検出した場合、再送信要求信号生成部１０７に通知され、ＩＣカード１０９に対して再送信要求信号を送出する。

以上の動作は実施の形態１の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、フレーム検査部４０１がフレームエラーを検出した場合、フレーム違反検出カウンタ４０３には値が１加算され、フレーム検査部４０１がフレームエラーを検出しなかった場合は、フレーム違反検出カウンタ４０３の値はリセットされる。

比較部３１１は、フレーム違反検出カウンタ４０３の値とリトライ回数レジスタ３１０の値を比較し、フレーム違反検出カウンタ４０３の値がリトライ回数レジスタ３１０の値に達した場合は、フレーム検査部４０１がフレームエラーを検出しても、再送信を要求しないように再送信

図１０は、本発明の実施の形態１０におけるＩＣカード接続装置のシステム図である。本実施の形態におけるＩＣカード接続装置は、ＩＣカ

ード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合、ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図10において、190はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置130において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。107はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する、本発明の受信手段としてのシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。403は同一データの受信における連続した再送信要求の回数を数えるフレーム違反検出カウンタである。310は同一データの受信における連続した再送信要求の回数の上限を規定するリトライ回数レジスタである。311はフレーム違反検出カウンタ403の値とリトライ回数レジスタ310の値を比較する比較部である。312は同一

データの受信における連続した再送信要求の回数がリトライ回数レジスタ310に設定した値に達したことを示す、本発明の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101はブルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態5または9と重複する部分はその詳細を省略し、相違点のみ述べる。

以上のように構成されたICカード109接続装置の動作について、図面を参照しながら説明する。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル／パラレル変換部302において受信される。続いて、フレーム検査部401において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。キャラクタ保護期間中に信号レベルLowを検出した場合、再送信要求信号生成部107に通知され、ICカード109に対して再送信要求信号を送出する。フレーム違反検出カウンタ403は、データを受信した際、フレーム検査部401でフレームエラーが検出されなかった場合にリセットされ、フレームエラーが検

出された場合、フレーム違反検出カウンタ403の値がリトライ回数レジスタ310の値に達した場合、フレームエラーを検出したとしても再送信を要求しないように再送

信要求信号生成部 107 に通知する。

以上の動作は実施の形態 9 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、比較部 11 の比較によりフレーム違反検出カウンタ 403 の値がリトライ回数レジスタ 310 の値に達した場合は、リトライ状態レジスタ 312 がセットされる。これにより、CPU 101 側は IC カードからのデータ受信中のフレームエラーに基づく再送信要求の回数を知ることができる。

なお、上記の各実施の形態において、IC カード接続装置にて一回の動作にて

処理されるデータはキャラクタ単位としたが、これは一例であって、任意の処理単位に基づき行ってもよく、また、本実施の形態のデータ部 8 ビットは一例であり、データ部の大きさは 8 ビットより大きくても小さくてもよい。さらに、本発明の信号レベル検査手段が検査する対称は、実施の形態に示すキャラクタ保護期間 2 e t u より大きくても小さくてもよい。要するに、本発明の信号レベル検査手段は、データ本体、スタートビットおよびパリティビットからなるデータを受信するための受信期間の後の所定の期間の任意の地点の信号サイズを検査するようにしてもよい。

なお、上記の説明においては、本発明の実施の形態における IC カード接続装置について説明を行ったが、本発明は、上述した本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを担持した媒体であり、コンピュータにより読み取り可能且つ、読み取られた前記プログラムおよび／またはデータが前記コンピュータと協働して前記機能を実行する媒体として実現してもよい。

また、本発明は、上述した本発明の全部または一部の手段の全部また

は一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであり、前記コンピュータと協働して前記機能を実行することを特徴とする情報集合体として実現してもよい。

また、上記において、データとは、データ構造、データフォーマット、データの種類などを含む。また、媒体とは、ROM等の記録媒体、インターネット等の伝送媒体、光・電波・音波等の伝送媒体を含む。また、担持した媒体とは、例えば、プログラムおよび／またはデータを記録した記録媒体や、プログラムおよび／またはデータを伝送する伝送媒体等をふくむ。

さらに、コンピュータにより処理可能とは、例えば、ROMなどの記録媒体の場合であれば、コンピュータにより読みとり可能であることであり、伝送媒体の場合であれば、伝送対象となるプログラムおよび／またはデータが伝送の結果として、コンピュータにより取り扱えることであることを含み、情報集合体とは、例えば、プログラムおよび／またはデータ等のソフトウェアを含むものである。

したがって、以上説明した様に、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

以上のように本発明によれば、従来のICカード接続装置では検出できなかったフレームエラーや受信オーバーランを検出し、パリティエラー検出時の再送信要求を行う機能を利用して再送信を要求し、同一データを再度受信することによって、ICカードから送られてくるデータを確実に受信することができる。

以上述べたところから明らかなように本発明は、受信バッファの容量が小さくても確実にデータを受信でき、また、ノイズなどの影響により

生じる伝送誤りの検出率を向上でき、より確実なデータ伝送を実現できるという長所を有する。

請 求 の 範 囲

1. ICカードから伝送されてくるデータを所定の処理単位毎に受信する受信手段と、

前記受信手段が受信したデータを一時的に所定の処理単位毎に格納する受信バッファと、

前記受信バッファがそれ以上データを格納できなくなった状態になるとセットされる受信バッファ状態フラグと、

前記受信バッファ状態フラグがセットされている場合に、前記受信手段が新たにデータを受信したとき、これをオーバーランとして検出するとともに、前記新たに受信したデータを破棄するオーバーラン検出手段と、

少なくとも前記オーバーランが検出された時に、前記ICカードに対して、前記破棄したデータと同一の内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置。

2. 前記ICカードがデータをキャラクタ単位で再送信できる場合にのみセットされるPTSフラグをさらに備え、

前記再送信要求手段は、前記オーバーランが検出され、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする請求項1に記載のICカード接続装置。

3. 前記オーバーラン検出手段が前記オーバーランを検出するとセットされるオーバーラン検出フラグをさらに備えたことを特徴とする請

の回数を数えるオーバーラン検出カウンタと、

前記オーバーラン検出カウンタの最大値を規定する再送信要求回数リミット

と、

前記検出されたオーバーランの回数と前記再送信要求回数レジスタに規定された回数とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記検出されたオーバーランの回数が前記規定回数に達した場合は、前記破棄したデータと同一内容のデータの再送信要求を行わないことを特徴とする請求項 1 に記載の IC カード接続装置。

5. 前記検出されたオーバーランの回数が前記再送信要求回数レジスタに規定された回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする請求項 4 に記載の IC カード接続装置。

6. IC カードから送信される、保護期間を間に挟みながら伝送される所定の処理単位のデータを含む信号を受信する受信手段と、

前記受信手段が所定の前記処理単位のデータを受信する場合、あらかじめ決められた、該データを受信するための受信期間の後の所定の期間における前記信号のレベルを検査する信号レベル検査手段と、

少なくとも前記信号レベル検査手段が前記所定の期間内の信号の全部または一部に所定のレベルを検出した場合に、前記所定の前記処理単位のデータを破棄するとともに、前記 IC カードに対して前記破棄したデータと同一内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とする IC カード接続装置。

7. 前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の前記信号のレベルを検出することを特徴とする請求項 6 に記載の IC カード接続装置。

8. 前記 IC カードが前記データをキャラクタ単位で再送信できる場合にのみセットされる P T S フラグをさらに備え、

前記再送信要求手段は、前記信号レベル検査手段が前記所定の期間中

に前記所定の信号レベルを検出し、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする請求項6または7に記載のICカード接続装置。

9. 前記信号レベル検査手段が前記所定の期間に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする請求項6または7に記載のICカード接続装置。

10. 前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする請求項6または7に記載のICカード接続装置。

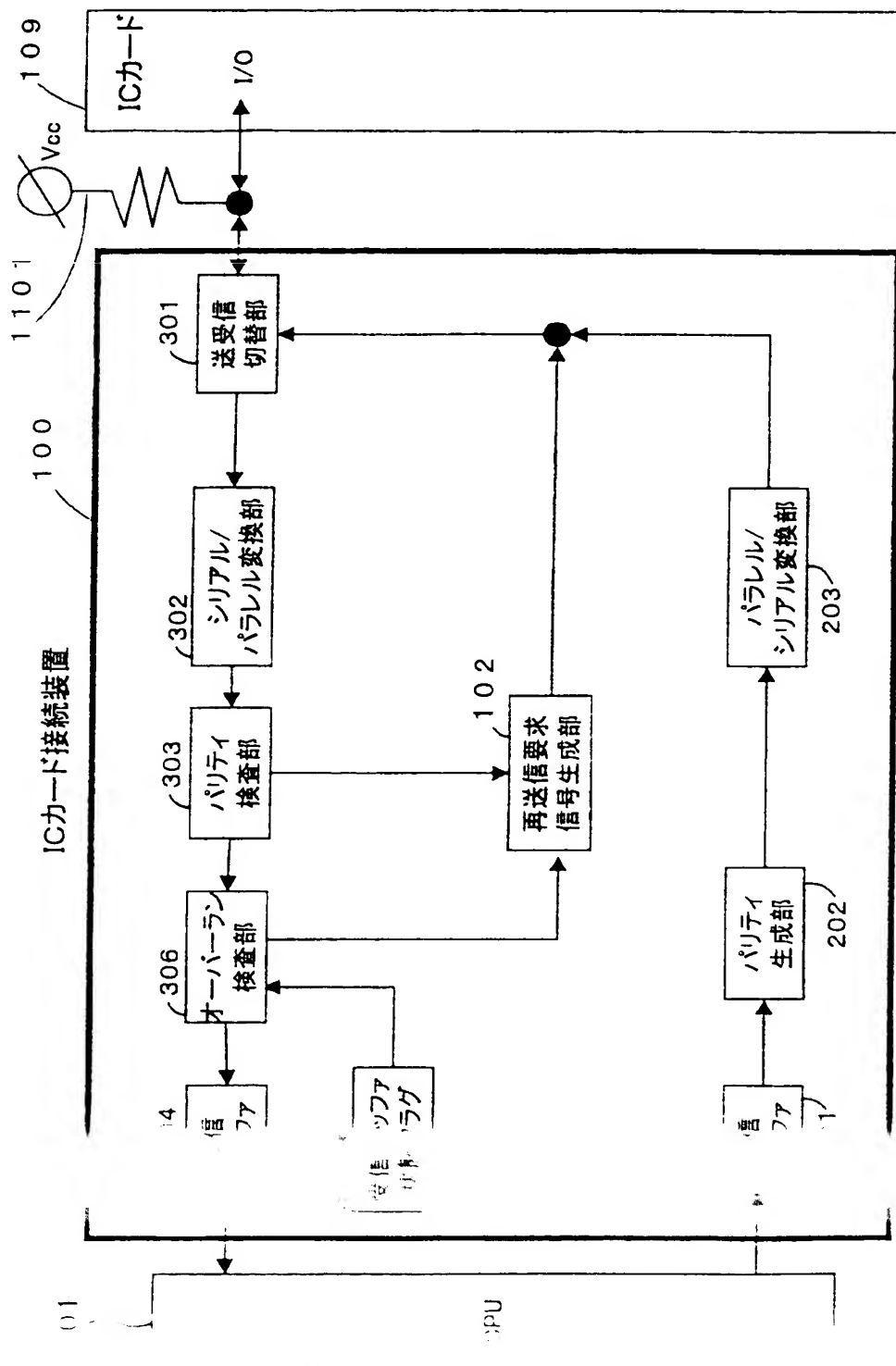
11. 前記所定の期間中に前記所定の信号レベルを検出した回数が前記再送信要求回数レジスタの規定回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする請求項10に記載のICカード接続装置。

プログラムおよび/またはデータを担持した媒体であって、コンピュータにより処理可能なことを特徴とする媒体

13. 請求項1から11のいずれかに記載の本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであることを特徴とする情報集合体。

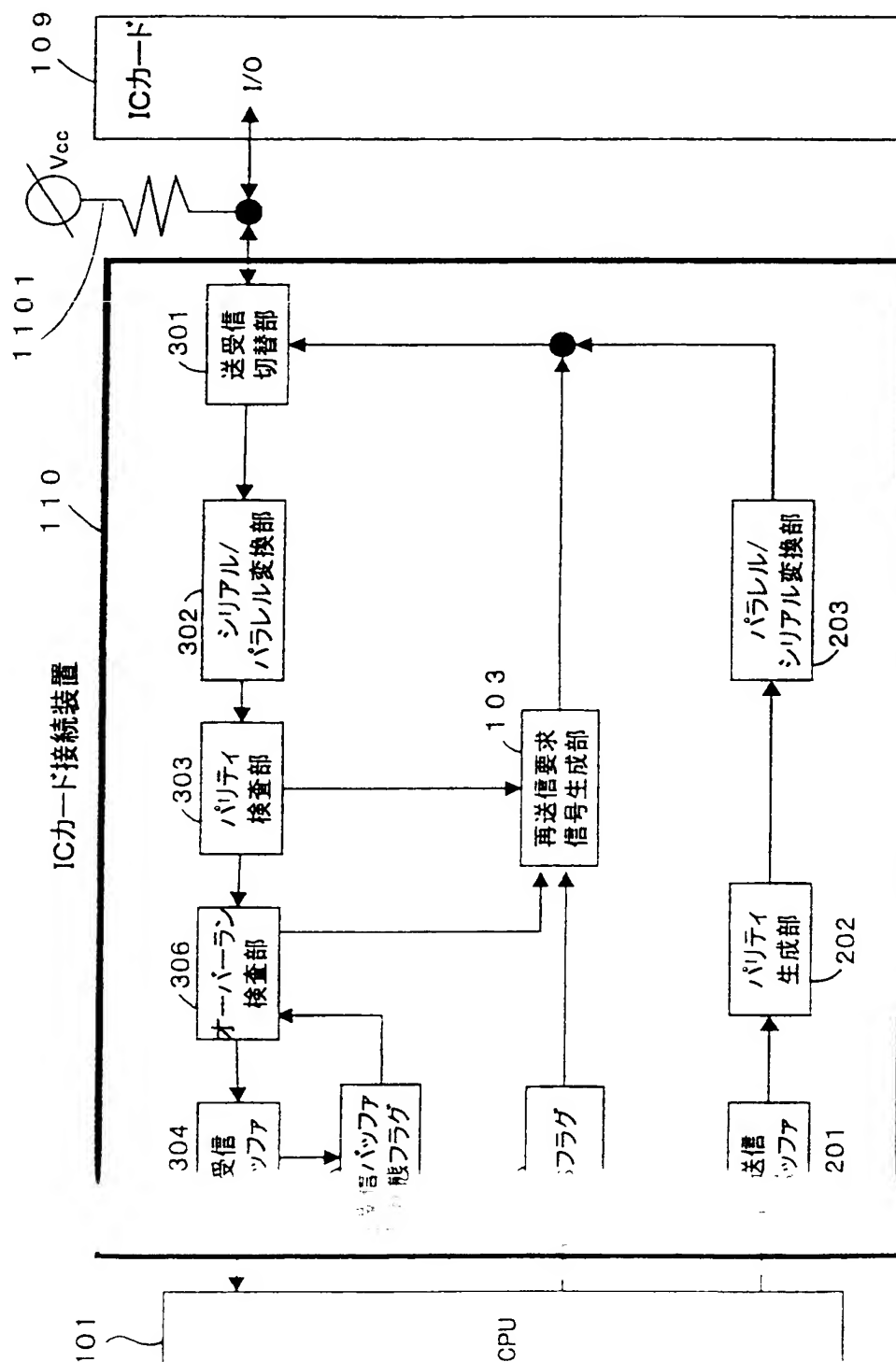
1 / 1 4

第1図



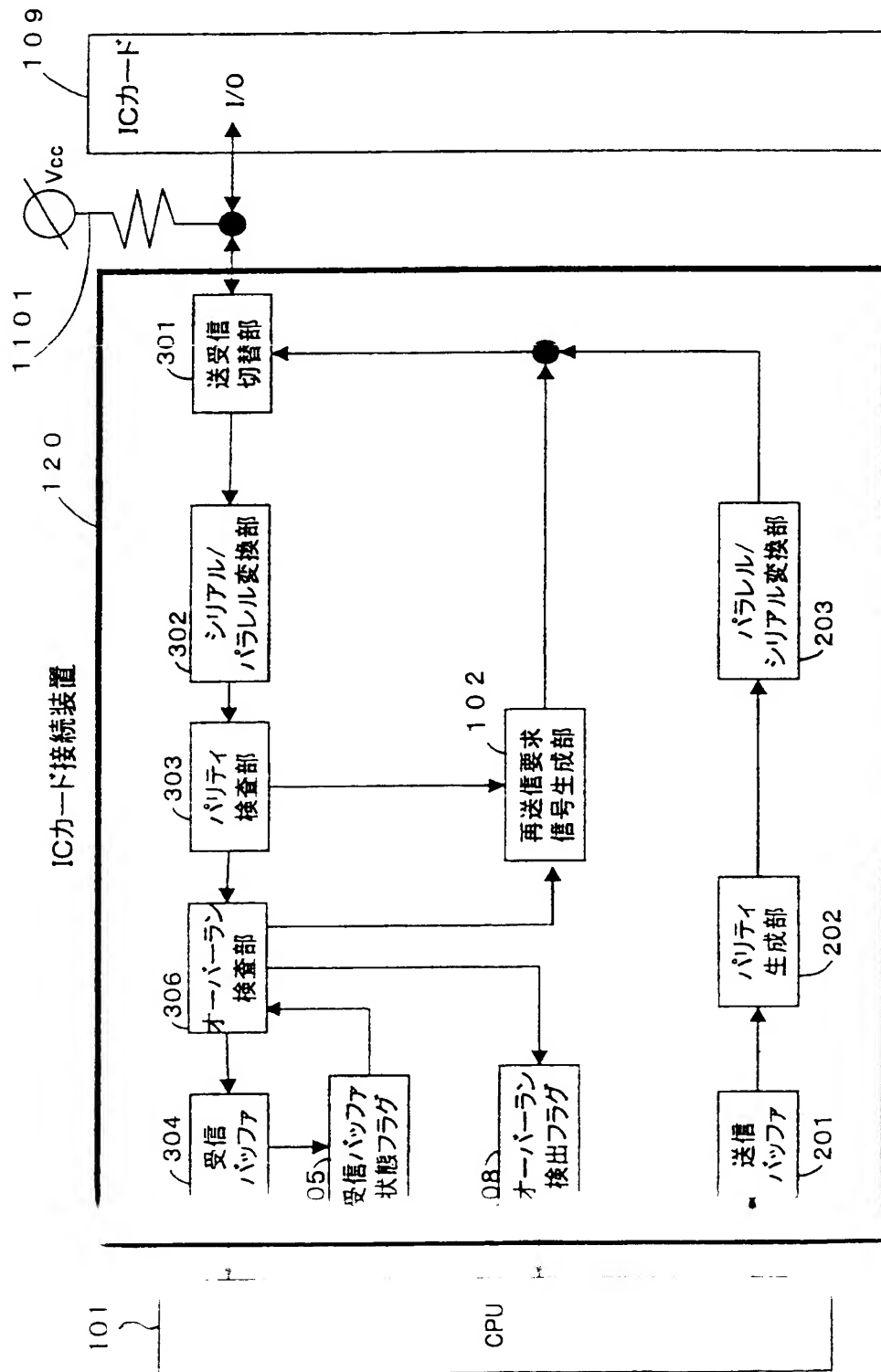


第 2 図



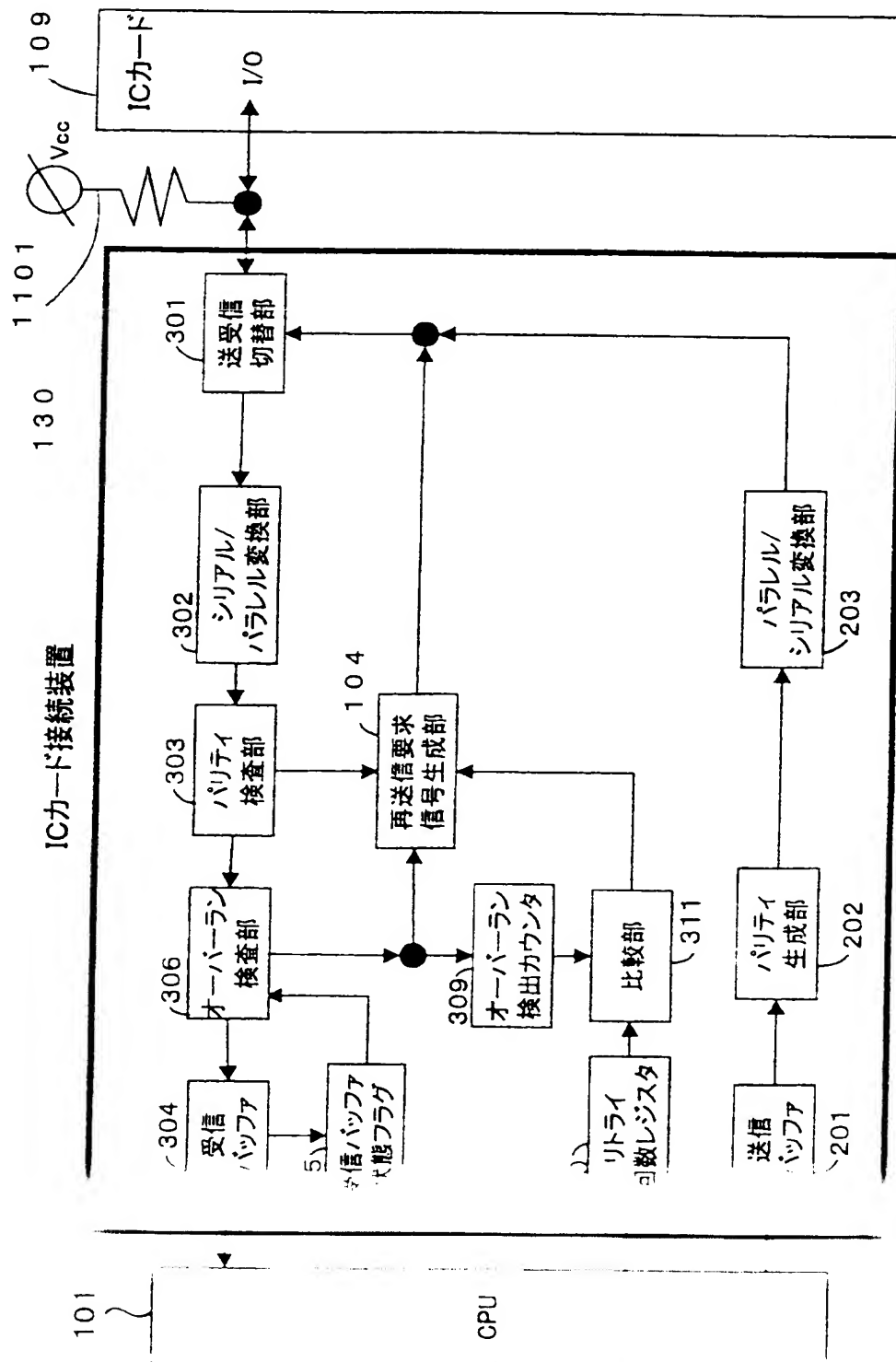


第3図



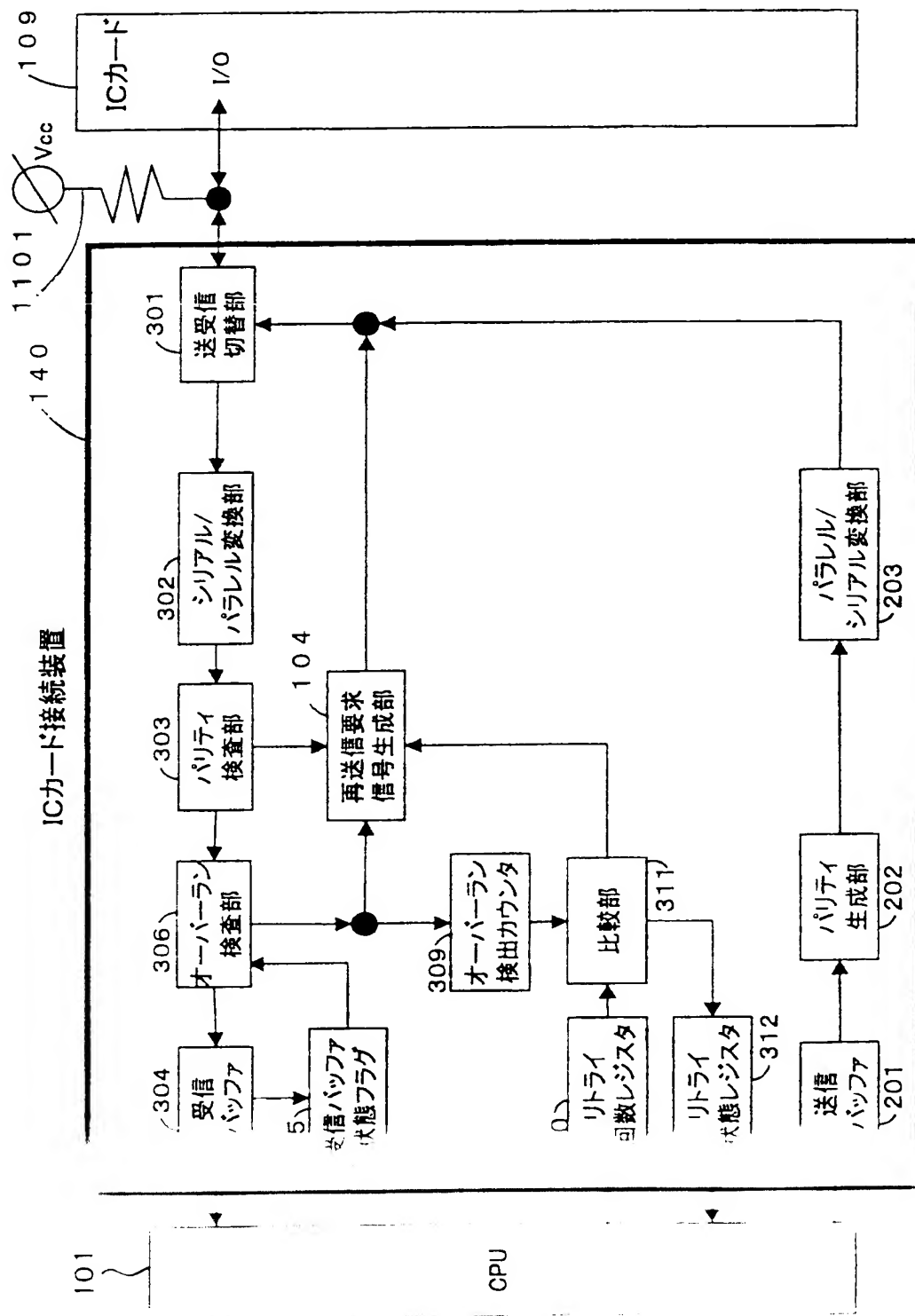


第 4 図



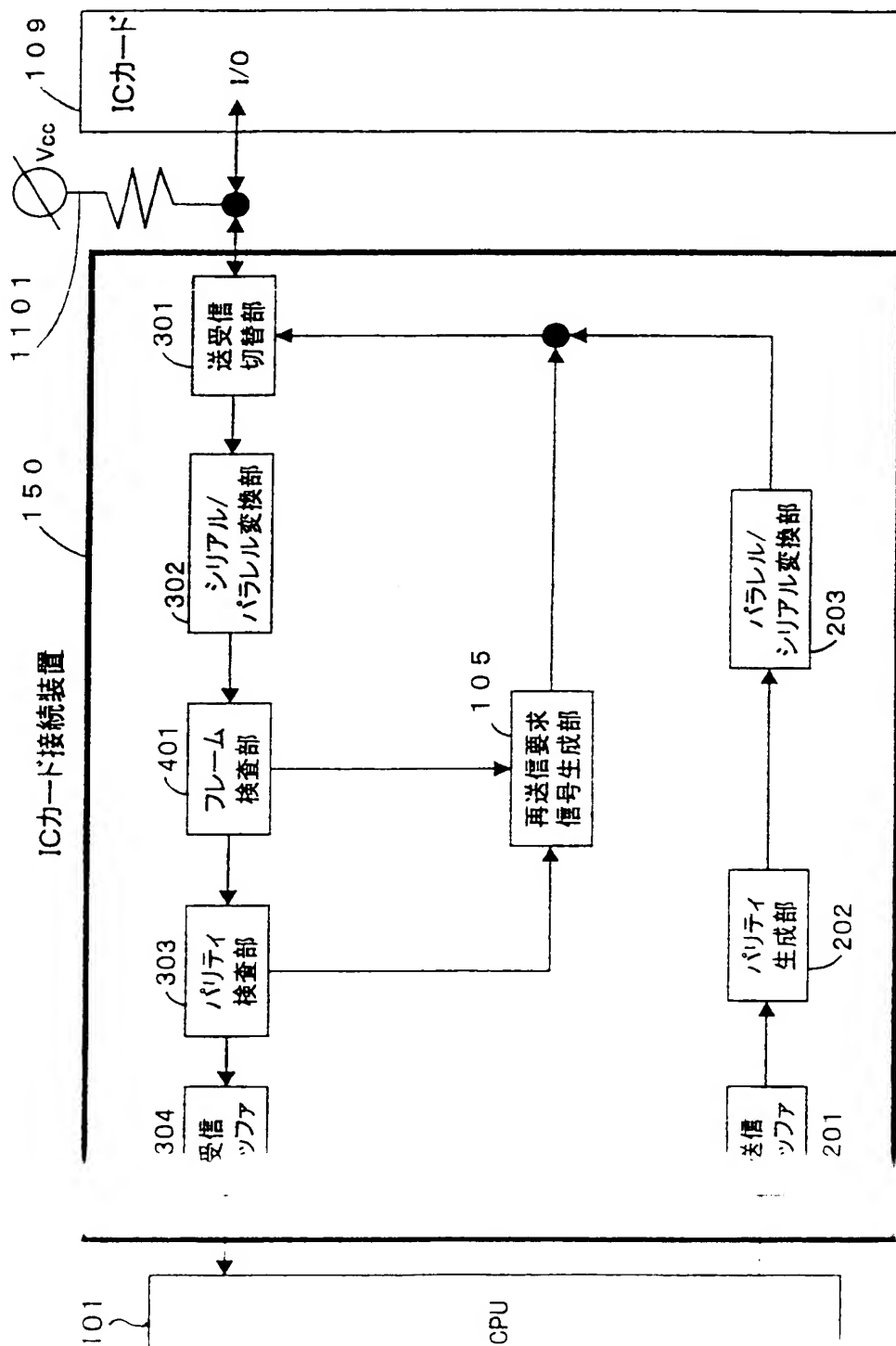


第5図



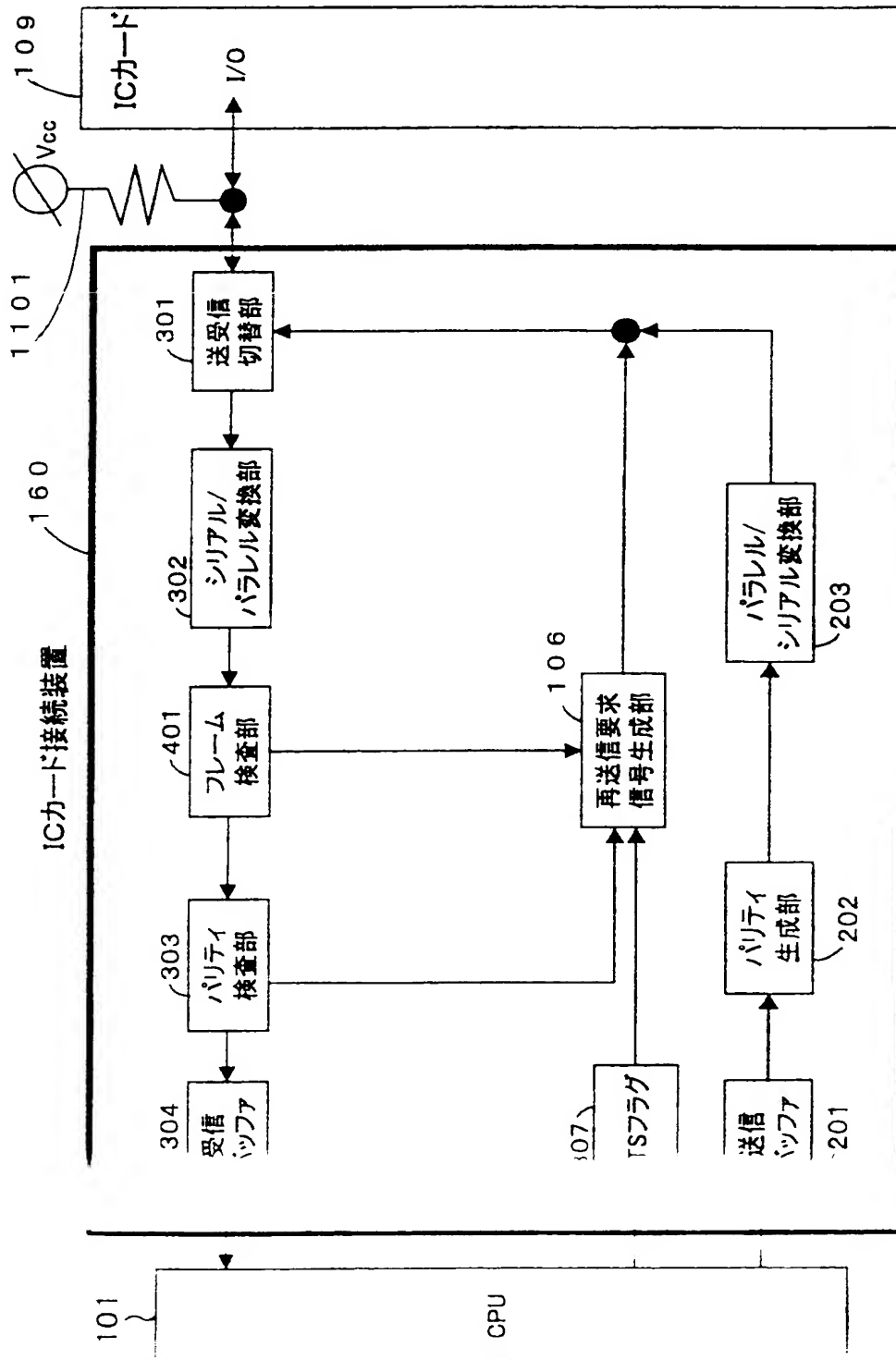


第 6 図





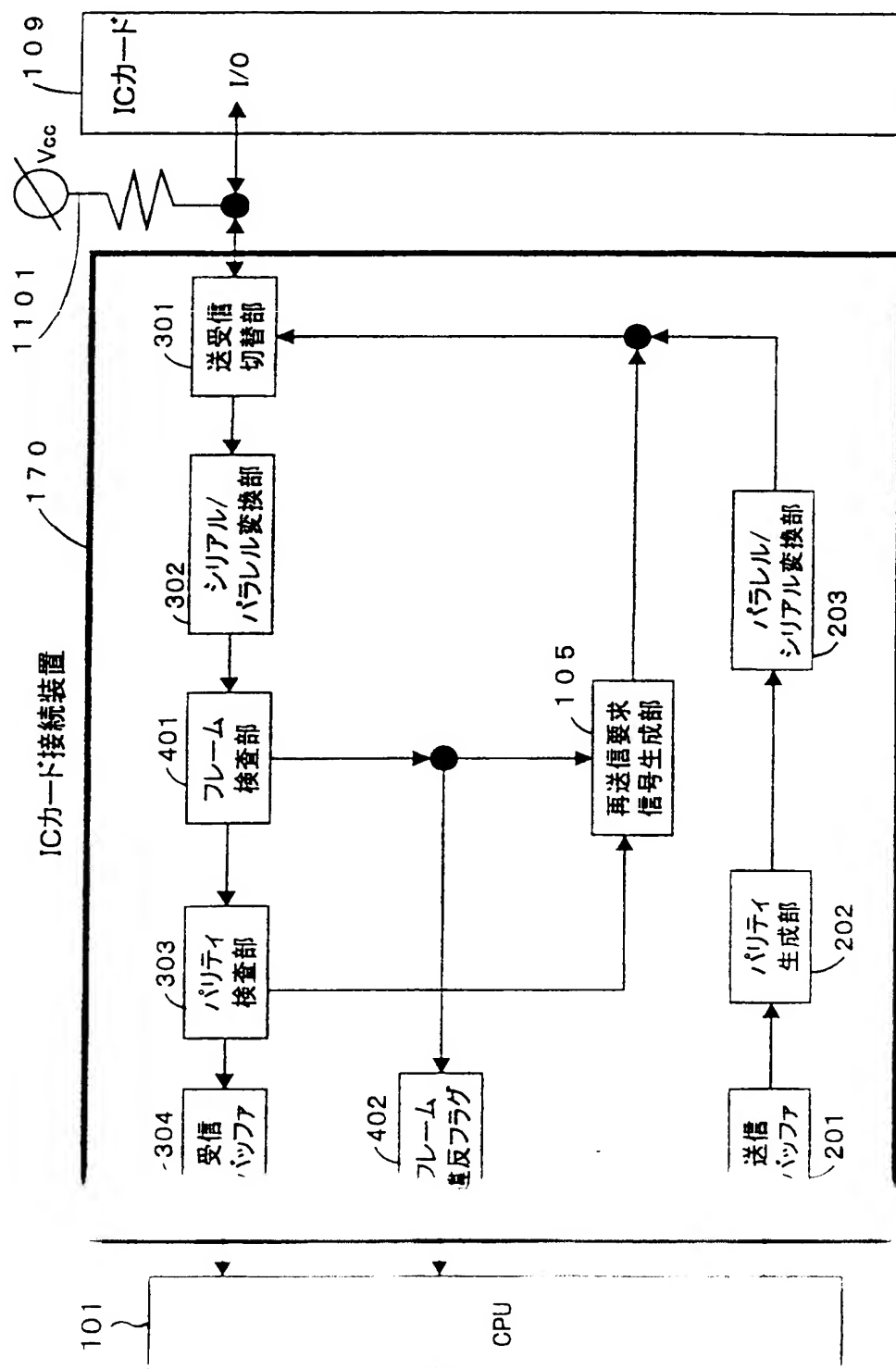
第 7 図





8 / 1 4

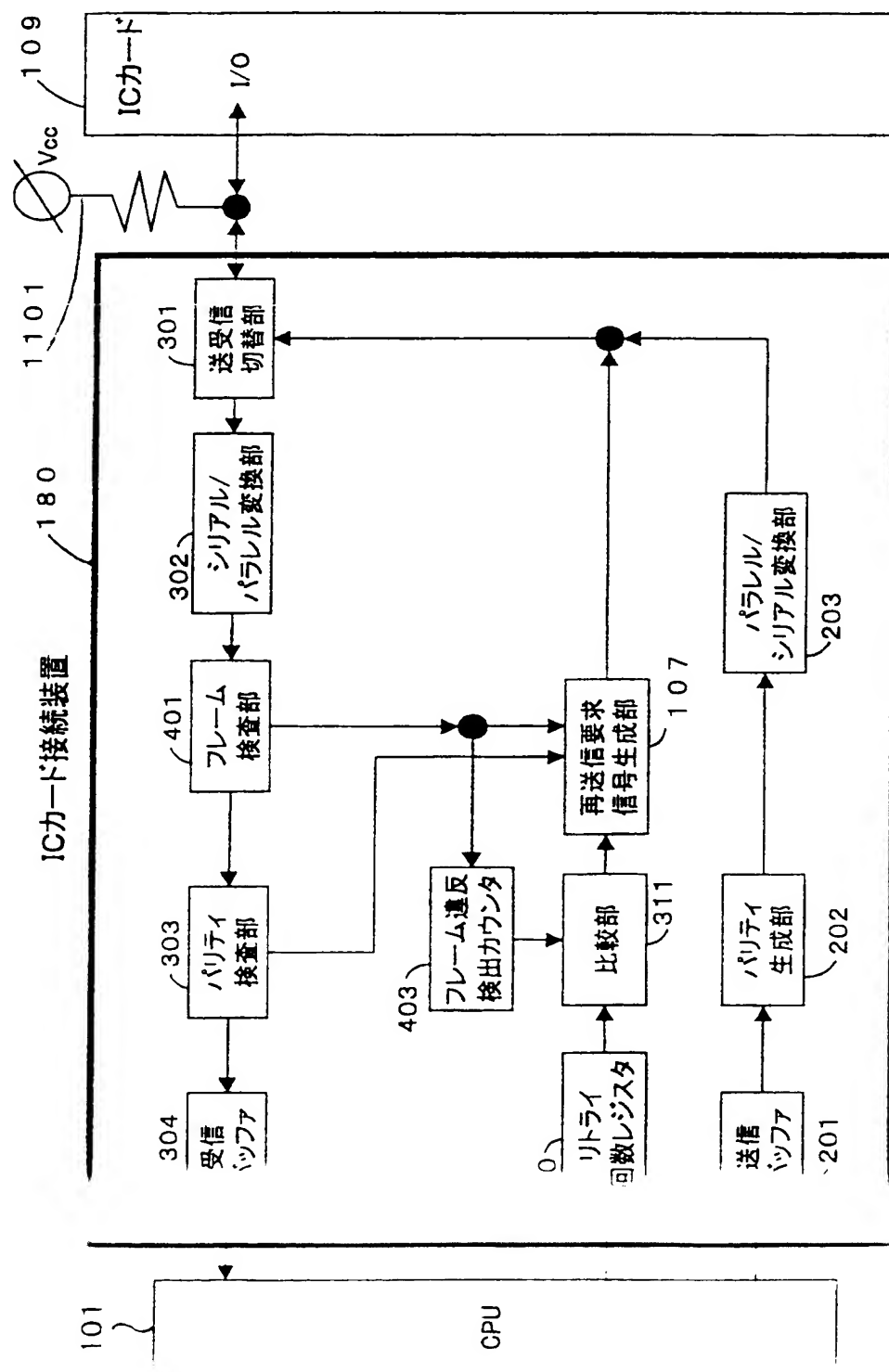
第 8 図





9 / 1 4

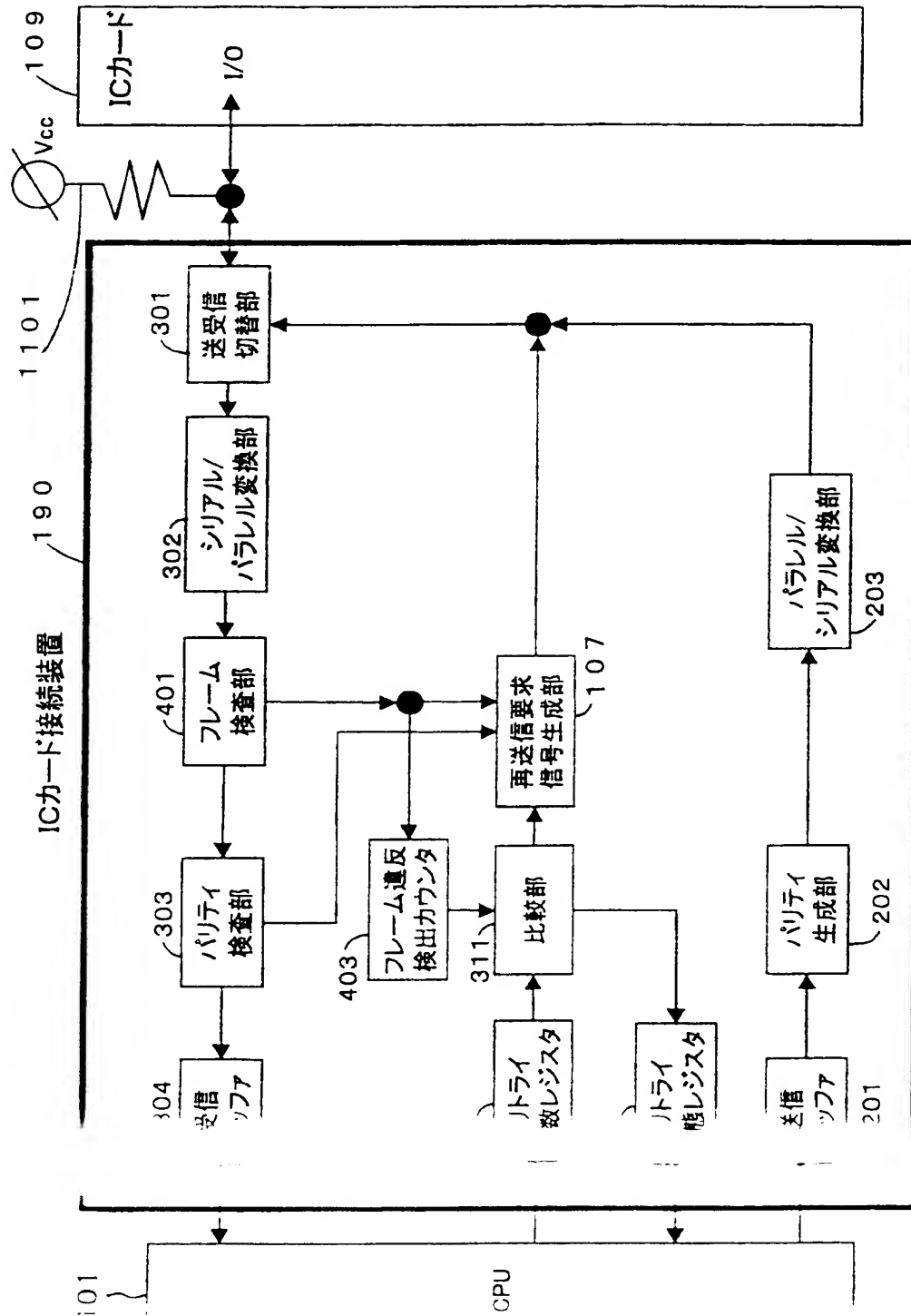
第 9 図





1 0 / 1 4

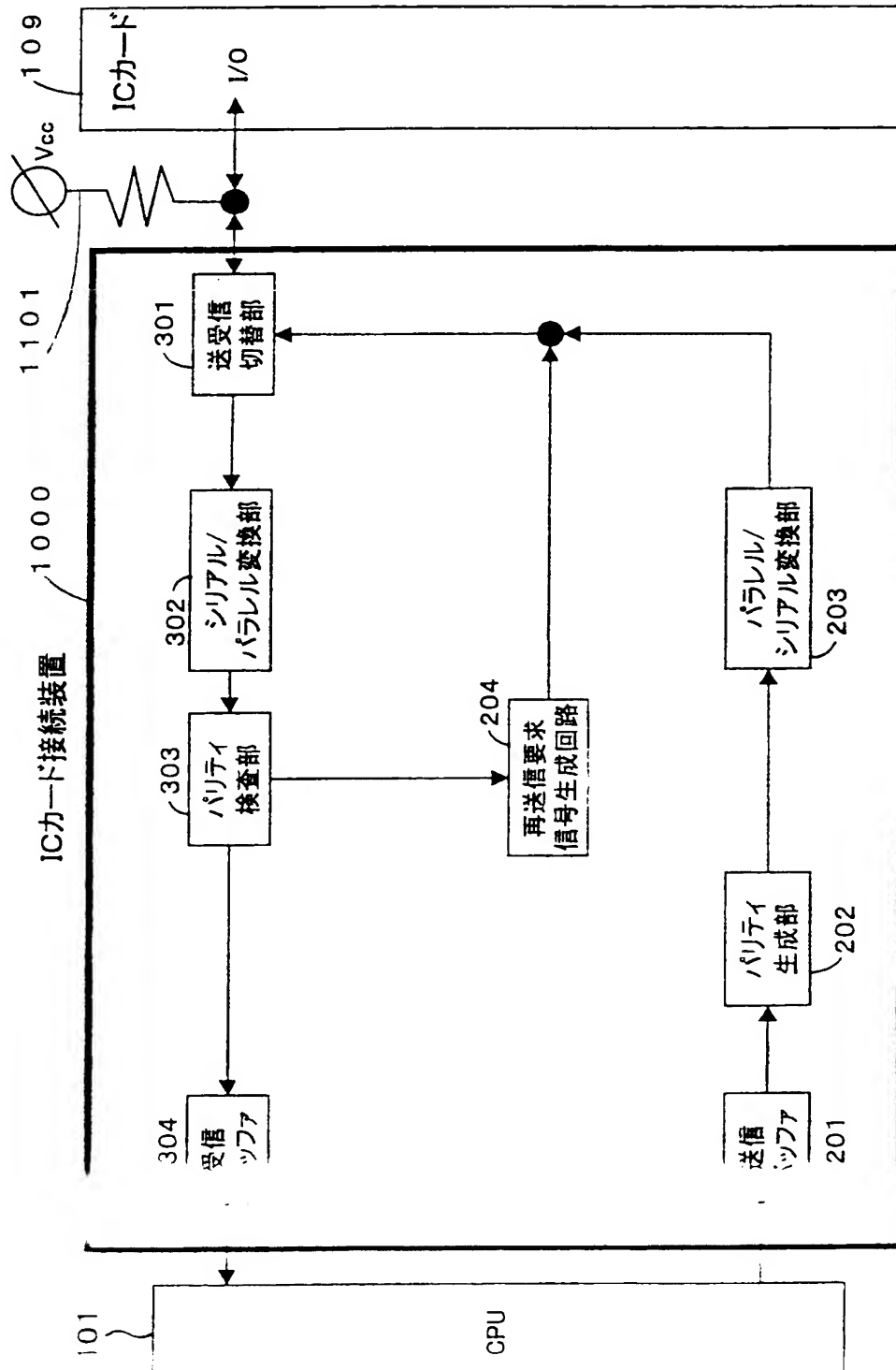
第 1 0 図





1 1 / 1 4

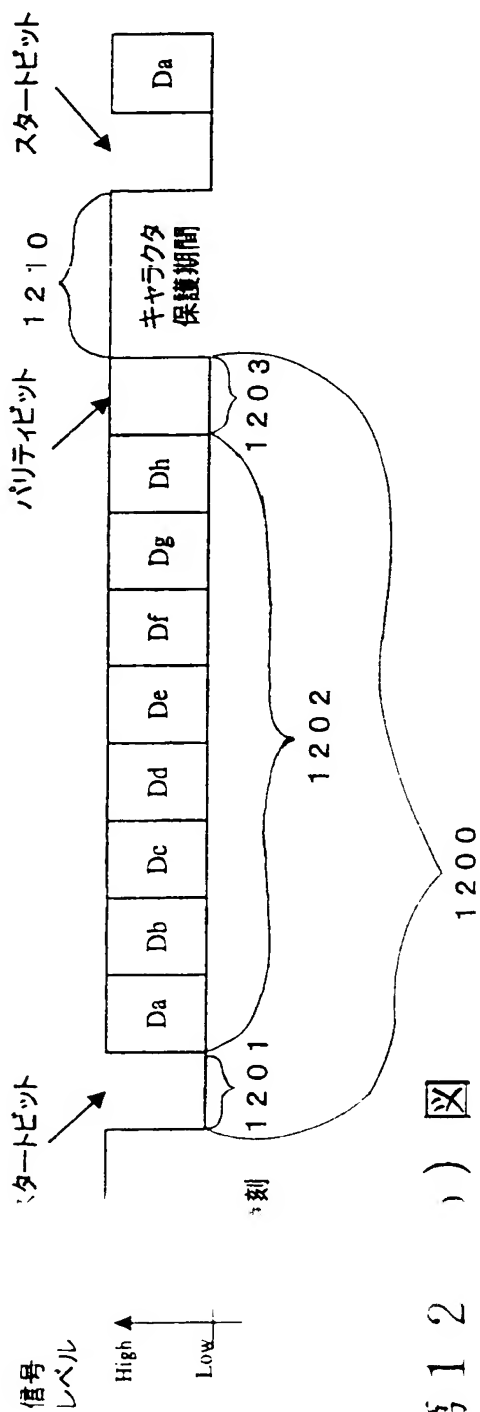
第 1 1 図



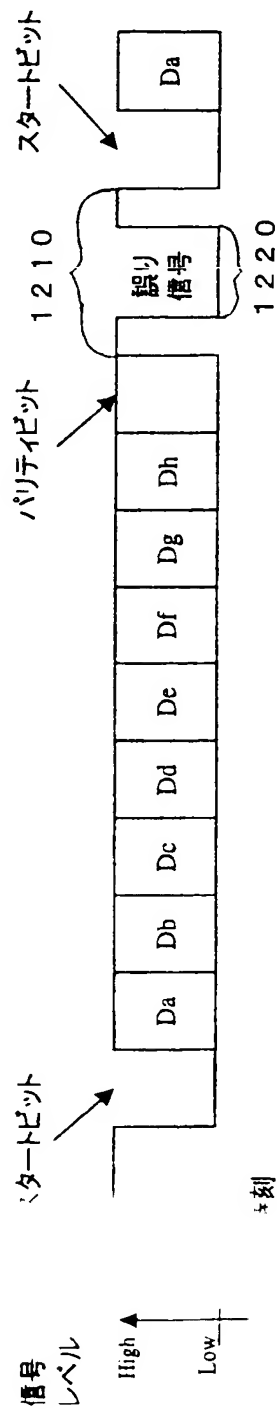


1 2 / 1 4

第 1 2) 図

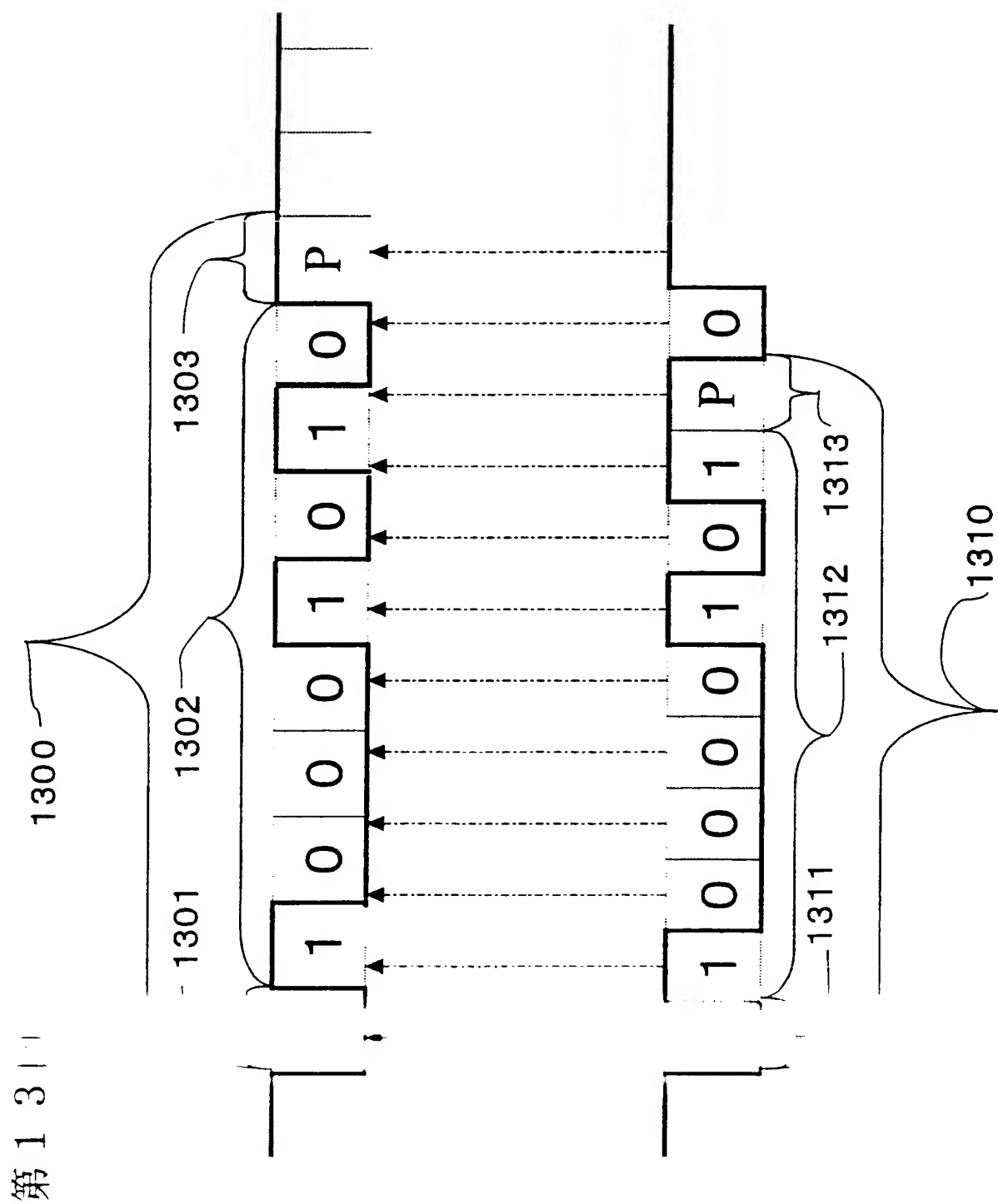


第 1 2) 図



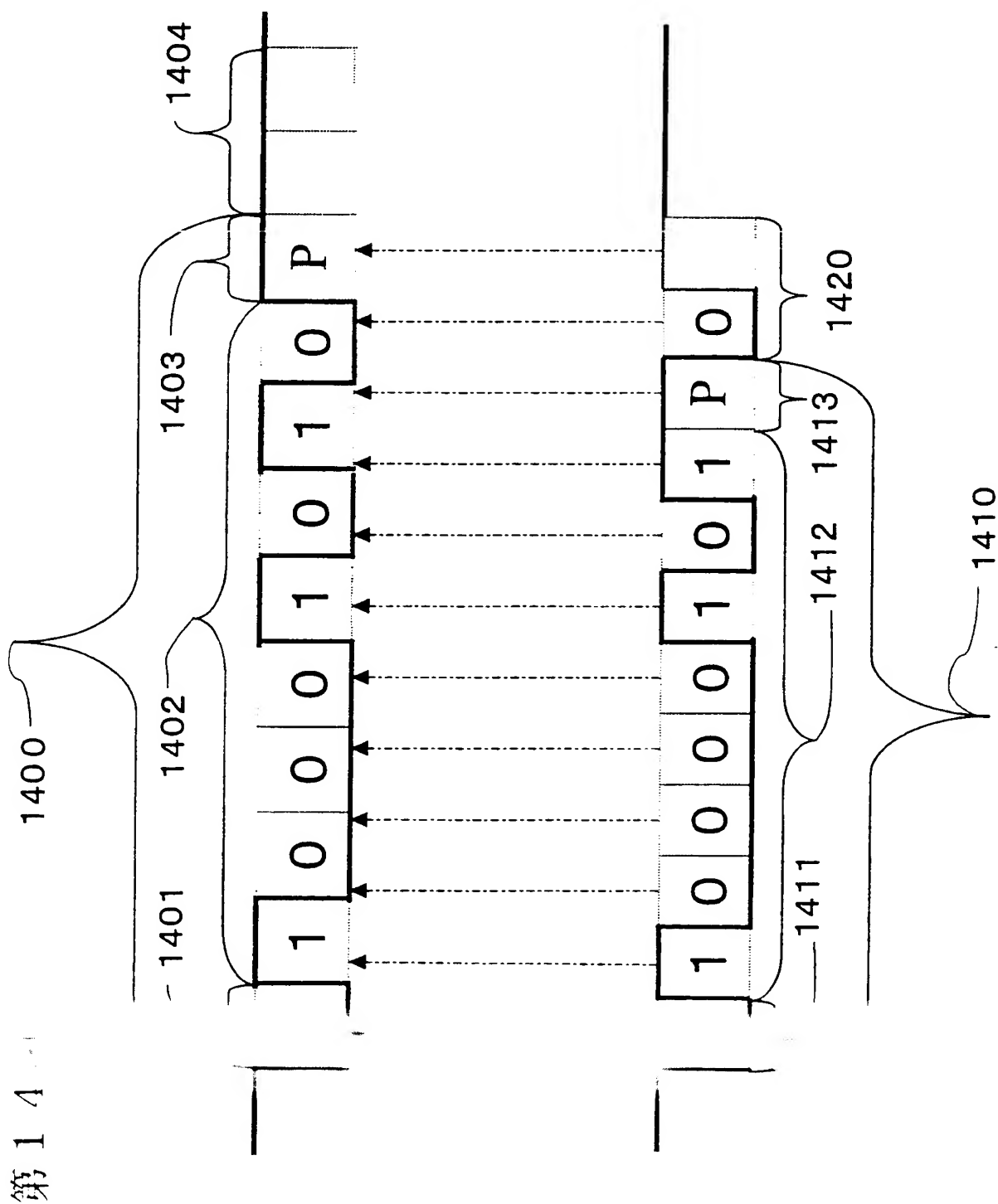


1 3 / 1 4





1 4 / 1 4





INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/05154

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G06F 3/06, G06F 3/08
G06K 17/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G06F 3/06, G06F 3/08, G06K 17/00,
H04L 7/04, H04L 25/38, H04L 25/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 9-179948, A (Sony Corporation), 11 July, 1997 (11.07.97), Full text; all drawings	1-2, 12
Y	Full text; all drawings	3-5
A	Full text; all drawings (Family: none)	6-11
Y	JP, 8-8995, A (NEC Corporation), 12 January, 1996 (12.01.96), Par. Nos. [0012]-[0013]; Fig. 5 (Family: none)	3, 12
Y	JP, 63-126083, A (Toshiba Corporation), 30 May, 1988 (30.05.88), page 4, lower right column, lines 4 to 12; Fig. 5 (Family: none)	4-5, 12
A	JP, 7-170253, A (NEC Corporation), 04 July, 1995 (04.07.95), Full text; all drawings (Family: none)	6-12
A	JP, 54-108504, A (Matsushita Electric Ind. Co., Ltd.), 25 August, 1979 (25.08.79), Full text; all drawings (Family: none)	6-12

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reasons as specified	

Date of the actual completion of the international search
14 November, 2000 (14.11.00)

Date of mailing of the international search report
28 November, 2000 (28.11.00)

Name and mailing address of the ISA
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/05154

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☒ Claims Nos.: 13
because they relate to subject matter not required to be searched by this Authority, namely:

The invention of claim 13 relates to a collection of information characterized by being a program and/or data and relates to a computer program and mere presentation of information. Therefore the invention relates to a subject matter not required to be searched by this International Searching Authority according to PCT Article 17(2)(a)(i) and Rule 39.1(vi), (v).
2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

As concerns of the "special technical features" involved in the inventions of the claims of the international application, the inventions of the international application is judged, from the description, to relate to an IC card connector for requesting an IC card to resend the data of the same contents.

The inventions of claims 1-5, 12, 13 relate to an IC card connector for requesting resending of data if a receiving buffer causes overrun; and the inventions of claims 6-11 relate to an IC card connector for requesting resending of data if an error is found in a level check of a signal during a predetermined period of time after a reception period of time during which data is received. Considering that the technique of requesting an IC card to resend data is well known, there is no technical relationship among those groups of inventions involving "special technical features."

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest ☐ The additional search fees were accompanied by the applicant's protest.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 IntCl⁷ G06F 3/06, G06F 3/08
 G06K 17/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

IntCl⁷ G06F 3/06, G06F 3/08, G06K 17/00,
 H04L 7/04, H04L 25/38, H04L 25/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2000年
 日本国登録実用新案公報 1994-2000年
 日本国実用新案登録公報 1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP, 9-179948, A (ソニー株式会社) 11. 7月. 1997 (11. 07. 97) 全文, 全図 全文, 全図 全文, 全図 (ファミリーなし)	1-2, 12 3-5 6-11

☒ C欄の続きにも文献が列举されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を依頼した機関

国際調査機関の名称及び住所

国際調査機関の名称及び住所

日本国特許庁 (ISA/JPO)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 権限のある職員

相崎 裕恒

印

電話番号 03-3581-1101 内線 3585

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 8-8995, A (日本電気株式会社) 12. 1月. 1996 (12. 01. 96) 段落番号【0012】-【0013】, 第5図 (ファミリーなし)	3, 12
Y	JP, 63-126083, A (株式会社東芝) 30. 5月. 1988 (30. 05. 88) 第4頁右下欄第4-12行, 第5図 (ファミリーなし)	4-5, 12
A	JP, 7-170253, A (日本電気株式会社) 4. 7月. 1995 (04. 07. 95) 全文, 全図 (ファミリーなし)	6-12
A	JP, 54-108504, A (松下電器産業株式会社) 25. 8月. 1979 (25. 08. 79) 全文, 全図 (ファミリーなし)	6-12

第I欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項 (PCT 17条(2)(a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☒ 請求の範囲 13 は、この国際調査機関が調査することを要しない対象に係るものである。つまり、
請求の範囲 13 プログラムおよび/またはデータであることを特徴とする情報集合体であり、コンピューター・プログラム及び情報の単なる提示に該当し、PCT 17条(2)(a)(i)及びPCT規則39.1(vi)、(v)の規定により、この国際調査機関が調査することを要しない対象に係るものである。
2. ☐ 請求の範囲 は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第II欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

本件国際出願の各発明における「特別な技術的特徴」について検討するに、本件国際出願の発明は、明細書の記載から、ICカード接続装置において、ICカードに対して同一内容のデータの再送信を要求するものであるが、請求の範囲1-5及び12-13に係る発明は、受信バッファがオーバーランした場合にデータの再送信を要求するICカード接続装置に関するものであり、請求の範囲6-11に係る発明は、データを受信するための受信期間の後の所定の期間における信号のレベル検査による違反の場合にデータの再送信を要求するICカード接続装置に関するものであり、ICカードに対してデータの再送信を要求する技術は周知であることに鑑みると、これら一群の発明の間には、「特別な技術的特徴」を含む技術的な関係があるものとは認められない。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

異議を申し立てた。異議を申し立てた。

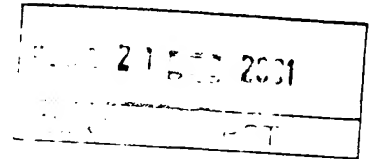
☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。

☐ 追加調査手数料の納付と共に出願人から異議申立てがなかった。



P C T

国際予備審査報告

(法第12条、法施行規則第56条)
〔PCT36条及びPCT規則70〕

出願人又は代理人 の書類記号 P 2 3 5 0 2 - P O	今後の手続きについては、国際予備審査報告の送付通知（様式PCT/ I P E A / 4 1 6）を参照すること。	
国際出願番号 P C T / J P 0 0 / 0 5 1 5 4	国際出願日 (日.月.年) 0 1 . 0 8 . 0 0	優先日 (日.月.年) 0 2 . 0 8 . 9 9
国際特許分類 (I P C) I n t . C l . ? G 0 6 F 3 / 0 6 , G 0 6 F 3 / 0 8 , G 0 6 K 1 7 / 0 0		
出願人 (氏名又は名称) 松下電器産業株式会社		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条（PCT36条）の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 3 ページからなる。
- ☒ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び／又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び／又は図面も添付されている。
(PCT規則70.16及びPCT実施細則第607号参照)
この附属書類は、全部で 34 ページである。
3. この国際予備審査報告は、次の内容を含む。
- I ☒ 国際予備審査報告の基礎
 - II ☐ 優先権
 - III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
 - IV ☐ 発明の単一性の欠如
 - V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
 - VI ☐ ある種の引用文献
 - VII ☐ 国際出願の不備
 - VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日

国際予備審査報告を作成した日

郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

奥村 元宏

電話番号 03-3581-1101 内線 6915



I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
 PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

<input checked="" type="checkbox"/> 明細書	第	1-3, 25, 30	ページ、	出願時に提出されたもの
明細書	第		ページ、	国際予備審査の請求書と共に提出されたもの
明細書	第	4-7, 9-24, 26-29, 31-36	ページ、	19.02.01 付の書簡と共に提出されたもの
明細書	第	8	ページ、	12.07.01 付の書簡と共に提出されたもの

<input checked="" type="checkbox"/> 請求の範囲	第	6-11	項、	出願時に提出されたもの
請求の範囲	第		項、	PCT19条の規定に基づき補正されたもの
請求の範囲	第		項、	国際予備審査の請求書と共に提出されたもの
請求の範囲	第		項、	付の書簡と共に提出されたもの

<input checked="" type="checkbox"/> 図面	第	1-14	ページ 図、	出願時に提出されたもの
図面	第		ページ 図、	国際予備審査の請求書と共に提出されたもの
図面	第		ページ 図、	付の書簡と共に提出されたもの

<input type="checkbox"/> 明細書の配列表の部分	第		ページ、	出願時に提出されたもの
明細書の配列表の部分	第		ページ、	国際予備審査の請求書と共に提出されたもの
明細書の配列表の部分	第		ページ、	付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

<input type="checkbox"/> 明細書	第		ページ
<input checked="" type="checkbox"/> 請求の範囲	第	1-5, 12-13	項
<input type="checkbox"/> 図面	図面の第		ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認めら



V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性(N)

請求の範囲 6-11 有
請求の範囲 無

進歩性(IS)

請求の範囲 6-11 有
請求の範囲 無

産業上の利用可能性(IA)

請求の範囲 6-11 有
請求の範囲 無

2. 文献及び説明(PCT規則70.7)

- 文献1: JP, 9-179948, A (ソニー株式会社)
11. 7月. 1997 (11. 07. 97)
文献2: JP, 8-8995, A (日本電気株式会社)
12. 1月. 1996 (12. 01. 96)
文献3: JP, 63-126083, A (株式会社東芝)
30. 5月. 1988 (30. 05. 88)
文献4: JP, 7-170253, A (日本電気株式会社)
4. 7月. 1995 (04. 07. 95)
文献5: JP, 54-108504, A (松下電器産業株式会社)
25. 8月. 1979 (25. 08. 79)

請求の範囲6-11

請求の範囲6-11に記載された発明は、国際調査で引用された文献に対して進歩性を有する。

文献1-5には、受信期間の後の所定の期間における信号レベルを検査しその検査の結果によって再送信を要求することが記載されておらず、一方、本願発明はそれにより伝送レートに誤差が発生した場合でも、必要なデータを再受信することができるという有利な効果を発揮する。



側の伝送レートが異なる場合、図13に示すように、送信データ1300側のデータ8ビット1302の内容と受信データ1310側のデータ8ビット1312の内容との間に狂いが生じて、データの内容が正しく受信できない場合があり、このような誤りはパリティエラーとして検出できるものではない。従来はこのような伝送誤りを検出する機能はなく、受信側は結果としてICカード側から間違ったデータを受信していた。

発明の開示

本発明は、従来のICカードとのデータの送受信におけるこのような課題を考慮し、受信バッファの容量が小さくても確実にデータを受信でき、また、ノイズなどの影響により生じる伝送誤りの検出率を向上できより確実なデータ伝送を実現できるICカード接続装置を提供することを目的とするものである。

上記の目的を達成するために、本発明の第1の関連技術は、ICカードから伝送されてくるデータを所定の処理単位毎に受信する受信手段と、

前記受信手段が受信したデータを一時的に所定の処理単位毎に格納する受信バッファと、

前記受信バッファがそれ以上データを格納できなくなった状態になるとセットされる受信バッファ状態フラグと、

前記受信バッファ状態フラグがセットされている場合に、前記受信手段が新たにデータを受信したとき、これをオーバーランとして検出する検出手段と、前記新たに受信したデータを破棄する破棄手段と、検出手段

がオーバーランを検出したときに、前記ICカードに対して、前記破棄したデータと同一の内容のデータの再送信を要求する再



送信要求手段とを備えたことを特徴とする I C カード接続装置であって、I C カードから送られてくるデータを確実に受信することができる。

また、本発明の第 2 の関連技術は、前記 I C カードがデータをキャラクタ単位で再送信できる場合にのみセットされる P T S フラグをさらに備え、

前記再送信要求手段は、前記オーバーランが検出され、かつ前記 P T S フラグがセットされている場合に、前記 I C カードに対して前記受信データの再送信要求を行うものであることを特徴とする第 1 の関連技術の I C カード接続装置であって、キャラクタ単位でデータの再送信ができる I C カードから送られてくるデータを確実に受信することができる。

また、本発明の第 3 の関連技術は、前記オーバーラン検出手段が前記オーバーランを検出するとセットされるオーバーラン検出フラグをさらに備えたことを特徴とする第 1 の関連技術の I C カード接続装置であって、I C カードから送られてくるデータを確実に受信することができる。

また、本発明の第 4 の関連技術は、前記オーバーラン検出手段により検出された前記オーバーランの回数を数えるオーバーラン検出カウンタと、

前記オーバーランの回数の最大値を規定する再送信要求回数レジスタと、

前記検出されたオーバーランの回数と前記再送信要求回数レジスタに規定された回数とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記検出されたオーバーランの回数が前記規定回数に達した場合は、前記破棄しな

い。第 5 の関連技術は、前記 I C カード接続装置であって、I C カードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。





に前記所定の信号レベルを検出し、かつ前記 P T S フラグがセットされている場合に、前記 I C カードに対して前記受信データの再送信要求を行うものであることを特徴とする第 1 または第 2 の本発明の I C カード接続装置であって、キャラクタ単位でデータの再送信ができる I C カードから送られてくるデータを確実に受信することができる。

また、第 4 の本発明（請求項 9 に対応）は、前記信号レベル検査手段が前記所定の期間に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする第 1 または第 2 の本発明の I C カード接続装置であって、I C カードから送られてくるデータを確実に受信することができる。

また、第 5 の本発明（請求項 10 に対応）は、前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする第 1 または第 2 の本発明の I C カード接続装置であって、I C カードから送られてくるデータを確実に受信するための機能が無限ループに陥らない

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達したことを通知する再送信要求状態レジスタをさらに備えた



ことを特徴とする第5の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

以上のような本発明のICカード接続装置は、受信バッファがデータを格納できるか検査する機能を有し、受信バッファがそれ以上受信データを格納できない時に新たなデータを受信した場合、ICカードに再送信要求を行う。これによって、ICカードは同一データを再度送信するが、この間にCPUが受信バッファからデータを読み込めば受信バッファにデータを格納することができるようになる。このように本発明は、受信オーバーランを防ぎ、確実に正しいデータを受信することを特徴としたものである。本発明によれば、受信バッファの容量を小さくしても確実にデータを受信できるので、安価なICカード接続装置を提供することができる。

また、パリティビットに続く信号レベルがHighでなければならな

同様に確実に正しいデータを受信することを特徴としたものである。本



発明によれば、ノイズ等の影響で受信側と送信側のデータ伝送レートが一時的に異なるために生じる伝送誤りの検出率が向上するので、より確実なデータ伝送を実現することができる。

図面の簡単な説明

図1は、本発明の参考例1におけるICカード接続装置のシステム図である。

図2は、本発明の参考例2におけるICカード接続装置のシステム図である。

図3は、本発明の参考例3におけるICカード接続装置のシステム図である。

図4は、本発明の参考例4におけるICカード接続装置のシステム図である。

図5は、本発明の参考例5におけるICカード接続装置のシステム図である。

図6は、本発明の実施の形態1におけるICカード接続装置のシステム図である。

図7は、本発明の実施の形態2におけるICカード接続装置のシステム図である。

図8は、本発明の実施の形態3におけるICカード接続装置のシステム図である。

図9は、本発明の実施の形態4におけるICカード接続装置のシステム図である。

発明を実施するための形態

図11は、従来のICカード接続装置のシステム図である。



図 1 2 は、(a) (b) I C カードの伝送データフォーマットを示す図である。

図 1 3 は、パリティエラーが発生しない伝送例を示すタイミング図である。

図 1 4 は、本発明の実施の形態 1 における I C カード接続装置の処理において、一キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

符号の説明

1 0 0, 1 1 0, 1 2 0, 1 3 0, 1 4 0, 1 5 0, 1 6 0, 1 7 0, 1 8 0, 1 9 0, 1 0 0 0 I C カード接続装置

1 0 1 C P U

1 0 2, 1 0 3, 1 0 4, 1 0 5, 1 0 6, 1 0 7 再送信要求信号生成部

1 0 9 I C カード

2 0 1 送信バッファ

2 0 2 パリティ生成部

2 0 3 パラレル/シリアル変換部

2 0 4 再送信要求信号生成回路

3 0 1 送受信切替部

3 0 2 シリアル/パラレル変換部

3 0 3 パリティ検査部

3 0 4 受信バッファ

3 0 6 再送信要求信号検査部

3 0 7 P T S フラグ



- 308 オーバーラン検出フラグ

309 オーバーラン検出カウンタ

310 リトライ回数レジスタ

3 1 1 比較部

3 1 2 リトライ状態レジスタ

401 フレーム検査部

402 フレーム違反フラグ

403 フレーム違反検出カウンタ

1 1 0 1 プルアップ抵抗

1200 キャラクタ

1 2 0 1、1 3 0 1、1 3 1 1、1 4 0 1、1 4 1 1 スタートビット

1 2 0 2、1 3 0 2、1 3 1 2、1 4 0 2、1 4 1 2 データ 8 ビット

1 2 0 3、1 3 0 3、1 3 1 3、1 4 0 3、1 4 1 3 パリティビット

1 2 1 0、1 4 0 4、1 4 2 0 キャラクタ保護期間

1 2 2 0 誤り信号

1 3 0 0、1 4 0 0 送信データ

1 3 1 0、1 4 1 0 受信データ

発明を実施するための最良の形態

以下に、本發明がその實施の形態を十圖面にて述べ、一説明する。

図１は、本発明の関連技術による参考例１におけるＩＣカード接続装置のシステム図である。本参考例におけるＩＣカード接続装置は、ＩＣ



カードから送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に、新たにデータを受信した場合、その新たなデータを破棄して、ICカードに対して再送信要求を行い、再度同一データを受信する機能を有するものである。

図1において、100はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置100において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。102はICカード109に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。301は、ICカードへのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305がセットされている場合に新たにデータを受信したこと（受信オーバーラン）を検出する本発明の関連技術のオーバーラン検出手段としてのオーバーラン検査部である。また、1101はブザーである。1102はLEDである。1103は送受信切替部301に切り替える。

以上のように構成された本発明の関連技術による参考例1によるIC



カード接続装置の動作について、図面を参照しながら説明する。

まず、ICカード109からシリアルに送られてくるデータは、図12のようにキャラクタ単位を有し、1つのキャラクタ1200はスタートビット1201で始まり、次いでデータ8ビット1202、パリティビット1203で構成され、シリアル／パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビット1202から算出されるパリティと受信したパリティビット1203とが一致するかを検査する。両者のパリティが一致しない場合は、再送信要求信号生成部102に通知され、再送信要求信号生成部102はICカード109に対して再送信要求信号を送出する。

パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていないならば、受信データを受信バッファ304に格納する。このとき、受信データの格納により、受信バッファ304の容量が一杯になった場合、受信バッファ状態フラグ305がセットされる。

一方、受信バッファ状態フラグ305がセットされていれば、オーバーラン検査部306は受信データを破棄するとともに、再送信要求信号生成部102に再送信要求信号を生成するための入力を行う。再送信要求信号生成部102は、オーバーラン検査部306からの入力をうけると、これに基づき、破棄した受信データと同一キャラクタを有するデータを、ICカード109から送信させるための再送信要求信号を、ICカード109へ出力する。ICカード109は再送信要求信号を受け

ると、ICカード109からデータの再送信を行う間に、受信バッファ304は一時記憶しているデータをCPU101へ出力する。これによ



り受信バッファ 304 は空き容量ができるので、受信バッファ状態フラグ 305 は解除される。

これにより、ICカード 109 より再送信されたデータが IC カード接続装置に受信され、パリティ検査部 303 によりパリティが一致したことが確かめられた後、オーバーラン検査部 306 によって受信バッファ状態フラグ 305 がセットされていないことが検査されたため、再送信されたデータは受信バッファ 304 に格納される。

このように、本参考例の IC カード接続装置 100 によれば、オーバーラン検査部 306 が受信バッファ状態フラグ 305 を検査して受信バッファ 304 が一杯になったことを確かめると、再送信要求信号生成部 102 を用いて、一旦受信したデータをキャラクタ単位で IC カード 109 から再送信させるようにしたことにより、受信オーバーランが発生した場合でも、IC カードをリセットして全データを再受信する必要がなく、必要なデータだけを再受信することができる。

(参考例 2)

図 2 は、本発明の関連技術の参考例 2 における IC カード接続装置のシステム図である。本参考例における IC カード接続装置は、IC カードから送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない場合で、かつ伝送プロトコルが T=0 の場合にのみ IC カードに対して再送信要求信号を送出する機能を有するものである。

図 2 において、110 は IC カード接続装置、101 は CPU、109 は IC カードである。また、IC カード接続装置 110 において、

（１）データを送信するバッファを生成するバッファ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送



信するパラレル/シリアル変換部である。103はICカード109に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明の関連技術のオーバーラン検出手段としてのオーバーラン検査部である。307はICカード109の伝送プロトコルを示すPTSフラグである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本参考例によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、参考例1と重複する部分はその詳細省略し、相違点のみ述べる。

まず、データの受信を行う前に、CPU101は、IEC/ISO7816で定められたICカード109とのPTS交換によってICカード109の伝送プロトコルを判別し、該伝送プロトコルがT=0プロトコルの場合はPTSフラグ307をセットする。

シリアル変換部302において受信される一続き、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリ



ティが一致するかを検査する。

パリティが一致しない場合は、再送信要求信号生成部 103 に通知され、再送信要求信号生成部 103 は、PTS フラグ 307 がセットされている場合に IC カード 109 に対して再送信要求信号を送出する。

また、パリティが一致する場合、受信データはオーバーラン検査部 306 に送られる。オーバーラン検査部 306 は、実施の形態 1 の場合と同様に、受信バッファ状態フラグ 305 を検査し、受信バッファ状態フラグ 305 がセットされていれば受信データを破棄するとともに、再送信要求信号生成部 103 により PTS フラグ 307 がセットされている場合は、IC カード 109 に対して再送信要求信号を送出させる。受信バッファ状態フラグ 305 は、受信バッファ 304 がそれ以上受信データを格納できない場合にのみセットされる。

このように、本参考例によれば、再送信要求信号生成部 103 が、PTS フラグ 307 を参照して再送信を行うようにしたことにより、IEC / ISO 7816 規格に準拠した IC カードに対して用いることができる。

(参考例 3)

図 3 は、本発明の関連技術の参考例 3 における IC カード接続装置のシステム図である。本参考例における IC カード接続装置は、IC カード 109 から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合、その新たなデータを破棄して、IC カード 109 に対して再送信要求信号を送出する。また、IC カード 109 から送られてくるデータを格納する受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合、その新たなデータを破棄して、IC カード 109 に対して再送信要求信号を送出する。

図 3 において、120 は IC カード接続装置、101 は CPU、109 は IC カードである。また、IC カード接続装置 120 において、2



0 1 は送信データを一時的に蓄える送信バッファである。2 0 2 は送信データからパリティビットを生成するパリティ生成部である。2 0 3 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。1 0 2 は I C カード 1 0 9 に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。3 0 1 は、I C カード 1 0 9 へのデータ送信と I C カード 1 0 9 からのデータ受信とを切り替える送受信切替部である。3 0 2 は I C カード 1 0 9 からシリアルに送られてくるデータを受信する本発明の関連技術の受信手段としてのシリアル/パラレル変換部である。3 0 3 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。3 0 4 は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。3 0 5 は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。3 0 6 は受信バッファ状態フラグ 3 0 5 に基づき受信オーバーランを検出するオーバーラン検査部である。3 0 8 は受信オーバーランを検出するとセットされるオーバーラン検出フラグである。また、1 1 0 1 はプルアップ抵抗であり、データ端子（図示せず）の信号レベルを H i g h または L o w に切り替える。

以上のように構成された本参考例による I C カード接続装置の動作について、図面を参照しながら説明する。ただし、参考例 1 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、I C カード 1 0 9 から送られてくるデータは、シリアルに送られていき、受信データ 8 ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要



求信号生成部102に通知され、ICカード109に対して再送信要求信号を送出する。また、パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄するとともに、再送信要求信号生成部102によりICカード109に対して再送信要求信号を送出させる。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。

以上の動作は参考例1の動作と同様であるが、本参考例においては、オーバーラン検査部306が受信オーバーランを検出した場合に、オーバーラン検出フラグ308がセットされる。オーバーラン検出フラグ308の状態はCPU101によりチェックされ、これにより、CPU101側はICカードからのデータ受信中にオーバーランが発生したことを知ることができる。

(参考例4)

図4は、本発明の関連技術の参考例4におけるICカード接続装置のシステム図である。本参考例におけるICカード接続装置は、ICカード109から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出しない機能を有するものである。

図4において、100はICカード接続装置、101はCPU、102は

りとは受信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリ



アルに送信するパラレル／シリアル変換部である。104はICカード109に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル／パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明の関連技術のオーバーラン検出手段としてのオーバーラン検査部である。309は同一データの受信における連続した再送信要求の回数を数えるオーバーラン検出カウンタである。310は同一データの受信における連続した再送信要求の回数の上限を規定する、本発明の関連技術の再送信要求回数レジスタとしてのリトライ回数レジスタである。311はオーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値とを比較する比較部である。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。ただし、参考例1と重複する部分はその詳細を省略し、相違点を述べる。

データの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。



次に、ICカード109から送られてくるデータは、シリアル／パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部104に通知され、ICカード109に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄するとともに、再送信要求信号生成部104によりICカード109に対して再送信要求信号を送出させる。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。

以上の動作は参考例1の動作と同様であるが、本参考例においては、一回のデータ受信の動作について、オーバーラン検査部306が受信オーバーランを検出した場合、オーバーラン検出カウンタ309には値が1加算され、オーバーラン検査部306が受信オーバーランを検出しなかった場合は、オーバーラン検出カウンタ309の値はリセットされる。

比較部311は、オーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値を比較し、オーバーラン検出カウンタ309の値がリトライ回数レジスタ310の値に達した場合は、オーバーラン検査部306が受信オーバーランを検出しても、再送信を要求しないように再送信要求信号生成部104に通知する。

(参考例5)

本参考例において、ICカード接続装置は、ICカード109から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受



信データを格納できない場合 ICカード 109 に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図 5 において、140 は IC カード 接続装置、101 は CPU、109 は IC カード である。また、IC カード 接続装置 140 において、202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。104 は IC カード 109 に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。301 は、IC カード 109 へのデータ送信と IC カード 109 からのデータ受信とを切り替える送受信切替部である。302 は IC カード 109 からシリアルに送られてくるデータを受信する本発明の関連技術の受信手段としてのシリアル/パラレル変換部である。303 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304 は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305 は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306 は受信オーバーランを検出するオーバーラン検査部である。309 は同一データの受信における連続した再送信要求の回数を数えるオーバーラン検出カウンタである。310 は同一データの受信における連続した再送信要求の回数を数えるオーバーラン検出カウンタである。311 はオーバーラン検出カウンタ 309 の値とカウンタリセット値 310 の値を比較する比較部である。312 は同一データの受信における



連続した再送信要求の回数がリトライ回数レジスタ310に設定した値に達したことを示す、本発明の関連技術の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本参考例によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、参考例1または4と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル/パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部104に通知され、ICカード109に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄し、再送信要求信号生成部104はICカード109に対して再送信要求信号を送出する。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。オーバーラン検出カウンタ309は、データが破棄された場合に1にセットされ、受信データが破棄された場合に値が1加算される。比較部311はオーバーラン検出カウンタ309の値



とリトライ回数レジスタ310の値を比較し、オーバーラン検出カウンタ309の値がリトライ回数レジスタ310の値に達した場合は受信オーバーランを検出しても再送信を要求しないように再送信要求信号生成部104に通知する。

以上の動作は参考例4の動作と同様であるが、本参考例においては、一回のデータ受信の動作について、比較部11の比較によりオーバーラン検出カウンタ309の値がリトライ回数レジスタ310の値に達した場合は、リトライ状態レジスタ312がセットされる。これにより、CPU101側はICカードからのデータ受信中の受信オーバーランに基づく再送信要求の回数を知ることができる。

(実施の形態1)

図6は、本発明の実施の形態1におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合ICカード109に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図6において、150はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置150において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル／シリアル変換部である。105はICカード109に対して再送信要求信号を発行する。本発明の再送信要求手段としての再

送手段は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード



109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル／パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

また、図14は、本実施の形態によるICカード接続装置における、一キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

以上のように構成された本発明の実施の形態1によるICカード接続装置の動作について、図面を参照しながら説明する。

まず、ICカード109からシリアルに送られてくるデータは、キャラクタ単位でシリアル／パラレル変換部302において受信される。このとき、図14に示すように、送信側データ1400と、受信側データ1410とは、伝送レートの違いに起因して、データ本体であるデータ8ビットの部分が、送信データ側のデータ8ビット1402と受信データ側のデータ8ビット1412とで異なったものとなっている。

続いて、フレーム検査部401は、受信した1キャラクタ分のデータの直後のキャラクタ保護期間、つまり受信データ1410のパリティビット1413の後ろの2ビット分1420の信号レベルを検査する。キャラクタ保護期間中には送信側データ1400の信号レベルと異なる信号レベルを受信する。

すなわち、キャラクタ保護期間中に信号レベルLowを検出した場合は次のようになる。送信側において1キャラクター分のデータとデータとの



105を用いて、一旦受信したデータをICカード109から再送信させるようにしたことにより、伝送レートに誤差が発生した場合でも、必要なデータを再受信することができる。

(実施の形態2)

図7は、本発明の実施の形態2におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合で、かつ伝送プロトコルがT=0の場合にのみICカード109に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図7において、160はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置160において、101はCPUである。201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。106はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としての信号レベル検査部である。501は受信データを一時的に蓄えておく受信バッファである。また、1101はフルアップ抵抗であり、データ端子（図示せ



ず)の信号レベルをHighまたはLowに切り替える。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、データの受信を行う前に、CPU101は、IEC/ISO7816で定められたICカード109とのPTS交換によってICカード109の伝送プロトコルを判別し、該伝送プロトコルがT=0プロトコルの場合はPTSフラグ307をセットする。

次にICカード109からキャラクタ単位でシリアルに送られてくるデータは、1キャラクタ毎にシリアル/パラレル変換部302において受信される。続いて、フレーム検査部401において、1キャラクタのデータのキャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。キャラクタ保護期間中に信号レベルLowを検出した場合、再送信要求信号生成部106に通知され、再送信要求信号生成部106はPTSフラグ307がセットされている場合ICカード109に対して再送信要求信号を送出する。

パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部106に通知され、再送信要求信号生成部106はPTSフラグ307がセットされている場合ICカード109に対して再送信要求信号を送出する。パリティが一致した場合受信データは受信バッファ304に格納される。

再送信要求信号生成部106が、PTSフラグ307を参照して再送信を行うようにしたことにより、本発明をIEC/ISO7816規格に



準拠したICカードに対して用いることができる。

(実施の形態3)

図8は、本発明の実施の形態3におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合ICカード109に対して再送信要求を行い再度同一データを受信するとともに、フレームエラー検出を通知する機能を有するものである。

図8において、170はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置170において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。105はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検出手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。204は受信データを一時的に蓄える受信バッファである。

また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。



以上のように構成された本実施の形態による I C カード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態 1 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、I C カード 1 0 9 からシリアルに送られてくるデータは、シリアル／パラレル変換部 3 0 2 において受信される。続いて、フレーム検査部 4 0 1 において、キャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベル L o w を検出しなかった場合、受信データはパリティ検査部 3 0 3 に送られる。パリティ検査部 3 0 3 において、受信データ 8 ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部 1 0 5 に通知され、再送信要求信号生成部 1 0 5 は I C カード 1 0 9 に対して再送信要求信号を送出する。パリティが一致した場合、受信データは受信バッファ 3 0 4 に格納される。

一方、キャラクタ保護期間中に信号レベル L o w を検出した場合、再送信要求信号生成部 1 0 5 に通知され、I C カード 1 0 9 に対して再送信要求信号を送出する。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、フレーム検査部 4 0 1 が信号レベル L o w を検出した場合に、フレーム違反フラグ 4 0 2 がセットされる。フレーム違反フラグ 4 0 2 の状態は C P U 1 0 1 によりチェックされ、これにより、C P U 1 0 1 側は I C カードからのデータ受信中にフレーム違反が発生したことを知ることができる。

(実施の形態 4)

以上である。本実施の形態における I C カード接続装置は、I C カード 1 0 9 から送られてくるデータを受信する際、受信データのキャラクタ



以上のように構成された I C カード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態 1 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、CPU 101 は、I C カード 109 から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ 310 に設定する。

次に、I C カード 109 から送られてくるデータは、シリアル/パラレル変換部 302 において受信される。続いて、フレーム検査部 401 において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベル Low を検出しなかった場合、受信データはパリティ検査部 303 に送られる。キャラクタ保護期間中に信号レベル Low を検出した場合、再送信要求信号生成部 107 に通知され、I C カード 109 に対して再送信要求信号を送出する。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、フレーム検査部 401 がフレームエラーを検出した場合、フレーム違反検出カウンタ 403 には値が 1 加算され、フレーム検査部 401 がフレームエラーを検出しなかった場合は、フレーム違反検出カウンタ 403 の値はリセットされる。

比較部 311 は、フレーム違反検出カウンタ 403 の値とリトライ回数レジスタ 310 の値を比較し、フレーム違反検出カウンタ 403 の値がリトライ回数レジスタ 310 の値に達した場合は、フレーム検査部 401 がフレームエラーを検出しても、再送信を要求しないように再送信要求信号生成部 107 に通知する。

図 10 は、本発明の実施の形態 5 における I C カード接続装置のシステム図である。本実施の形態における I C カード接続装置は、I C カー



ド109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合、ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図10において、190はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置130において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。107はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する、本発明の受信手段としてのシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。403は同一データの受信における連続した再送信要求の回数を数えるカウンタ及び検出カウンタである。210は同一データの

なレジスタである。3 1 1 は、ロープ違反検出レジスタ 4 0 3 の値とリトライ回数レジスタ 3 1 0 の値を比較する比較部である。3 1 2 は同



データの受信における連続した再送信要求の回数がリトライ回数レジスタ 310 に設定した値に達したことを示す、本発明の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101 はプルアップ抵抗であり、データ端子（図示せず）の信号レベルを High または Low に切り替える。

以上のように構成された本実施の形態による IC カード接続装置の動作について、図面を参照しながら説明する。ただし、参考例 5 または実施の形態 4 と重複する部分はその詳細を省略し、相違点のみ述べる。

以上のように構成された IC カード接続装置の動作について、図面を参照しながら説明する。

まず、CPU 101 は、IC カード 109 から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ 310 に設定する。

次に、IC カード 109 から送られてくるデータは、シリアル/パラレル変換部 302 において受信される。続いて、フレーム検査部 401 において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベル Low を検出しなかった場合、受信データはパリティ検査部 303 に送られる。キャラクタ保護期間中に信号レベル Low を検出した場合、再送信要求信号生成部 107 に通知され、IC カード 109 に対して再送信要求信号を送出する。フレーム違反検出カウンタ 403 は、データを受信した際、フレーム検査部 401 でフレームエラーが検出されなかった場合にリセットされ、フレームエラーが検出された場合に値が 1 加算される。比較部 211 は、フレーム違反検出カウンタ 403 の値がリトライ回数レジスタ 310 の値に達した場合はフレームエラーを検出しても再送信を要求しないように再送



信要求信号生成部 107 に通知する。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、比較部 11 の比較によりフレーム違反検出カウンタ 403 の値がリトライ回数レジスタ 310 の値に達した場合は、リトライ状態レジスタ 312 がセットされる。これにより、CPU 101 側は IC カードからのデータ受信中のフレームエラーに基づく再送信要求の回数を知ることができる。

なお、上記の各実施の形態において、IC カード接続装置にて一回の動作にて

処理されるデータはキャラクタ単位としたが、これは一例であって、任意の処理単位に基づき行ってもよく、また、本実施の形態のデータ部 8 ビットは一例であり、データ部の大きさは 8 ビットより大きくても小さくてもよい。さらに、本発明の信号レベル検査手段が検査する対称は、実施の形態に示すキャラクタ保護期間 2 c t u より大きくても小さくてもよい。要するに、本発明の信号レベル検査手段は、データ本体、スタートビットおよびパリティビットからなるデータを受信するための受信期間の後の所定の期間の任意の地点の信号サイズを検査するようにしてもよい。

なお、上記の説明においては、本発明の実施の形態における IC カード接続装置について説明を行ったが、本発明は、上述した本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび/またはデータを担持した媒体であり、コンピュータにより読み取り可能且つ読み取られた前記プログラムが

を制御して実行される。

また、本発明は、上述した本発明の全部または一部の手段の全部また



は一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであり、前記コンピュータと協働して前記機能を実行することを特徴とする情報集合体として実現してもよい。

また、上記において、データとは、データ構造、データフォーマット、データの種類などを含む。また、媒体とは、ROM等の記録媒体、インターネット等の伝送媒体、光・電波・音波等の伝送媒体を含む。また、担持した媒体とは、例えば、プログラムおよび／またはデータを記録した記録媒体や、プログラムおよび／またはデータを伝送する伝送媒体等をふくむ。

さらに、コンピュータにより処理可能とは、例えば、ROMなどの記録媒体の場合であれば、コンピュータにより読みとり可能であることであり、伝送媒体の場合であれば、伝送対象となるプログラムおよび／またはデータが伝送の結果として、コンピュータにより取り扱えることであることを含み、情報集合体とは、例えば、プログラムおよび／またはデータ等のソフトウェアを含むものである。

したがって、以上説明した様に、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

以上のように本発明によれば、従来のICカード接続装置では検出できなかったフレームエラーや受信オーバーランを検出し、パリティエラー検出時の再送信要求を行う機能を利用して再送信を要求し、同一データを再度受信することによって、ICカードから送られてくるデータを確実に受信することができる。

以上説明したように、本発明によれば、本発明は、受信データの容量が小さくても確実にデータを受信でき、また、ノイズなどの影響により



生じる伝送誤りの検出率を向上でき、より確実なデータ伝送を実現できるという長所を有する。



5. (削除)

6. ICカードから送信される、保護期間を間に挟みながら伝送される所定の処理単位の水データを含む信号を受信する受信手段と、

前記受信手段が所定の前記処理単位の水データを受信する場合、あらかじめ決められた、該データを受信するための受信期間の後の所定の期間における前記信号のレベルを検査する信号レベル検査手段と、

少なくとも前記信号レベル検査手段が前記所定の期間内の信号の全部または一部に所定のレベルを検出した場合に、前記所定の前記処理単位の水データを破棄するとともに、前記ICカードに対して前記破棄したデータと同一内容の水データの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置。

7. 前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の水信号のレベルを検出することを特徴とする請求項6に記載のICカード接続装置。

8. 前記ICカードが前記データをキャラクタ単位で再送信できる場合にのみセットされるPTSフラグをさらに備え、

前記再送信要求手段は、前記信号レベル検査手段が前記所定の期間中



に前記所定の信号レベルを検出し、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする請求項6または7に記載のICカード接続装置。

9. 前記信号レベル検査手段が前記所定の期間に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする請求項6または7に記載のICカード接続装置。

10. 前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする請求項6または7に記載のICカード接続装置。

11. 前記所定の期間中に前記所定の信号レベルを検出した回数が前記再送信要求回数レジスタの規定回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする請求項10に記載のICカード接続装置。

12. (削除)



1 3. (削除)



10/069094

J013 Rec'd PCT/PTC 01 FEB 2002

The 2nd AMENDMENT
(Under PCT Article 34)

(Description for replacement) P13
(A set of amended claims) 3 sheets
- * claims 12-13 are canceled



(corresponding to claim 11) is the IC card reader/writer in accordance with the 5th invention, further comprising a retransmission request state register that notifies that the number of times said predetermined signal level is detected in said predetermined period has reached the number determined in said retransmission request number register.

Accordingly, the function of securely receiving data transmitted from the IC card does not go into an infinite loop.

The 7th invention of the present invention (corresponding to claim 12) is a medium that holds programs and/or data for carrying out all or parts of the functions of all or parts of the means of the present invention in accordance with one of the 1st to 6th inventions by using a computer, and can be processed by the computer.

The 8th invention of the present invention (corresponding to claim 13) is an information collection comprising programs and/or data for carrying out all or parts of the functions of all or parts of the means of the present invention in accordance with one of the 1st to 6th inventions by



CLAIMS

1. (canceled)
2. (Canceled)
3. (canceled)
4. (canceled)
5. (canceled)
6. An IC card reader/writer comprising:

receiving means that receives a signal transmitted from an IC card and including data in predetermined processing units to be transmitted with a protection period held therebetween,

signal level checking means that, in the case when said receiving means receives said data in said predetermined processing units, checks the level of said signal in a predetermined period after a predetermined reception period for receiving said data, and

retransmission request means that discards said data in said predetermined processing units and requests said IC card to retransmit data having the same content as that of said discarded data when said signal level checking means detects a predetermined level at least in the whole or parts of said signal in



claim 6, wherein said signal level checking means detects the level of said signal of the minimum unit in said predetermined period immediately after said reception period.

8. The IC card reader/writer in accordance with claim 6 or 7, further comprising:

a PTS flag that is set only when said IC card can retransmit said data in character units, wherein

said retransmission request means requests said IC card to retransmit said received data when said signal level checking means has detected said predetermined signal level in said predetermined period and said PTS flag has been set.

9. The IC card reader/writer in accordance with claim 6 or 7, further comprising a frame violation flag that is set when said signal level checking means detects said predetermined signal level in said predetermined period.

10. The IC card reader/writer in accordance with claim 6 or 7, further comprising:

a frame violation detection counter that counts the number of times said predetermined signal is detected in said predetermined period by said signal



determines the maximum of the number of times said predetermined signal is detected, and

comparing means that compares the number of times counted by said frame violation detection counter with the value of said retransmission request number register, wherein

when the number of times said predetermined signal is detected in said predetermined period has reached a predetermined number of said retransmission request number register as the result of the comparison by said comparing means, said retransmission request means does not request retransmission of data having the same character as that of said received data.

11. The IC card reader/writer in accordance with claim 10, further comprising a retransmission request state register that notifies that the number of times said predetermined signal level is detected in said predetermined period has reached the number determined in said retransmission request number register.

12. A medium that holds programs and/or data for carrying out all or parts of the functions of all or parts of the means of the present invention in

computer, and the like.



ART 3A

13. An information collection comprising programs and/or data for carrying out all or parts of the functions of all or parts of the means of the present invention in accordance with one of claims 1 to 11 by using a computer.



手続補正書

(法第11条の規定による補正)

特許庁長官 殿

1. 国際出願の表示

PCT/JPO0/05154

2. 出願人

名 称 松下電器産業株式会社

Matsushita Electric Industrial Co., Ltd.

あて名 〒571-8501 日本国大阪府門真市大字門真1006

番地1006, Oaza Kadoma, Kadoma-shi,

Osaka 571-8501 JAPAN

国 籍 日本国 J a p a n

住 所 日本国 J a p a n

3. 代理人

氏 名 (9279) 弁理士 松田 正道

Matsuda Masamichi

あて名 〒532 0003 日本国大阪府大阪市淀川区宮原

5丁目1番3号新大阪生島ビル

Shin-Osaka Ikushima bldg., 1-3, Miyahara

5-chome, Yodogawa-ku, Osaka-shi, Osaka 532-0003 JAPAN



(2) 請求の範囲



5. 補正の内容

- (1) 明細書の第8ページを別紙の通り補正する。
- (2) 請求項を別紙の通り補正する。すなわち、旧請求項12、旧請求項13を削除した。

6. 添付書類の目録

- (1) 明細書の第8ページを差し替えるための差し替え用紙 1通
- (2) 請求の範囲の第39ページ、第40ページを差し替えるための差し替え用紙 1通



ことを特徴とする第5の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

以上のような本発明のICカード接続装置は、受信バッファがデータを格納できるか検査する機能を有し、受信バッファがそれ以上受信データを格納できない時に新たなデータを受信した場合、ICカードに再送信要求を行う。これによって、ICカードは同一データを再度送信するが、この間にCPUが受信バッファからデータを読み込めば受信バッファにデータを格納することができるようになる。このように本発明は、受信オーバーランを防ぎ、確実に正しいデータを受信することを特徴としたものである。本発明によれば、受信バッファの容量を小さくしても確実にデータを受信できるので、安価なICカード接続装置を提供することができる。

また、パリティビットに続く信号レベルがHighでなければならな

同様に確実に正しいデータを受信することを特徴としたものである。本



に前記所定の信号レベルを検出し、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする請求項6または7に記載のICカード接続装置。

9. 前記信号レベル検査手段が前記所定の期間に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする請求項6または7に記載のICカード接続装置。

10. 前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする請求項6または7に記載のICカード接続装置。

11. 前記所定の期間中に前記所定の信号レベルを検出した回数が前記再送信要求回数レジスタの規定回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする請求項10に記載のICカード接続装置。

12. (削除)



1 3 . (削除)



手続補正書

(法第11条の規定による補正)

特許庁長官 殿

1. 国際出願の表示

PCT/JPO0/05154

2. 出願人

名 称 松下電器産業株式会社

Matsushita Electric Industrial Co., Ltd.

あて名 〒571-8501 日本国大阪府門真市大字門真1006

番地1006, Oaza Kadoma, Kadoma-shi,

Osaka 571-8501 JAPAN

国 籍 日本国 J a p a n

住 所 日本国 J a p a n

3. 代理人

氏 名 (9279) 弁理士 松田 正道

Matsuda Masamichi

あて名 〒532 0003 日本国大阪府大阪市淀川区宮原

5丁目1番3号新大阪生島ビル

Shin-Osaka Ikushima bldg., 1-3, Miyahara

5-chome, Yodogawa-ku, Osaka shi, Osaka 532 0003



4. 補正の対象

- (1) 明細書
- (2) 請求の範囲

5. 補正の内容

(1) 明細書の第4～第24頁、第26～第29頁、第31～第34頁を差し替える。

(2) 請求項を別紙の通り補正する。

すなわち、補正により第37頁は旧請求項1から4を削除した。第38頁は旧請求項5を削除した。

6. 添付書類の目録

(1) 明細書の第4～第24頁、第26～第29頁、第31～第34頁を差し替えるための差し替え用紙（第4～第24頁、第26～第29頁、第31～第34頁） 1通

(2) 請求の範囲の全文を差し替えるための差し替え用紙（第38頁）
1通



側の伝送レートが異なる場合、図 13 に示すように、送信データ 1300 側のデータ 8 ビット 1302 の内容と受信データ 1310 側のデータ 8 ビット 1312 の内容との間に狂いが生じて、データの内容が正しく受信できない場合があり、このような誤りはパリティエラーとして検出できるものではない。従来はこのような伝送誤りを検出する機能はなく、受信側は結果として IC カード側から間違ったデータを受信していた。

発明の開示

本発明は、従来の IC カードとのデータの送受信におけるこのような課題を考慮し、受信バッファの容量が小さくても確実にデータを受信でき、また、ノイズなどの影響により生じる伝送誤りの検出率を向上できより確実なデータ伝送を実現できる IC カード接続装置を提供することを目的とするものである。

上記の目的を達成するために、本発明の第 1 の関連技術は、IC カードから伝送されてくるデータを所定の処理単位毎に受信する受信手段と、

前記受信手段が受信したデータを一時的に所定の処理単位毎に格納する受信バッファと、

前記受信バッファがそれ以上データを格納できなくなった状態になるとセットされる受信バッファ状態フラグと、

前記受信バッファ状態フラグがセットされている場合に、前記受信手段が新たにデータを受信したとき、これをオーバーランとして検出するとともに、前記新たに受信したデータを破棄するオーバーラン検出手段

を備える IC カード接続装置を提供する。この装置によれば、前記受信バッファ状態フラグがオーバーラン検出手段によって破棄されたデータと同一の内容のデータの再送信を要求する再



送信要求手段とを備えたことを特徴とする I C カード接続装置であって、I C カードから送られてくるデータを確実に受信することができる。

また、本発明の第 2 の関連技術は、前記 I C カードがデータをキャラクタ単位で再送信できる場合にのみセットされる P T S フラグをさらに備え、

前記再送信要求手段は、前記オーバーランが検出され、かつ前記 P T S フラグがセットされている場合に、前記 I C カードに対して前記受信データの再送信要求を行うものであることを特徴とする第 1 の関連技術の I C カード接続装置であって、キャラクタ単位でデータの再送信ができる I C カードから送られてくるデータを確実に受信することができる。

また、本発明の第 3 の関連技術は、前記オーバーラン検出手段が前記オーバーランを検出するとセットされるオーバーラン検出フラグをさらに備えたことを特徴とする第 1 の関連技術の I C カード接続装置であって、I C カードから送られてくるデータを確実に受信することができる。

また、本発明の第 4 の関連技術は、前記オーバーラン検出手段により検出された前記オーバーランの回数を数えるオーバーラン検出カウンタと、

前記オーバーランの回数の最大値を規定する再送信要求回数レジスタと、

前記検出されたオーバーランの回数と前記再送信要求回数レジスタに規定された回数とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記検出されたオーバーランの回数が前記規定回数に達した場合は、前記破棄した

データを送信し、前記オーバーランの回数が前記規定回数に達しない限り、前記データを送信し、前記オーバーランの回数が前記規定回数に達した場合は、前記破棄したデータを送信する機能を無限ループに陥らない。



また、本発明の第5の関連技術は、前記検出されたオーバーランの回数が前記再送信要求回数レジスタに規定された回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする第1の関連技術のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

また、第1の本発明（請求項6に対応）は、ICカードから送信される、保護期間を間に挟みながら伝送される所定の処理単位のデータを含む信号を受信する受信手段と、

前記受信手段が所定の前記処理単位のデータを受信する場合、あらかじめ決められた、該データを受信するための受信期間の後の所定の期間における前記信号のレベルを検査する信号レベル検査手段と、

少なくとも前記信号レベル検査手段が前記所定の期間内の信号の全部または一部に所定のレベルを検出した場合に、前記所定の前記処理単位のデータを破棄するとともに、前記ICカードに対して前記破棄したデータと同一内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第2の本発明（請求項7に対応）は、前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の前記信号のレベルを検出することを特徴とする第1の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第3の本発明（請求項8に対応）は、前記ICカードが前記デ

ータを送信する間、

前記再送信要求手段は、前記信号レベル検査手段が前記所定の期間中



に前記所定の信号レベルを検出し、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする第1または第2の本発明のICカード接続装置であって、キャラクタ単位でデータの再送信ができるICカードから送られてくるデータを確実に受信することができる。

また、第4の本発明（請求項9に対応）は、前記信号レベル検査手段が前記所定の期間に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする第1または第2の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第5の本発明（請求項10に対応）は、前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする第1または第2の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

前記フレーム違反検出カウンタは、前記フレーム違反フラグがセットされた回数に達したことを通知する再送信要求状態レジスタをさらに備えた



ことを特徴とする第5の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

また、第7の本発明（請求項12に対応）は、第1から第6のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび/またはデータを担持した媒体であって、コンピュータにより処理可能なことを特徴とする媒体である。

また、第8の本発明（請求項13に対応）は、第1から第6のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび/またはデータであることを特徴とする情報集合体である。

以上のような本発明のICカード接続装置は、受信バッファがデータを格納できるか検査する機能を有し、受信バッファがそれ以上受信データを格納できない時に新たなデータを受信した場合、ICカードに再送信要求を行う。これによって、ICカードは同一データを再度送信するが、この間にCPUが受信バッファからデータを読み込めば受信バッファにデータを格納することができるようになる。このように本発明は、受信オーバーランを防ぎ、確実に正しいデータを受信することを特徴としたものである。本発明によれば、受信バッファの容量を小さくしても確実にデータを受信できるので、安価なICカード接続装置を提供することができる。

また、パリティビットに結合した信号レベルがHighでなければならぬことを検出し、ICカードは再送信要求をICカードに送信し、ICカードは同様に確実に正しいデータを受信することを特徴としたものである。本



発明によれば、ノイズ等の影響で受信側と送信側のデータ伝送レートが一時的に異なるために生じる伝送誤りの検出率が向上するので、より確実なデータ伝送を実現することができる。

図面の簡単な説明

図1は、本発明の参考例1におけるICカード接続装置のシステム図である。

図2は、本発明の参考例2におけるICカード接続装置のシステム図である。

図3は、本発明の参考例3におけるICカード接続装置のシステム図である。

図4は、本発明の参考例4におけるICカード接続装置のシステム図である。

図5は、本発明の参考例5におけるICカード接続装置のシステム図である。

図6は、本発明の実施の形態1におけるICカード接続装置のシステム図である。

図7は、本発明の実施の形態2におけるICカード接続装置のシステム図である。

図8は、本発明の実施の形態3におけるICカード接続装置のシステム図である。

図9は、本発明の実施の形態4におけるICカード接続装置のシステム図である。

実施の形態

図11は、従来のICカード接続装置のシステム図である。



図12は、(a) (b) ICカードの伝送データフォーマットを示す図である。

図13は、パリティエラーが発生しない伝送例を示すタイミング図である。

図14は、本発明の実施の形態1におけるICカード接続装置の処理において、一キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

符号の説明

- 100, 110, 120, 130, 140, 150, 160, 170, 180, 190, 1000 ICカード接続装置
- 101 CPU
- 102, 103, 104, 105, 106, 107 再送信要求信号生成部
- 109 ICカード
- 201 送信バッファ
- 202 パリティ生成部
- 203 パラレル/シリアル変換部
- 204 再送信要求信号生成回路
- 301 送受信切替部
- 302 シリアル/パラレル変換部
- 303 パリティ検査部
- 304 受信バッファ
- 305 受信データ保持部
- 306 受信データ保持部
- 307 PTSフラグ



- | | | |
|---|--------------|--|
| 3 0 8 | オーバーラン検出フラグ | |
| 3 0 9 | オーバーラン検出カウンタ | |
| 3 1 0 | リトライ回数レジスタ | |
| 3 1 1 | 比較部 | |
| 3 1 2 | リトライ状態レジスタ | |
| 4 0 1 | フレーム検査部 | |
| 4 0 2 | フレーム違反フラグ | |
| 4 0 3 | フレーム違反検出カウンタ | |
| 1 1 0 1 | ブルアップ抵抗 | |
| 1 2 0 0 | キャラクタ | |
| 1 2 0 1、1 3 0 1、1 3 1 1、1 4 0 1、1 4 1 1 | スタートビット | |
| 1 2 0 2、1 3 0 2、1 3 1 2、1 4 0 2、1 4 1 2 | データ8ビット | |
| 1 2 0 3、1 3 0 3、1 3 1 3、1 4 0 3、1 4 1 3 | パリティビット | |
| 1 2 1 0、1 4 0 4、1 4 2 0 | キャラクタ保護期間 | |
| 1 2 2 0 | 誤り信号 | |
| 1 3 0 0、1 4 0 0 | 送信データ | |
| 1 3 1 0、1 4 1 0 | 受信データ | |

発明を実施するための最良の形態

以下に、本発明をその実施の形態を示す図面に基づいて説明する。

置のシステム図である。本参考例における I C カード接続装置は、I C



カードから送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に、新たにデータを受信した場合、その新たなデータを破棄して、ICカードに対して再送信要求を行い、再度同一データを受信する機能を有するものである。

図1において、100はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置100において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。102はICカード109に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。301は、ICカードへのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305がセットされている場合に新たにデータを受信したこと（受信オーバーラン）を検出する本発明の関連技術のオーバーラン検出手段としてのオーバーラン検査部である。また、1101はプリアッ

LOWに切り替える。

以上のように構成された本発明の関連技術による参考例1によるIC



カード接続装置の動作について、図面を参照しながら説明する。

まず、I Cカード109からシリアルに送られてくるデータは、図12のようにキャラクタ単位を有し、1つのキャラクタ1200はスタートビット1201で始まり、次いでデータ8ビット1202、パリティビット1203で構成され、シリアル/パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビット1202から算出されるパリティと受信したパリティビット1203とが一致するかを検査する。両者のパリティが一致しない場合は、再送信要求信号生成部102に通知され、再送信要求信号生成部102はI Cカード109に対して再送信要求信号を送出する。

パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていないならば、受信データを受信バッファ304に格納する。このとき、受信データの格納により、受信バッファ304の容量が一杯になった場合、受信バッファ状態フラグ305がセットされる。

一方、受信バッファ状態フラグ305がセットされていれば、オーバーラン検査部306は受信データを破棄するとともに、再送信要求信号生成部102に再送信要求信号を生成するための入力を行う。再送信要求信号生成部102は、オーバーラン検査部306からの入力をうけると、これに基づき、破棄した受信データと同一キャラクタを有するデータを、I Cカード109から送信させるための再送信要求信号を、I Cカード109へ出力する。I Cカード109は、再送信要求信号を受け

また、I Cカード109から送られてくるデータを、図12のように、図12

304は一時記憶しているデータをCPU101へ出力する。これによ



これにより、ＩＣカード１０９より再送信されたデータがＩＣカード接続装置に受信され、パリティ検査部３０３によりパリティが一致したことが確かめられた後、オーバーラン検査部３０６によって受信バッファ状態フラグ３０５がセットされていないことが検査されたため、再送信されたデータは受信バッファ３０４に格納される。

(参考例 2)

図2において、110はICカード接続装置、101はCPU、102はROM、103はRAM、104は入出力装置である。また、ICカード接続装置110において、2

スタートビット、送信データ8ビット、パリティビットをシリアルに送



信するパラレル/シリアル変換部である。103はICカード109に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明の関連技術のオーバーラン検出手段としてのオーバーラン検査部である。307はICカード109の伝送プロトコルを示すPTSフラグである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本参考例によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、参考例1と重複する部分はその詳細省略し、相違点のみ述べる。

まず、データの受信を行う前に、CPU101は、IEC/ISO7816で定められたICカード109とのPTS交換によってICカード109の伝送プロトコルを判別し、該伝送プロトコルがT=0プロトコルである場合は、PTSフラグ307の値をセットする。

シリアル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリ



ティが一致するかを検査する。

パリティが一致しない場合は、再送信要求信号生成部 103 に通知され、再送信要求信号生成部 103 は、PTS フラグ 307 がセットされている場合に IC カード 109 に対して再送信要求信号を送出する。

また、パリティが一致する場合、受信データはオーバーラン検査部 306 に送られる。オーバーラン検査部 306 は、実施の形態 1 の場合と同様に、受信バッファ状態フラグ 305 を検査し、受信バッファ状態フラグ 305 がセットされていれば受信データを破棄するとともに、再送信要求信号生成部 103 により PTS フラグ 307 がセットされている場合は、IC カード 109 に対して再送信要求信号を送出させる。受信バッファ状態フラグ 305 は、受信バッファ 304 がそれ以上受信データを格納できない場合にのみセットされる。

このように、本参考例によれば、再送信要求信号生成部 103 が、PTS フラグ 307 を参照して再送信を行うようにしたことにより、IEC の ISO 7816 規格に準拠した IC カードに対して用いることができる。

(参考例 3)

図 3 は、本発明の関連技術の参考例 3 における IC カード接続装置のシステム図である。本参考例における IC カード接続装置は、IC カード 109 から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合、その新たなデータを破棄して、IC カード 109 に対して再送信要求信号を送出するとともに、オーバーラン検出を外部へ通知する機能を有す

図 3 において、110 は IC カード接続装置、109 は IC カード、120 は IC カードである。また、IC カード接続装置 120 において、2



01は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。102はICカード109に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の関連技術の受信手段としてのシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出するオーバーラン検査部である。308は受信オーバーランを検出するとセットされるオーバーラン検出フラグである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本参考例によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、参考例1と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、ICカード109から送られてくるデータはシリアル/パラレル変換部203において、受信データ8ビットから算出されるパリティと受信データから算出されるパリティが一致するかを検査する。パリティが一致しない場合は、再送信要



以上の動作は参考例 1 の動作と同様であるが、本参考例においては、オーバーラン検査部 306 が受信オーバーランを検出した場合に、オーバーラン検出フラグ 308 がセットされる。オーバーラン検出フラグ 308 の状態は CPU 101 によりチェックされ、これにより、CPU 101 側は IC カードからのデータ受信中にオーバーランが発生したことを知ることができる。

(参考例 4)

[illegible]

203はスタートビット、送信データ8ビット、パリティビットをとり



アルに送信するパラレル／シリアル変換部である。104はICカード109に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル／パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明の関連技術のオーバーラン検出手段としてのオーバーラン検査部である。309は同一データの受信における連続した再送信要求の回数を数えるオーバーラン検出カウンタである。310は同一データの受信における連続した再送信要求の回数の上限を規定する、本発明の関連技術の再送信要求回数レジスタとしてのリトライ回数レジスタである。311はオーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値とを比較する比較部である。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。ただし、参考例1と重複する部分はその詳細を省略する。（以下、図面を参照して説明する。）

データの受信における連続した再送信要求の回数の上限値を、リトライ回数レジスタ310に設定する。



次に、ICカード109から送られてくるデータは、シリアル／パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部104に通知され、ICカード109に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄するとともに、再送信要求信号生成部104によりICカード109に対して再送信要求信号を送出させる。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。

以上の動作は参考例1の動作と同様であるが、本参考例においては、一回のデータ受信の動作について、オーバーラン検査部306が受信オーバーランを検出した場合、オーバーラン検出カウンタ309には値が1加算され、オーバーラン検査部306が受信オーバーランを検出しなかった場合は、オーバーラン検出カウンタ309の値はリセットされる。

比較部311は、オーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値を比較し、オーバーラン検出カウンタ309の値がリトライ回数レジスタ310の値に達した場合は、オーバーラン検査部306が受信オーバーランを検出しても、再送信を要求しないように再送信要求信号生成部104に通知する。

次に、図10は、

である。本参考例におけるICカード接続装置は、ICカード109から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受



信データを格納できない場合 I C カード 1 0 9 に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図 5 において、1 4 0 は I C カード接続装置、1 0 1 は C P U、1 0 9 は I C カードである。また、I C カード接続装置 1 4 0 において、2 0 2 は送信データからパリティビットを生成するパリティ生成部である。2 0 3 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。1 0 4 は I C カード 1 0 9 に対して再送信要求信号を発行する、本発明の関連技術の再送信要求手段としての再送信要求信号生成部である。3 0 1 は、I C カード 1 0 9 へのデータ送信と I C カード 1 0 9 からのデータ受信とを切り替える送受信切替部である。3 0 2 は I C カード 1 0 9 からシリアルに送られてくるデータを受信する本発明の関連技術の受信手段としてのシリアル/パラレル変換部である。3 0 3 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。3 0 4 は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。3 0 5 は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。3 0 6 は受信オーバーランを検出するオーバーラン検査部である。3 0 9 は同一データの受信における連続した再送信要求の回数を数えるオーバーランカウンタである。3 1 0 は同一データの受信における連続した再送信要求の回数を数えるオーバーランカウンタである。3 1 1 はオーバーラン検出カウンタ 3 0 9 の値とリトライ回数レジスタ 3 1 0 の値を比較する比較部である。3 1 2 は同一データの受信における

1 1 はオーバーラン検出カウンタ 3 0 9 の値とリトライ回数レジスタ 3 1 0 の値を比較する比較部である。3 1 2 は同一データの受信における



連続した再送信要求の回数がリトライ回数レジスタ310に設定した値に達したことを示す、本発明の関連技術の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本参考例によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、参考例1または4と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル/パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部104に通知され、ICカード109に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄し、再送信要求信号生成部104はICカード109に対して再送信要求信号を送出する。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にセットされ、受信バッファ304が空になった場合は、除けみか、タウのりは、データあ

なかった場合はリセットされ、受信オーバーランが検出された場合には値が1加算される。比較部311はオーバーラン検出カウンタ309の値



とリトライ回数レジスタ 3 1 0 の値を比較し、オーバーラン検出カウンタ 3 0 9 の値がリトライ回数レジスタ 3 1 0 の値に達した場合は受信オーバーランを検出しても再送信を要求しないように再送信要求信号生成部 1 0 4 に通知する。

以上の動作は参考例 4 の動作と同様であるが、本参考例においては、一回のデータ受信の動作について、比較部 1 1 の比較によりオーバーラン検出カウンタ 3 0 9 の値がリトライ回数レジスタ 3 1 0 の値に達した場合は、リトライ状態レジスタ 3 1 2 がセットされる。これにより、CPU 1 0 1 側は IC カードからのデータ受信中の受信オーバーランに基づく再送信要求の回数を知ることができる。

(実施の形態 1)

図 6 は、本発明の実施の形態 1 における IC カード接続装置のシステム図である。本実施の形態における IC カード接続装置は、IC カード 1 0 9 から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベル Low を検出した場合 IC カード 1 0 9 に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図 6 において、1 5 0 は IC カード接続装置、1 0 1 は CPU、1 0 9 は IC カードである。また、IC カード接続装置 1 5 0 において、2 0 1 は送信データを一時的に蓄える送信バッファである。2 0 2 は送信データからパリティビットを生成するパリティ生成部である。2 0 3 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。1 0 5 は IC カード 1 0 9 に接続する IC カード接続部であり、本発明の再送信要求手段としての面

3 0 1 は、IC カード 1 0 9 から送られてくるデータを受信する IC カード接続部 1 0 5 のデータ受信とを切り替える送受信切替部である。3 0 2 は IC カード



109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

また、図14は、本実施の形態によるICカード接続装置における、1キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

以上のように構成された本発明の実施の形態1によるICカード接続装置の動作について、図面を参照しながら説明する。

まず、ICカード109からシリアルに送られてくるデータは、キャラクタ単位でシリアル/パラレル変換部302において受信される。このとき、図14に示すように、送信側データ1400と、受信側データ1410とは、伝送レートの違いに起因して、データ本体であるデータ8ビットの部分が、送信データ側のデータ8ビット1402と受信データ側のデータ8ビット1412とで異なったものとなっている。

続いて、フレーム検査部401は、受信した1キャラクタ分のデータの直後のキャラクタ保護期間、つまり受信データ1410のパリティビット1413の後ろの2ビット分1420の信号レベルを検査する。キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信デ

ータ、キャラクタ保護期間中に信号レベルLowを検出した場合、図15のように、送信側において1キャラクター分のデータとデータとの



105を用いて、一旦受信したデータをICカード109から再送信させるようにしたことにより、伝送レートに誤差が発生した場合でも、必要なデータを再受信することができる。

(実施の形態2)

図7は、本発明の実施の形態2におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合で、かつ伝送プロトコルがT=0の場合にのみICカード109に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図7において、160はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置160において、101はCPUである。201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。106はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。101は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットを、送信データと照合するパリティ検査部である。また、1101はブルアップ抵抗であり、データ端子（図示せ



ず)の信号レベルをHighまたはLowに切り替える。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、データの受信を行う前に、CPU101は、IEC/ISO7816で定められたICカード109とのPTS交換によってICカード109の伝送プロトコルを判別し、該伝送プロトコルがT=0プロトコルの場合はPTSフラグ307をセットする。

次にICカード109からキャラクタ単位でシリアルに送られてくるデータは、1キャラクタ毎にシリアル/パラレル変換部302において受信される。続いて、フレーム検査部401において、1キャラクタのデータのキャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。キャラクタ保護期間中に信号レベルLowを検出した場合、再送信要求信号生成部106に通知され、再送信要求信号生成部106はPTSフラグ307がセットされている場合ICカード109に対して再送信要求信号を送出する。

パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部106に通知され、再送信要求信号生成部106はPTSフラグ307がセットされている場合ICカード109に対して再送信要求信号を送出する。パリティが一致した場合

受信データは受信バッファ304に格納される。

再送信要求信号を生成するリミットカウンタは、再送信要求信号を生成しない限り、再送信要求信号を送出しないことにより、本発明をIEC/ISO7816規格に



準拠した I C カードに対して用いることができる。

(実施の形態 3)

図 8 は、本発明の実施の形態 3 における I C カード接続装置のシステム図である。本実施の形態における I C カード接続装置は、I C カード 109 から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベル Low を検出した場合 I C カード 109 に対して再送信要求を行い再度同一データを受信するとともに、フレームエラー検出を通知する機能を有するものである。

図 8 において、170 は I C カード接続装置、101 は CPU、109 は I C カードである。また、I C カード接続装置 170 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。105 は I C カード 109 に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301 は、I C カード 109 へのデータ送信と I C カード 109 からのデータ受信とを切り替える送受信切替部である。302 は I C カード 109 からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。401 は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検出手段としてのフレーム検査部である。303 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ比較部である。また、1101 はプルアップ抵抗であり、データ端子（図示せず）の信号レベルを High または Low に切り替える。



以上のように構成された本実施の形態による I C カード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態 1 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、I C カード 1 0 9 からシリアルに送られてくるデータは、シリアル/パラレル変換部 3 0 2 において受信される。続いて、フレーム検査部 4 0 1 において、キャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベル L o w を検出しなかった場合、受信データはパリティ検査部 3 0 3 に送られる。パリティ検査部 3 0 3 において、受信データ 8 ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部 1 0 5 に通知され、再送信要求信号生成部 1 0 5 は I C カード 1 0 9 に対して再送信要求信号を送出する。パリティが一致した場合、受信データは受信バッファ 3 0 4 に格納される。

一方、キャラクタ保護期間中に信号レベル L o w を検出した場合、再送信要求信号生成部 1 0 5 に通知され、I C カード 1 0 9 に対して再送信要求信号を送出する。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、フレーム検査部 4 0 1 が信号レベル L o w を検出した場合に、フレーム違反フラグ 4 0 2 がセットされる。フレーム違反フラグ 4 0 2 の状態は C P U 1 0 1 によりチェックされ、これにより、C P U 1 0 1 側は I C カードからのデータ受信中にフレーム違反が発生したことを知ることができる。

図 10 は、本実施の形態における I C カード接続装置は、I C カード 1 0 9 から送られてくるデータを受信する際、受信データのキャラクタ



以上のように構成された I C カード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態 1 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、C P U 1 0 1 は、I C カード 1 0 9 から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ 3 1 0 に設定する。

次に、I C カード 1 0 9 から送られてくるデータは、シリアル/パラレル変換部 3 0 2 において受信される。続いて、フレーム検査部 4 0 1 において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベル L o w を検出しなかった場合、受信データはパリティ検査部 3 0 3 に送られる。キャラクタ保護期間中に信号レベル L o w を検出した場合、再送信要求信号生成部 1 0 7 に通知され、I C カード 1 0 9 に対して再送信要求信号を送出する。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、フレーム検査部 4 0 1 がフレームエラーを検出した場合、フレーム違反検出カウンタ 4 0 3 には値が 1 加算され、フレーム検査部 4 0 1 がフレームエラーを検出しなかった場合は、フレーム違反検出カウンタ 4 0 3 の値はリセットされる。

比較部 3 1 1 は、フレーム違反検出カウンタ 4 0 3 の値とリトライ回数レジスタ 3 1 0 の値を比較し、フレーム違反検出カウンタ 4 0 3 の値がリトライ回数レジスタ 3 1 0 の値に達した場合は、フレーム検査部 4 0 1 がフレームエラーを検出しても、再送信を要求しないように再送信

要求信号生成部 1 0 7 に通知する。

図 1 0 は、本発明の実施の形態 5 における I C カード接続装置のブロック図である。本実施の形態における I C カード接続装置は、I C カー



ド109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合、ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図10において、190はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置130において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。107はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する、本発明の受信手段としてのシリアル/パラレル変換部である。101は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。403は同一データの受信における連続した再送信要求回数を数えるカウンタであり、連続した再送信要求回数が規定回数に達したことを検出するカウンタである。310は同一データを受信した回数レジスタである。311はフレーム違反検出カウンタ103に検出されたフレーム違反回数レジスタ310の値を比較する比較部である。312は同一



データの受信における連続した再送信要求の回数がリトライ回数レジスタ310に設定した値に達したことを示す、本発明の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、参考例5または実施の形態4と重複する部分はその詳細を省略し、相違点のみ述べる。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル／パラレル変換部302において受信される。続いて、フレーム検査部401において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。キャラクタ保護期間中に信号レベルLowを検出した場合、再送信要求信号生成部107に通知され、ICカード109に対して再送信要求信号を送出する。フレーム違反検出カウンタ403は、データを受信した際、フレーム検査部401でフレームエラーが検出されなかった場合にリセットされ、フレームエラーが検出された場合にはカウンタ値が1増える。フレーム違反検出カ

ウンタ403の値がリトライ回数レジスタ310の値に達した場合はフレームエラーを検出した場合でも再送信を要求しないように再送



信要求信号生成部 107 に通知する。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、比較部 11 の比較によりフレーム違反検出カウンタ 403 の値がリトライ回数レジスタ 310 の値に達した場合は、リトライ状態レジスタ 312 がセットされる。これにより、CPU 101 側は IC カードからのデータ受信中のフレームエラーに基づく再送信要求の回数を知ることができる。

なお、上記の各実施の形態において、IC カード接続装置にて一回の動作にて

処理されるデータはキャラクタ単位としたが、これは一例であって、任意の処理単位に基づき行ってもよく、また、本実施の形態のデータ部 8 ビットは一例であり、データ部の大きさは 8 ビットより大きくても小さくてもよい。さらに、本発明の信号レベル検査手段が検査する対称は、実施の形態に示すキャラクタ保護期間 2 c l u より大きくても小さくてもよい。要するに、本発明の信号レベル検査手段は、データ本体、スタートビットおよびパリティビットからなるデータを受信するための受信期間の後の所定の期間の任意の地点の信号サイズを検査するようにしてもよい。

なお、上記の説明においては、本発明の実施の形態における IC カード接続装置について説明を行ったが、本発明は、上述した本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを担持した媒体であり、コンピュータにより読み取り可能な一つ、読み取られた前記プログラムおよび／またはデータを含む。

また、本発明は、上述した本発明の全部または一部の手段の全部また



は一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであり、前記コンピュータと協働して前記機能を実行することを特徴とする情報集合体として実現してもよい。

また、上記において、データとは、データ構造、データフォーマット、データの種類などを含む。また、媒体とは、ROM等の記録媒体、インターネット等の伝送媒体、光・電波・音波等の伝送媒体を含む。また、担持した媒体とは、例えば、プログラムおよび／またはデータを記録した記録媒体や、プログラムおよび／またはデータを伝送する伝送媒体等をふくむ。

さらに、コンピュータにより処理可能とは、例えば、ROMなどの記録媒体の場合であれば、コンピュータにより読みとり可能であることであり、伝送媒体の場合であれば、伝送対象となるプログラムおよび／またはデータが伝送の結果として、コンピュータにより取り扱えることであることを含み、情報集合体とは、例えば、プログラムおよび／またはデータ等のソフトウェアを含むものである。

したがって、以上説明した様に、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

以上のように本発明によれば、従来のICカード接続装置では検出できなかったフレームエラーや受信オーバーランを検出し、パリティエラー検出時の再送信要求を行う機能を利用して再送信を要求し、同一データを再度受信することによって、ICカードから送られてくるデータを確実に受信することができる。

以上が本発明の要旨であるが、本発明は、受信データの検出エラー率が小さくても確実にデータを受信でき、また、ノイズなどの影響により



生じる伝送誤りの検出率を向上でき、より確実なデータ伝送を実現できるという長所を有する。



6. ICカードから送信される、保護期間を間に挟みながら伝送される所定の処理単位のデータを含む信号を受信する受信手段と、

前記受信手段が所定の前記処理単位のデータを受信する場合、あらかじめ決められた、該データを受信するための受信期間の後の所定の期間における前記信号のレベルを検査する信号レベル検査手段と、

少なくとも前記信号レベル検査手段が前記所定の期間内の信号の全部または一部に所定のレベルを検出した場合に、前記所定の前記処理単位のデータを破棄するとともに、前記ICカードに対して前記破棄したデータと同一内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置。

7. 前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の前記信号のレベルを検出することを特徴とする請求項6に記載のICカード接続装置。

8. 前記ICカードが前記データをキャラクタ単位で再送信できる場合にのみセットされるPTSフラグをさらに備え、

前記再送信要求手段は、前記信号レベル検査手段が前記所定の期間中



明 細 書

I C カード接続装置

技術分野

本発明は、I C カードから送られてくるデータを受信する I C カード接続装置に関する。

背景技術

外部端子付き I C カード（以下、I C カードと略称する）の接続装置（リーダ・ライタ）の従来一般的な構成を図 1 1 に示す。I C カードに関する規格には、I E C / I S O 7 8 1 6 がある。図 1 1 において、1 0 0 0 は I C カード接続装置、1 0 1 は C P U、1 0 9 は I C カードである。また、I C カード接続装置 1 0 0 0 において、2 0 1 は送信バッファであり、C P U 1 0 1 から送られてくる送信データを一時的に格納する。2 0 2 はパリティ生成部であり、送信データのパリティを算出し付加する。2 0 3 はパラレル／シリアル変換部であり、スタートビット、送信データおよびパリティビットをシリアル送出する。2 0 4 は再送信要求信号生成回路であり、受信データにパリティエラーがある場合に再送信要求信号を生成し、I C カード 1 0 9 に送出する。3 0 1 は送受信切替部であり、I C カード 1 0 9 との通信において送信と受信を切り替える。3 0 2 はシリアル／パラレル変換部であり、I C カード 1 0 9 からシリアルに送られてくるスタートビット、データ、パリティビットを検査し、パリティエラーがある場合には再送信要求信号を生成し 2 0 4 に通知する。3 0 4 は受信バッファであり、受信したデータを C



P U 1 0 1 に読み込まれるまで一時的に格納する。また、1 1 0 1 はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをH i g h またはL o w に切り替える。

このように構成された従来のI C カード接続装置のデータ受信について、図1 1 および図1 2 (a) (b) を参照して説明する。ただし図1 2 (a) (b) はI C カード1 0 9 から送られてくるデータのフォーマットである。

I C カード1 0 9 のデータ端子は未通信時ハイインピーダンス状態を保持し、プルアップ抵抗1 1 0 1 により信号レベルH i g h に固定されている。I C カード1 0 9 のデータ伝送は、キャラクタ1 2 0 0 を一単位として行われ、信号レベルL o w のスタートビット1 2 0 1 から始まり、続いてデータ8ビット(D a、D b、D c、D d、D e、D f、D g、D h) 1 2 0 2、パリティビット1 2 0 3 の計1 0 ビットから構成される。パリティビット1 2 0 3 は、データ8ビット1 2 0 2 の信号レベルH i g h の個数を数え、その個数が偶数ならば信号レベルL o w を、奇数ならば信号レベルH i g h となるように設定されている。パリティビット1 2 0 1 送出後、データ端子をハイインピーダンス状態に戻す。データ端子はプルアップ抵抗1 1 0 1 によって信号レベルH i g h に固定される。これに対して受信側のI C カード接続装置1 0 0 0 は、受信したデータ8ビット1 2 0 2 から算出されるパリティビットの値と受信したパリティビット1 2 0 3 の値とを比較する。パリティビット1 2 0 3 の値が正しい場合、受信側は次のデータの受信に備える。パリティビ

1 2 0 1 の値が正しい場合、パリティエラーが発生したと判断後から最小1 c y c l e、最大2 c y c l eの間、データ端子をプルアップ抵抗1 1 0 1 により信号レベルL o w にする。このとき誤り信号1 2 2 0 は、図1 2 (b)



に示すように、キャラクタ保護期間 1 2 1 0 内に位置する。送信側はスタートビットから (1 1 ± 0. 2) e t u 後にデータ端子の信号レベルを検査し、次の動作を行う。

(A) データ端子が信号レベル H i g h の場合、正常に受信されたと判断する。(B) データ端子が信号レベル L o w の場合、つまり誤り信号 1 2 2 0 を受信した場合、伝送が正しく行われなかったと判断し、データの再送を行う。

通常、I C カードはユーザが携帯して使用することが考えられるが、I C カードのデータ端子は外部に露出しているため、摩耗や腐食などによって端子が劣化しやすく、汚れ、水、静電気などの影響を受けやすい。したがって、I C カード接続装置にはこのような外乱要因に対して I C カードとのデータの送受信を正しく確実に行うことが求められている。

また、I C カードが広く普及するためには、データの送受信を正しく確実に行う機能を安価に実現する必要がある。

そこで、受信データを C P U が読み取るまで一時的に蓄えておく受信バッファの容量は小さいことが望まれる。しかし、受信バッファがそれ以上データを蓄えることができない時に次のデータを受信した場合（以下、この場合を受信オーバーランと呼ぶ）、受信データを破棄するか、すでに受信バッファに蓄えられているデータを破棄する他はなく、C P U は正しい受信データを読み出すことができない。受信バッファの容量を小さくするとこのような受信オーバーランが発生しやすくなる。従来は、I C カードの初期応答受信時に受信オーバーランが発生した場合、I C カードをリセットし全データを再受信する必要があった。

図 1-1 は、受信データが受信バッファに蓄えられ、受信バッファが満杯になると、受信データが破棄される様子を示している。

(図 1-1 には示さず) がノイズの影響を受ける等の原因で送信側と受信



側の伝送レートが異なる場合、図13に示すように、送信データ1300側のデータ8ビット1302の内容と受信データ1310側のデータ8ビット1312の内容との間に狂いが生じて、データの内容が正しく受信できない場合があり、このような誤りはパリティエラーとして検出できるものではない。従来はこのような伝送誤りを検出する機能はなく、受信側は結果としてICカード側から間違ったデータを受信していた。

発明の開示

本発明は、従来のICカードとのデータの送受信におけるこのような課題を考慮し、受信バッファの容量が小さくても確実にデータを受信でき、また、ノイズなどの影響により生じる伝送誤りの検出率を向上できより確実なデータ伝送を実現できるICカード接続装置を提供することを目的とするものである。

上記の目的を達成するために、第1の本発明（請求項1に対応）は、ICカードから伝送されてくるデータを所定の処理単位毎に受信する受信手段と、

前記受信手段が受信したデータを一時的に所定の処理単位毎に格納する受信バッファと、

前記受信バッファがそれ以上データを格納できなくなった状態になるとセットされる受信バッファ状態フラグと、

前記受信バッファ状態フラグがセットされている場合に、前記受信手段が新たにデータを受信したとき、これをオーバーランとして検出するオーバーラン検出手段と、

前記オーバーラン検出手段がオーバーランを検出したときに、前記受信手段に、

前記破棄したデータと同一の内容のデータの再送信を要求する再



送信要求手段とを備えたことを特徴とする I C カード接続装置であって、I C カードから送られてくるデータを確実に受信することができる。

また、第 2 の本発明（請求項 2 に対応）は、前記 I C カードがデータをキャラクタ単位で再送信できる場合にのみセットされる P T S フラグをさらに備え、

前記再送信要求手段は、前記オーバーランが検出され、かつ前記 P T S フラグがセットされている場合に、前記 I C カードに対して前記受信データの再送信要求を行うものであることを特徴とする第 1 の本発明の I C カード接続装置であって、キャラクタ単位でデータの再送信ができる I C カードから送られてくるデータを確実に受信することができる。

また、第 3 の本発明（請求項 3 に対応）は、前記オーバーラン検出手段が前記オーバーランを検出するとセットされるオーバーラン検出フラグをさらに備えたことを特徴とする第 1 の本発明の I C カード接続装置であって、I C カードから送られてくるデータを確実に受信することができる。

また、第 4 の本発明（請求項 4 に対応）は、前記オーバーラン検出手段により検出された前記オーバーランの回数を数えるオーバーラン検出カウンタと、

前記オーバーランの回数の最大値を規定する再送信要求回数レジスタと、

前記検出されたオーバーランの回数と前記再送信要求回数レジスタに規定された回数とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記検出さ

るオーバーランの回数が前記再送信要求回数レジスタに規定された回数

1 の本発明の I C カード接続装置であって、I C カードから送られてく



るデータを確実に受信するための機能が無限ループに陥らない。

また、第5の本発明（請求項5に対応）は、前記検出されたオーバーランの回数が前記再送信要求回数レジスタに規定された回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする第4の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

また、第6の本発明（請求項6に対応）は、ICカードから送信される、保護期間を間に挟みながら伝送される所定の処理単位のデータを含む信号を受信する受信手段と、

前記受信手段が所定の前記処理単位のデータを受信する場合、あらかじめ決められた、該データを受信するための受信期間の後の所定の期間における前記信号のレベルを検査する信号レベル検査手段と、

少なくとも前記信号レベル検査手段が前記所定の期間内の信号の全部または一部に所定のレベルを検出した場合に、前記所定の前記処理単位のデータを破棄するとともに、前記ICカードに対して前記破棄したデータと同一内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第7の本発明（請求項7に対応）は、前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の前記信号のレベルを検出することを特徴とする第6の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第8の本発明（請求項8に対応）は、前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の前記信号のレベルを検出することを特徴とする第6の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。



前記再送信要求手段は、前記信号レベル検査手段が前記所定の期間中に前記所定の信号レベルを検出し、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする第6または第7の本発明のICカード接続装置であって、キャラクタ単位でデータの再送信ができるICカードから送られてくるデータを確実に受信することができる。

また、第9の本発明（請求項9に対応）は、前記信号レベル検査手段が前記所定の期間に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする第6または第7の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第10の本発明（請求項10に対応）は、前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする第6または第7の本発明のICカード接続装置であって、ICカードから送られてくるデータを

また、第11の本発明（請求項11に対応）は、前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、前記所定の信号レベルを検出した回数が前記再送信要求回数レジスタの



また、第 1 2 の本発明（請求項 1 2 に対応）は、第 1 から第 1 1 のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび、またはデータを担持した媒体であって、コンピュータにより処理可能なことを特徴とする媒体である。

また、第 13 の本発明（請求項 13 に対応）は、第 1 から第 11 のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであることを特徴とする情報集合体である。

以上のような本発明のＩＣカード接続装置は、受信バッファがデータを格納できるか検査する機能を有し、受信バッファがそれ以上受信データを格納できない時に新たなデータを受信した場合、ＩＣカードに再送信要求を行う。これによって、ＩＣカードは同一データを再度送信するが、この間にＣＰＵが受信バッファからデータを読み込めば受信バッファにデータを格納することができるようになる。このように本発明は、受信オーバーランを防ぎ、確実に正しいデータを受信することを特徴としたものである。本発明によれば、受信バッファの容量を小さくしても確実にデータを受信できるので、安価なＩＣカード接続装置を提供することができる。

この期間に信ラレール上のW領域に「読み取りエラー」(エラーと呼ぶ)が生じた場合、ICカードに再送信要求を行うことによって、上記と



同様に確実に正しいデータを受信することを特徴としたものである。本発明によれば、ノイズ等の影響で受信側と送信側のデータ伝送レートが一時的に異なるために生じる伝送誤りの検出率が向上するので、より確実なデータ伝送を実現することができる。

図面の簡単な説明

図1は、本発明の実施の形態1におけるICカード接続装置のシステム図である。

図2は、本発明の実施の形態2におけるICカード接続装置のシステム図である。

図3は、本発明の実施の形態3におけるICカード接続装置のシステム図である。

図4は、本発明の実施の形態4におけるICカード接続装置のシステム図である。

図5は、本発明の実施の形態5におけるICカード接続装置のシステム図である。

図6は、本発明の実施の形態6におけるICカード接続装置のシステム図である。

図7は、本発明の実施の形態7におけるICカード接続装置のシステム図である。

図8は、本発明の実施の形態8におけるICカード接続装置のシステム図である。

図9は、本発明の実施の形態9におけるICカード接続装置のシステム図である。

図10は、本発明の実施の形態10におけるICカード接続装置のシステム図である。



図11は、従来のICカード接続装置のシステム図である。

図12は、(a) (b) ICカードの伝送データフォーマットを示す図である。

図13は、パリティエラーが発生しない伝送例を示すタイミング図である。

図14は、本発明の実施の形態6におけるICカード接続装置の処理において、一キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

符号の説明

100, 110, 120, 130, 140, 150, 160, 170,
180, 190, 1000 ICカード接続装置

101 CPU

102, 103, 104, 105, 106, 107 再送信要求信号
生成部

109 ICカード

201 送信バッファ

202 パリティ生成部

203 パラレル／シリアル変換部

204 再送信要求信号生成回路

301 送受信切替部

302 シリアル／パラレル変換部

303 パリティ検査部

305 受信バッファの状態保持部

306 オーバーラン検査部



- 3 0 7 P T S フラグ
- 3 0 8 オーバーラン検出フラグ
- 3 0 9 オーバーラン検出カウンタ
- 3 1 0 リトライ回数レジスタ
- 3 1 1 比較部
- 3 1 2 リトライ状態レジスタ
- 4 0 1 フレーム検査部
- 4 0 2 フレーム違反フラグ
- 4 0 3 フレーム違反検出カウンタ
- 1 1 0 1 プルアップ抵抗
- 1 2 0 0 キャラクタ
- 1 2 0 1、1 3 0 1、1 3 1 1、1 4 0 1、1 4 1 1 スタートビット
- 1 2 0 2、1 3 0 2、1 3 1 2、1 4 0 2、1 4 1 2 データ 8 ビット
- 1 2 0 3、1 3 0 3、1 3 1 3、1 4 0 3、1 4 1 3 パリティビット
- 1 2 1 0、1 4 0 4、1 4 2 0 キャラクタ保護期間
- 1 2 2 0 誤り信号
- 1 3 0 0、1 4 0 0 送信データ
- 1 3 1 0、1 4 1 0 受信データ

発明を実施するための最良の形態

(実施の形態 1)

図 1 は、本発明の実施の形態 1 における I C カード接続装置のシステ



ム図である。本実施の形態における I C カード接続装置は、I C カードから送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に、新たにデータを受信した場合、その新たなデータを破棄して、I C カードに対して再送信要求を行い、再度同一データを受信する機能を有するものである。

図 1 において、100 は I C カード接続装置、101 は C P U、109 は I C カードである。また、I C カード接続装置 100 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。102 は I C カード 109 に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301 は、I C カードへのデータ送信と I C カード 109 からのデータ受信とを切り替える送受信切替部である。302 は I C カード 109 からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。303 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304 は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305 は受信バッファ 304 の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306 は受信バッファ状態フラグ 305 がセットされている場合に新たにデータを受信したこと（受信オーバーフロー）を検出する本発明のオーバーラン検出手段としてのオーバ

ラン検出手段（図示せず）の信号レベルを自己監視するオーバーラン検出手段である。

以上のように構成された本発明の実施の形態 1 による I C カード接続



装置の動作について、図面を参照しながら説明する。

まず、ICカード109からシリアルに送られてくるデータは、図12のようにキャラクタ単位を有し、1つのキャラクタ1200はスタートビット1201で始まり、次いでデータ8ビット1202、パリティビット1203で構成され、シリアル/パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビット1202から算出されるパリティと受信したパリティビット1203とが一致するかを検査する。両者のパリティが一致しない場合は、再送信要求信号生成部102に通知され、再送信要求信号生成部102はICカード109に対して再送信要求信号を送出する。

パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていない場合は、受信データを受信バッファ304に格納する。このとき、受信データの格納により、受信バッファ304の容量が一杯になった場合、受信バッファ状態フラグ305がセットされる。

一方、受信バッファ状態フラグ305がセットされていれば、オーバーラン検査部306は受信データを破棄するとともに、再送信要求信号生成部102に再送信要求信号を生成するための入力を行う。再送信要求信号生成部102は、オーバーラン検査部306からの入力をうけると、これに基づき、破棄した受信データと同一キャラクタを有するデータを、ICカード109から送信させるための再送信要求信号を、ICカード109へ出力する。ICカード109は、再送信要求信号を受け

また、ICカード109から受信したデータは、図13に示すように、受信バッファ304は一時記憶しているデータをCPU101へ出力する。これによ



り受信バッファ 304 は空き容量ができるので、受信バッファ状態フラグ 305 は解除される。

これにより、ICカード 109 より再送信されたデータが IC カード接続装置に受信され、パリティ検査部 303 によりパリティが一致したことが確かめられた後、オーバーラン検査部 306 によって受信バッファ状態フラグ 305 がセットされていないことが検査されたため、再送信されたデータは受信バッファ 304 に格納される。

このように、本実施の形態の IC カード接続装置 100 によれば、オーバーラン検査部 306 が受信バッファ状態フラグ 305 を検査して受信バッファ 304 が一杯になったことを確かめると、再送信要求信号生成部 102 を用いて、一旦受信したデータをキャラクタ単位で IC カード 109 から再送信させるようにしたことにより、受信オーバーランが発生した場合でも、IC カードをリセットして全データを再受信する必要がなく、必要なデータだけを再受信することができる。

(実施の形態 2)

図 2 は、本発明の実施の形態 2 における IC カード接続装置のシステム図である。本実施の形態における IC カード接続装置は、IC カードから送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない場合で、かつ伝送プロトコルが T=0 の場合にのみ IC カードに対して再送信要求信号を送出する機能を有するものである。

図 2 において、110 は IC カード接続装置、101 は CPU、1001 は受信データを一時的に蓄える受信バッファ、201 は受信データからパリティビットを生成するパリティ生成部である、203 は



スタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。103はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明のオーバーラン検出手段としてのオーバーラン検査部である。307はICカード109の伝送プロトコルを示すPTSフラグである。また、1101はプルアップ抵抗であり、データ端子(図示せず)の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細省略し、相違点のみ述べる。

まず、データの受信を行う前に、CPU101は、IEC/ISO7816で定められたICカード109とのPTS交換によってICカード109の伝送プロトコルを判別し、該伝送プロトコルがT=0プロト

次に、ICカード109からのデータを受信する。このデータは、シリアル変換部302において受信される。続いて、パリティ検査部303



において、受信データ 8 ビットから算出されるパリティと受信したパリティが一致するかを検査する。

パリティが一致しない場合は、再送信要求信号生成部 103 に通知され、再送信要求信号生成部 103 は、PTS フラグ 307 がセットされている場合に IC カード 109 に対して再送信要求信号を送出する。

また、パリティが一致する場合、受信データはオーバーラン検査部 306 に送られる。オーバーラン検査部 306 は、実施の形態 1 の場合と同様に、受信バッファ状態フラグ 305 を検査し、受信バッファ状態フラグ 305 がセットされていれば受信データを破棄するとともに、再送信要求信号生成部 103 により PTS フラグ 307 がセットされている場合は、IC カード 109 に対して再送信要求信号を送出させる。受信バッファ状態フラグ 305 は、受信バッファ 304 がそれ以上受信データを格納できない場合にのみセットされる。

このように、本実施の形態によれば、再送信要求信号生成部 103 が、PTS フラグ 307 を参照して再送信を行うようにしたことにより、IEC / ISO 7816 規格に準拠した IC カードに対して用いることができる。

(実施の形態 3)

図 3 は、本発明の実施の形態 3 における IC カード接続装置のシステム図である。本実施の形態における IC カード接続装置は、IC カード 109 から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合、その前のデータを破棄して IC カード 109 に対して再送信要求信号を送出するものである。

図 3 において、120 は IC カード接続装置、101 は CPU、10



9はICカードである。また、ICカード接続装置120において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。102はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出するオーバーラン検査部である。308は受信オーバーランを検出するとセットされるオーバーラン検出フラグである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、ICカード109から送られてくるデータは、シリアル/パラレル変換部203において、受信データ8ビット単位に分解され、受信バッファ304に蓄えられる。パリティ生成部202は、受信データ8ビットからパリティを生成し、パリティ検査部303において、受信データ8ビットとパリティが一致するかを検査する。パリティが一致しない場合は、再送信要



求信号生成部 102 に通知され、IC カード 109 に対して再送信要求信号を送出する。また、パリティが一致する場合、受信データはオーバーラン検査部 306 に送られる。オーバーラン検査部 306 は受信バッファ状態フラグ 305 を検査し、受信バッファ状態フラグ 305 がセットされていれば受信データを破棄するとともに、再送信要求信号生成部 102 により IC カード 109 に対して再送信要求信号を送出させる。受信バッファ状態フラグ 305 は、受信バッファ 304 がそれ以上受信データを格納できない場合にのみセットされる。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、オーバーラン検査部 306 が受信オーバーランを検出した場合に、オーバーラン検出フラグ 308 がセットされる。オーバーラン検出フラグ 308 の状態は CPU 101 によりチェックされ、これにより、CPU 101 側は IC カードからのデータ受信中にオーバーランが発生したことを知ることができる。

(実施の形態 4)

図 4 は、本発明の実施の形態 4 における IC カード接続装置のシステム図である。本実施の形態における IC カード接続装置は、IC カード 109 から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合 IC カード 109 に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出しない機能を有するものである。

図 4 において、130 は IC カード接続装置、101 は CPU、100 は IC カード 109 から送られてくるデータを一時的に蓄えておく受信バッファ、203 はスタートビット、送信データ 8 ビット、パリティビットをシリ



アルに送信するパラレル/シリアル変換部である。104はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明のオーバーラン検出手段としてのオーバーラン検査部である。309は同一データの受信における連続した再送信要求の回数を数えるオーバーラン検出カウンタである。310は同一データの受信における連続した再送信要求の回数の上限を規定する、本発明の再送信要求回数レジスタとしてのリトライ回数レジスタである。311はオーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値とを比較する比較部である。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細を省略し、相違点のみ述べる。

同一データの受信における連続した再送信要求の回数（リトライ回数）レジスタ310に設定する。



次に、ICカード109から送られてくるデータは、シリアル／パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部104に通知され、ICカード109に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄するとともに、再送信要求信号生成部104によりICカード109に対して再送信要求信号を送出させる。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。

以上の動作は実施の形態1の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、オーバーラン検査部306が受信オーバーランを検出した場合、オーバーラン検出カウンタ309には値が1加算され、オーバーラン検査部306が受信オーバーランを検出しなかった場合は、オーバーラン検出カウンタ309の値はリセットされる。

比較部311は、オーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値を比較し、オーバーラン検出カウンタ309の値がリトライ回数レジスタ310の値に達した場合は、オーバーラン検査部306が受信オーバーランを検出しても、再送信を要求しないように再送信要求信号生成部104に通知する。

図9は、本実施の形態のICカード接続装置の構成を示すブロック図である。本実施の形態におけるICカード接続装置は、ICカード



109から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない場合ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図5において、140はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置140において、202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。104はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信オーバーランを検出するオーバーラン検査部である。309は同一データの受信における連続した再送信要求の回数を数えるオーバーラン検出カウンタで

上限を規定するリトライ回数レジスタ310の値とオーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値を比較する比



較部である。312は同一データの受信における連続した再送信要求の回数がリトライ回数レジスタ310に設定した値に達したことを示す、本発明の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1または4と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル／パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部104に通知され、ICカード109に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄し、再送信要求信号生成部104はICカード109に対して再送信要求信号を送出する。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。オーバーラン検出カウンタ309は、データを

破棄した場合はオーバーラン検出カウンタ309の値が1加算される。比較部311はオーバーラン検出カウンタ309の値



とリトライ回数レジスタ 310 の値を比較し、オーバーラン検出カウンタ 309 の値がリトライ回数レジスタ 310 の値に達した場合は受信オーバーランを検出しても再送信を要求しないように再送信要求信号生成部 104 に通知する。

以上の動作は実施の形態 4 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、比較部 11 の比較によりオーバーラン検出カウンタ 309 の値がリトライ回数レジスタ 310 の値に達した場合は、リトライ状態レジスタ 312 がセットされる。これにより、CPU 101 側は IC カードからのデータ受信中の受信オーバーランに基づく再送信要求の回数を知ることができる。

(実施の形態 6)

図 6 は、本発明の実施の形態 6 における IC カード接続装置のシステム図である。本実施の形態における IC カード接続装置は、IC カード 109 から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベル Low を検出した場合 IC カード 109 に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図 6 において、150 は IC カード接続装置、101 は CPU、109 は IC カードである。また、IC カード接続装置 150 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。105 は IC カード 109 に対して再送信要求信号を発行する。本発明の再送信要求手段としての再

301 は、IC カード 109 から受信したデータと、送信データとのデータ受信とを切り替える送受信切替部である。302 は IC カード



109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

また、図14は、本実施の形態によるICカード接続装置における、一キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

以上のように構成された本発明の実施の形態6によるICカード接続装置の動作について、図面を参照しながら説明する。

まず、ICカード109からシリアルに送られてくるデータは、キャラクタ単位でシリアル/パラレル変換部302において受信される。このとき、図14に示すように、送信側データ1400と、受信側データ1410とは、伝送レートの違いに起因して、データ本体であるデータ8ビットの部分が、送信データ側のデータ8ビット1402と受信データ側のデータ8ビット1412とで異なったものとなっている。

続いて、フレーム検査部401は、受信した1キャラクタ分のデータの直後のキャラクタ保護期間、つまり受信データ1410のパリティビット1413の後ろの2ビット分1420の信号レベルを検査する。キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信デ

ータは、キャラクタ保護期間中に信号レベルLowを検出した場合、図15のように、送信側において1キャラクター分のデータとデータとの



間に設けられたキャラクタ保護期間は、図14に示す送信側データ1400の直後のキャラクタ保護期間1404のように、最小1e t u (e l e m e n t a r y t i m e u n i t)、最大2e t uであり、この間の信号レベルはH i g hとなっているが、受信データ1410の直後のキャラクタ保護期間1420は、伝送レートの違いのせいで、その全部または一部がL o wとなっている。フレーム検査部401は、このL o wの信号レベルを検出するとともに、該データを破棄する。

L o wレベルが検出されると、検出結果は再送信要求信号生成部105に通知され、再送信要求信号生成部105はI Cカード109に対して再送信要求信号を送出する。再送信要求信号生成部105はフレーム検査部401からの入力をうけると、これに基づき、一旦受信したデータと同一キャラクタを有するデータを、I Cカード109から送信させるための再送信要求信号を、I Cカード109へ出力する。I Cカード109は、再送信要求信号を受けると、前回送信したデータと同一キャラクタのデータを再送信する。

次に、フレーム検査部401において、キャラクタ保護期間の信号レベルがH i g hであると検査された場合の以後の動作は、従来例と同様に行われる。すなわち、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部105に通知され、再送信要求信号生成部105はI Cカード109に対して再送信要求信号を送出する。パリティが一致した場合、受信データは受信バッファ304に格納される。

フレーム検査部401は、図15に示すように、キャラクタ保護期間と比較

の信号レベルがL o wであることを確かめると、再送信要求信号生成部



105を用いて、一旦受信したデータをICカード109から再送信させるようにしたことにより、伝送レートに誤差が発生した場合でも、必要なデータを再受信することができる。

(実施の形態7)

図7は、本発明の実施の形態7におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合で、かつ伝送プロトコルがT=0の場合にのみICカード109に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図7において、160はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置160において、101はCPUである。201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。106はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットを検査するパリティ検査部である。304は受信データを一時に蓄える受信バッファである。また、1101はプルアップ抵抗であり、データ端子(図示せ



ず)の信号レベルをHighまたはLowに切り替える。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態6と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、データの受信を行う前に、CPU101は、IEC/ISO7816で定められたICカード109とのPTS交換によってICカード109の伝送プロトコルを判別し、該伝送プロトコルがT=0プロトコルの場合はPTSフラグ307をセットする。

次にICカード109からキャラクタ単位でシリアルに送られてくるデータは、1キャラクタ毎にシリアル/パラレル変換部302において受信される。続いて、フレーム検査部401において、1キャラクタのデータのキャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。キャラクタ保護期間中に信号レベルLowを検出した場合、再送信要求信号生成部106に通知され、再送信要求信号生成部106はPTSフラグ307がセットされている場合ICカード109に対して再送信要求信号を送出する。

パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部106に通知され、再送信要求信号生成部106はPTSフラグ307がセットされている場合ICカード109に対して再送信要求信号を送出する。パリティが一致した場合受信データは受信バッファ304に格納される。

再送信要求信号生成部106は、T=1Sプロトコルに準拠した再送信を行うようにしたことにより、本発明をIEC/ISO7816規格に



準拠した I C カードに対して用いることができる。

(実施の形態 8)

図 8 は、本発明の実施の形態 8 における I C カード接続装置のシステム図である。本実施の形態における I C カード接続装置は、I C カード 109 から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベル L o w を検出した場合 I C カード 109 に対して再送信要求を行い再度同一データを受信するとともに、フレームエラー検出を通知する機能を有するものである。

図 8 において、170 は I C カード接続装置、101 は C P U、109 は I C カードである。また、I C カード接続装置 170 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。105 は I C カード 109 に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301 は、I C カード 109 へのデータ送信と I C カード 109 からのデータ受信とを切り替える送受信切替部である。302 は I C カード 109 からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。401 は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検出手段としてのフレーム検査部である。303 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304 は受信データを一時的に蓄えておく受信バッファである。また、1101 は、受信データが検出された場合、信号レベルの信号レベルを H i g h または L o w に切り替える。



以上のように構成された本実施の形態による I C カード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態 6 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、I C カード 1 0 9 からシリアルに送られてくるデータは、シリアル／パラレル変換部 3 0 2 において受信される。続いて、フレーム検査部 4 0 1 において、キャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベル L o w を検出しなかった場合、受信データはパリティ検査部 3 0 3 に送られる。パリティ検査部 3 0 3 において、受信データ 8 ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部 1 0 5 に通知され、再送信要求信号生成部 1 0 5 は I C カード 1 0 9 に対して再送信要求信号を送出する。パリティが一致した場合、受信データは受信バッファ 3 0 4 に格納される。

一方、キャラクタ保護期間中に信号レベル L o w を検出した場合、再送信要求信号生成部 1 0 5 に通知され、I C カード 1 0 9 に対して再送信要求信号を送出する。

以上の動作は実施の形態 6 の動作と同様であるが、本実施の形態においては、フレーム検査部 4 0 1 が信号レベル L o w を検出した場合に、フレーム違反フラグ 4 0 2 がセットされる。フレーム違反フラグ 4 0 2 の状態は C P U 1 0 1 によりチェックされ、これにより、C P U 1 0 1 側は I C カードからのデータ受信中にフレーム違反が発生したことを知ることができる。

(実施の形態 9)

図 1 は、本実施の形態 9 の I C カード接続装置の構成を示すブロック図である。

I C カード 1 0 9 から送られてくるデータを受信する際、受信データのキャラクタ



保護期間中に信号レベル Low を検出した場合 IC カード 109 に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出しない機能を有するものである。

図 9 において、180 は IC カード接続装置、101 は CPU、109 は IC カードである。また、IC カード接続装置 180 において、101 は CPU である。201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。107 は IC カード 109 に対して再送信要求信号を発行する本発明の再送信要求手段としての再送信要求信号生成部である。301 は、IC カード 109 へのデータ送信と IC カード 109 からのデータ受信とを切り替える送受信切替部である。302 は IC カード 109 からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。401 は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304 は受信データを一時的に蓄えておく受信バッファである。403 は同一データの受信における連続した再送信要求の回数を数えるフレーム違反検出カウンタである。310 は同一データの受信における連続した再送信要求の回数の上限を規定する、本発明の再送信要求回数制限パラメータとしてのリトライ回数レジスタである。311 はフレー

比較する比較部である。また、111 は、IC カード 109 のデータ受信端子（図示せず）の信号レベルを High または Low に切り替える。



以上のように構成された I C カード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態 6 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、CPU 101 は、I C カード 109 から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ 310 に設定する。

次に、I C カード 109 から送られてくるデータは、シリアル/パラレル変換部 302 において受信される。続いて、フレーム検査部 401 において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベル Low を検出しなかった場合、受信データはパリティ検査部 303 に送られる。キャラクタ保護期間中に信号レベル Low を検出した場合、再送信要求信号生成部 107 に通知され、I C カード 109 に対して再送信要求信号を送出する。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、フレーム検査部 401 がフレームエラーを検出した場合、フレーム違反検出カウンタ 403 には値が 1 加算され、フレーム検査部 401 がフレームエラーを検出しなかった場合は、フレーム違反検出カウンタ 403 の値はリセットされる。

比較部 311 は、フレーム違反検出カウンタ 403 の値とリトライ回数レジスタ 310 の値を比較し、フレーム違反検出カウンタ 403 の値がリトライ回数レジスタ 310 の値に達した場合は、フレーム検査部 401 がフレームエラーを検出しても、再送信を要求しないように再送信要求信号生成部 107 に通知する。

図 10 は、本発明の実施の形態 7 の、図 1 の IC カード接続装置の構成図である。

システム図である。本実施の形態における I C カード接続装置は、I C カ



ード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合、ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図10において、190はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置130において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。107はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する、本発明の受信手段としてのシリアル/パラレル変換部である。101は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。403は同一データの受信における連続した再送信要求の回数を数えるフレーム違反検出カウンタである。310は同一データ受信回数のレジスタである。311は同一データ受信回数のレジスタである。312は同一データ受信回数のレジスタ310の値を比較する比較部である。312は同一



データの受信における連続した再送信要求の回数がリトライ回数レジスタ310に設定した値に達したことを示す、本発明の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態5または9と重複する部分はその詳細を省略し、相違点のみ述べる。

以上のように構成されたICカード109接続装置の動作について、図面を参照しながら説明する。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル/パラレル変換部302において受信される。続いて、フレーム検査部401において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。キャラクタ保護期間中に信号レベルLowを検出した場合、再送信要求信号生成部107に通知され、ICカード109に対して再送信要求信号を送出する。フレーム違反検出カウンタ403は、データを受信した際、フレーム検査部401でフレームエラーが検出されなかった場合にリセットされ、フレームエラーが検出された場合に値が1加算される。比較部311はフレーム違反検出カ

ウンタ403の値がリトライ回数レジスタ310に設定した値に達した場合はフレームエラーを検出しても再送信を要求しないように再送



信要求信号生成部 107 に通知する。

以上の動作は実施の形態 9 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、比較部 11 の比較によりフレーム違反検出カウンタ 403 の値がリトライ回数レジスタ 310 の値に達した場合は、リトライ状態レジスタ 312 がセットされる。これにより、CPU 101 側は IC カードからのデータ受信中のフレームエラーに基づく再送信要求の回数を知ることができる。

なお、上記の各実施の形態において、IC カード接続装置にて一回の動作にて

処理されるデータはキャラクタ単位としたが、これは一例であって、任意の処理単位に基づき行ってもよく、また、本実施の形態のデータ部 8 ビットは一例であり、データ部の大きさは 8 ビットより大きくても小さくてもよい。さらに、本発明の信号レベル検査手段が検査する対称は、実施の形態に示すキャラクタ保護期間 2 c t u より大きくても小さくてもよい。要するに、本発明の信号レベル検査手段は、データ本体、スタートビットおよびパリティビットからなるデータを受信するための受信期間の後の所定の期間の任意の地点の信号サイズを検査するようにしてもよい。

なお、上記の説明においては、本発明の実施の形態における IC カード接続装置について説明を行ったが、本発明は、上述した本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを担持した媒体であり、コ

ンピュータにより読み取り可能な、読み取られた前記プログラムおよ

また、本発明は、上述した本発明の全部または一部の手段の全部また



は一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであり、前記コンピュータと協働して前記機能を実行することを特徴とする情報集合体として実現してもよい。

また、上記において、データとは、データ構造、データフォーマット、データの種類などを含む。また、媒体とは、ROM等の記録媒体、インターネット等の伝送媒体、光・電波・音波等の伝送媒体を含む。また、担持した媒体とは、例えば、プログラムおよび／またはデータを記録した記録媒体や、プログラムおよび／またはデータを伝送する伝送媒体等をふくむ。

さらに、コンピュータにより処理可能とは、例えば、ROMなどの記録媒体の場合であれば、コンピュータにより読みとり可能であることであり、伝送媒体の場合であれば、伝送対象となるプログラムおよび／またはデータが伝送の結果として、コンピュータにより取り扱えることであることを含み、情報集合体とは、例えば、プログラムおよび／またはデータ等のソフトウェアを含むものである。

したがって、以上説明した様に、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

以上のように本発明によれば、従来のICカード接続装置では検出できなかったフレームエラーや受信オーバーランを検出し、パリティエラー検出時の再送信要求を行う機能を利用して再送信を要求し、同一データを再度受信することによって、ICカードから送られてくるデータを確実に受信することができる。

以上説明したように、本発明によれば、ICカードから送られてくるデータが小さくても確実にデータを受信でき、また、ノイズなどの影響により



生じる伝送誤りの検出率を向上でき、より確実なデータ伝送を実現できるという長所を有する。



請 求 の 範 囲

1. ICカードから伝送されてくるデータを所定の処理単位毎に受信する受信手段と、

前記受信手段が受信したデータを一時的に所定の処理単位毎に格納する受信バッファと、

前記受信バッファがそれ以上データを格納できなくなった状態になるとセットされる受信バッファ状態フラグと、

前記受信バッファ状態フラグがセットされている場合に、前記受信手段が新たにデータを受信したとき、これをオーバーランとして検出するとともに、前記新たに受信したデータを破棄するオーバーラン検出手段と、

少なくとも前記オーバーランが検出された時に、前記ICカードに対して、前記破棄したデータと同一の内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置。

2. 前記ICカードがデータをキャラクタ単位で再送信できる場合にのみセットされるPTSフラグをさらに備え、

前記再送信要求手段は、前記オーバーランが検出され、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする請求項1に記載のICカード接続装置。

3. 前記オーバーラン検出手段が前記オーバーランを検出するとセットされるオーバーラン検出フラグをさらに備えたことを特徴とする請求項1に記載のICカード接続装置

の回数を数えるオーバーラン検出カウンタと、

前記オーバーランの回数の最大値を規定する再送信要求回数レジスタ



と、

前記検出されたオーバーランの回数と前記再送信要求回数レジスタに規定された回数とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記検出されたオーバーランの回数が前記規定回数に達した場合は、前記破棄したデータと同一内容のデータの再送信要求を行わないことを特徴とする請求項1に記載のICカード接続装置。

5. 前記検出されたオーバーランの回数が前記再送信要求回数レジスタに規定された回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする請求項4に記載のICカード接続装置。

6. ICカードから送信される、保護期間を間に挟みながら伝送される所定の処理単位のデータを含む信号を受信する受信手段と、

前記受信手段が所定の前記処理単位のデータを受信する場合、あらかじめ決められた、該データを受信するための受信期間の後の所定の期間における前記信号のレベルを検査する信号レベル検査手段と、

少なくとも前記信号レベル検査手段が前記所定の期間内の信号の全部または一部に所定のレベルを検出した場合に、前記所定の前記処理単位のデータを破棄するとともに、前記ICカードに対して前記破棄したデータと同一内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置。

7. 前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の前記信号のレベルを検出することを特徴とする請求項6に記載のICカード接続装置

場合にのみ実行されるPUS（プルアップ）手段とをさらに備え、

前記再送信要求手段は、前記信号レベル検査手段が前記所定の期間中



に前記所定の信号レベルを検出し、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする請求項6または7に記載のICカード接続装置。

9. 前記信号レベル検査手段が前記所定の期間に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする請求項6または7に記載のICカード接続装置。

10. 前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする請求項6または7に記載のICカード接続装置。

11. 前記所定の期間中に前記所定の信号レベルを検出した回数が前記再送信要求回数レジスタの規定回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする請求項10に記載のICカード接続装置。

12. 前記請求項6、7、9、10、11に記載の発明の全部または一部

プログラムおよび、またはゲータを担持した媒体であって、コンピュータにより処理可能なことを特徴とする媒体。



13. 請求項1から11のいずれかに記載の本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであることを特徴とする情報集合体。



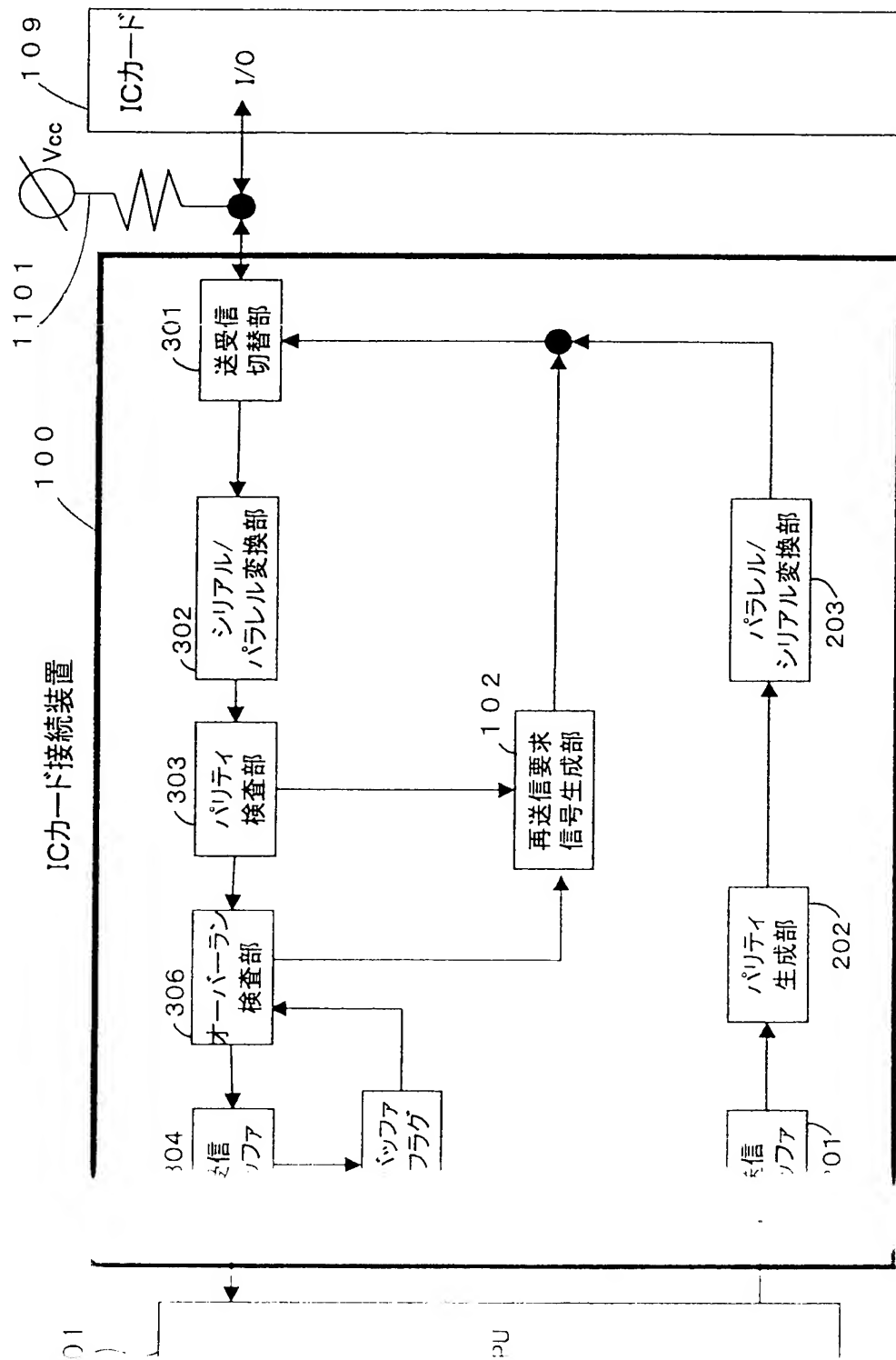
要 約 書

受信バッファの容量が小さいと確実にデータを受信できない。また、ノイズなどの影響により生じる伝送誤りの検出率が悪い。

受信バッファ 304 がそれ以上データを格納できない時にセットされる受信バッファ状態フラグ 305 と、受信バッファ状態フラグ 305 がセットされている時に新たにデータを受信したことを検出するオーバーラン検査部 306 と、オーバーラン検査部 306 でオーバーランが検出された時に、ICカードに対して受信データの再送信を要求する再送信要求信号生成部 102 とを備え、受信バッファ 304 がそれ以上データを格納できない時に新たにデータを受信した場合に、ICカードに対して再送信要求を行い再度同一データを受信する。



第 1 図



MTS-3312US

1 /14

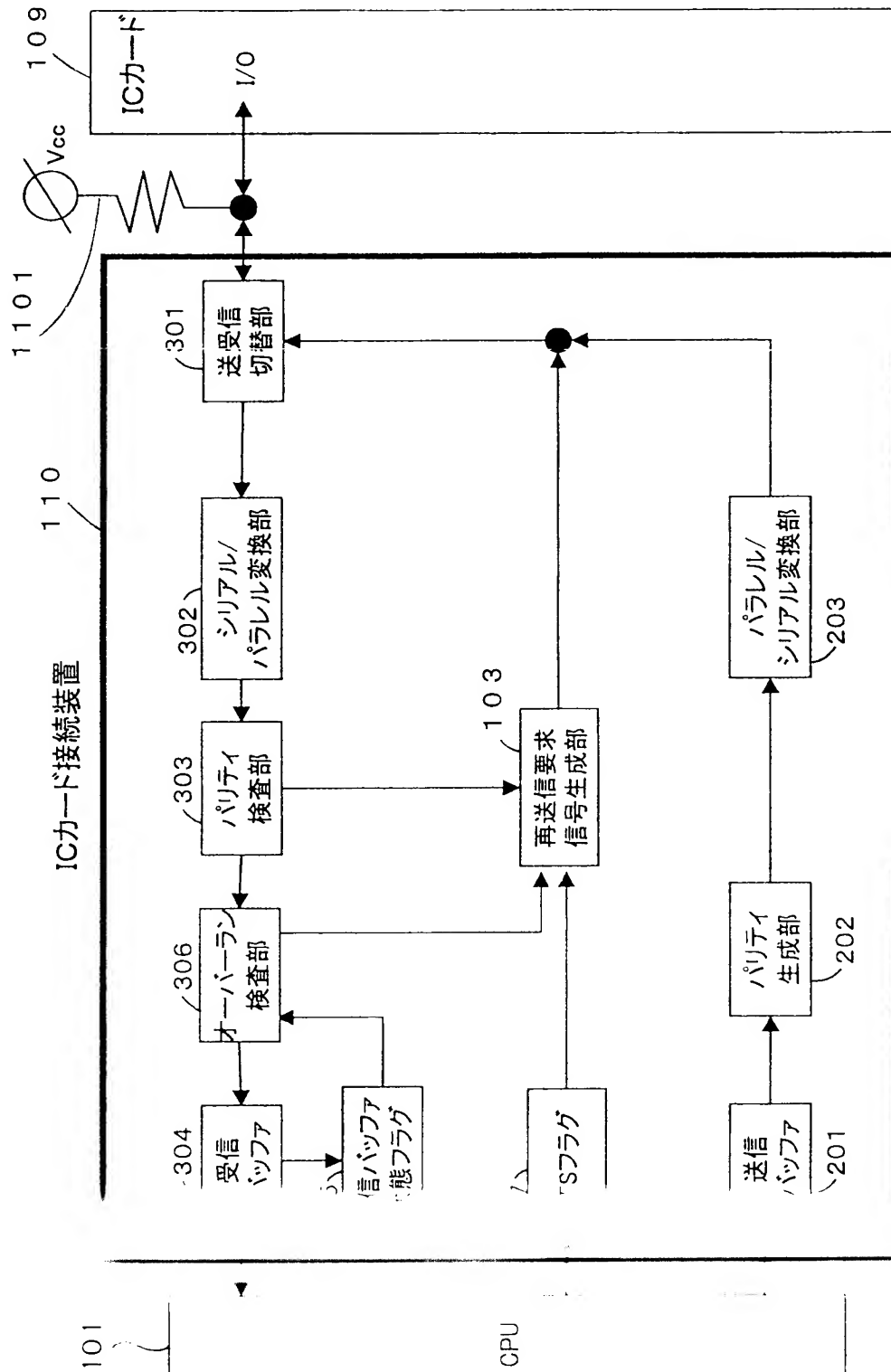
Ratner & Prestia

P.O. Box 980

Valley Forge, PA 19482

(610) 407-0700

第 2 図



MTS-3312US

2 /14

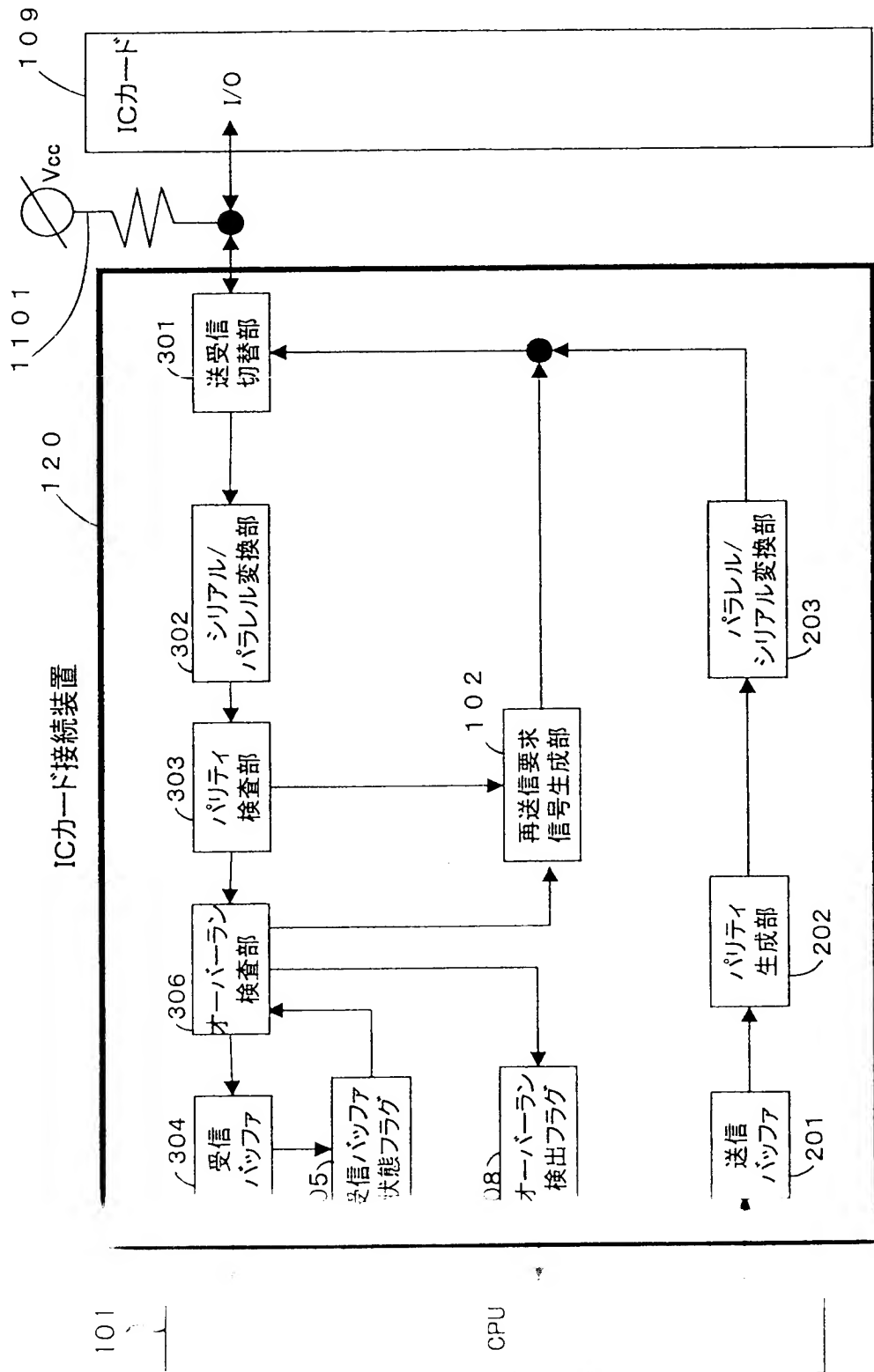
Ratner & Prestia

P.O. Box 980

Valley Forge, PA 19482

(610) 407-0700

第 3 図



MTS-3312US

3/14

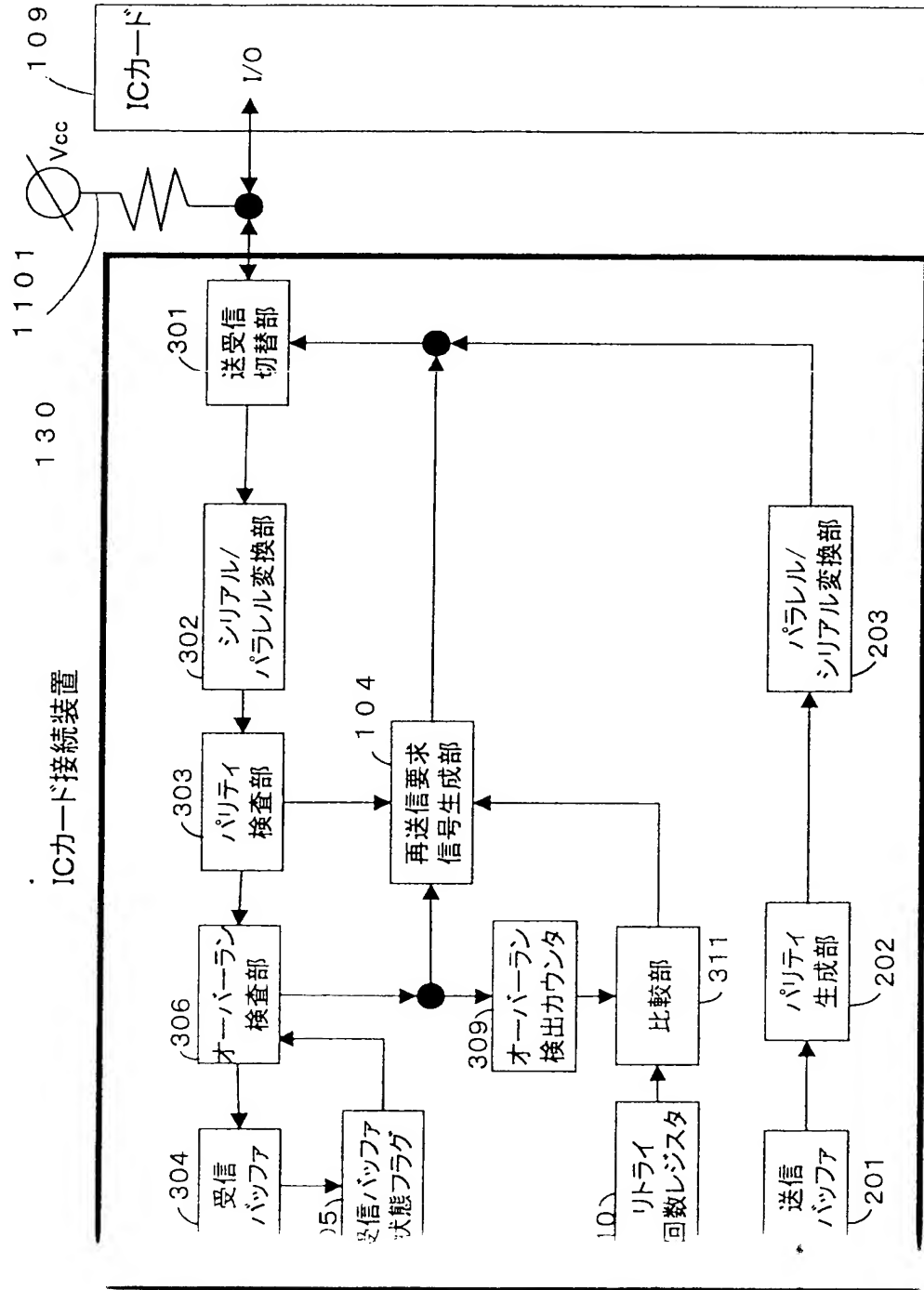
Ratner & Prestia

P.O. Box 980

Valley Forge, PA 19482

(610) 407-0700

第 4 図



MTS-3312US

4/14

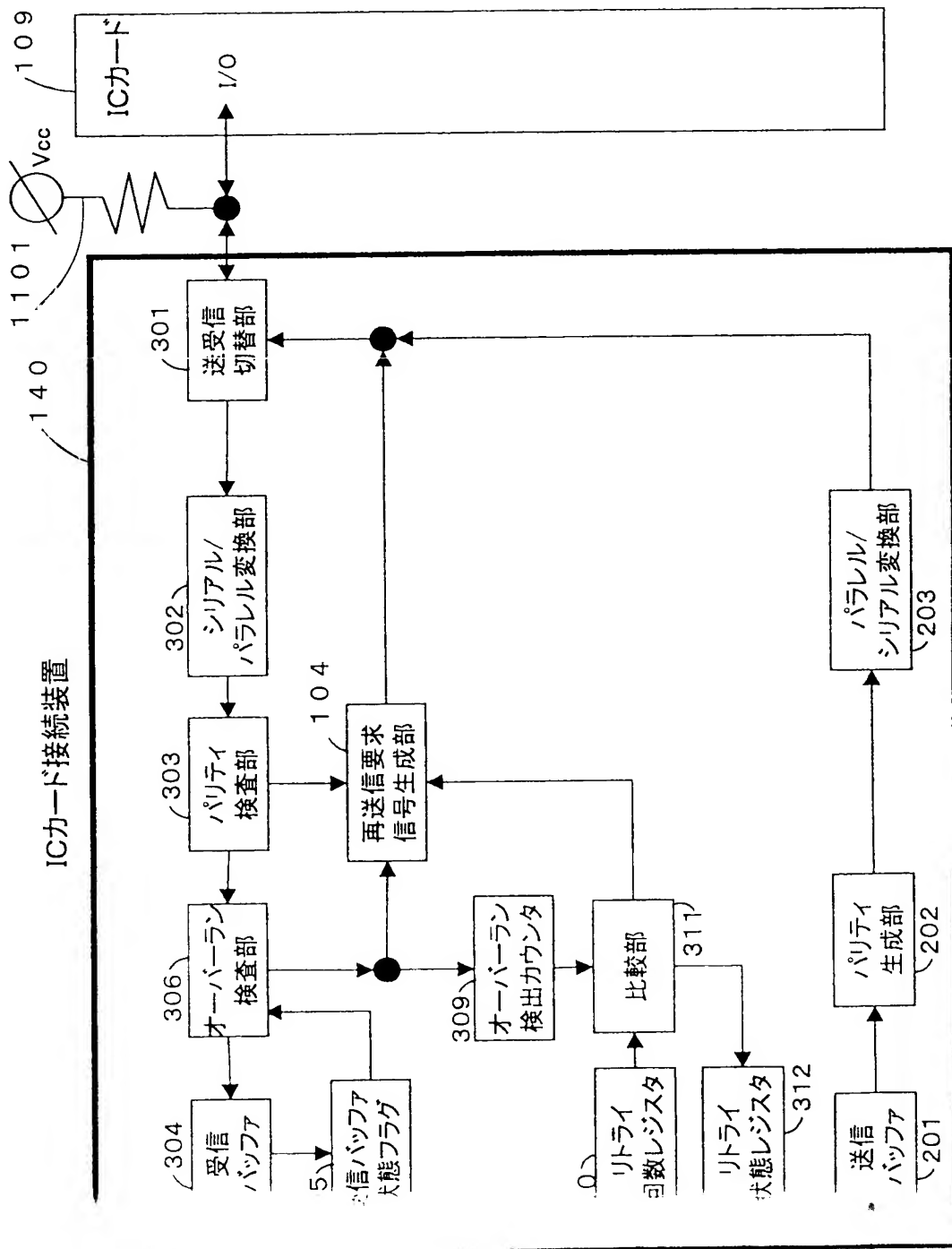
Ratner & Prestia

P.O. Box 980

Valley Forge, PA 19482

(610) 407-0700

第 5 図



101

CPU

MTS-3312US

5 /14

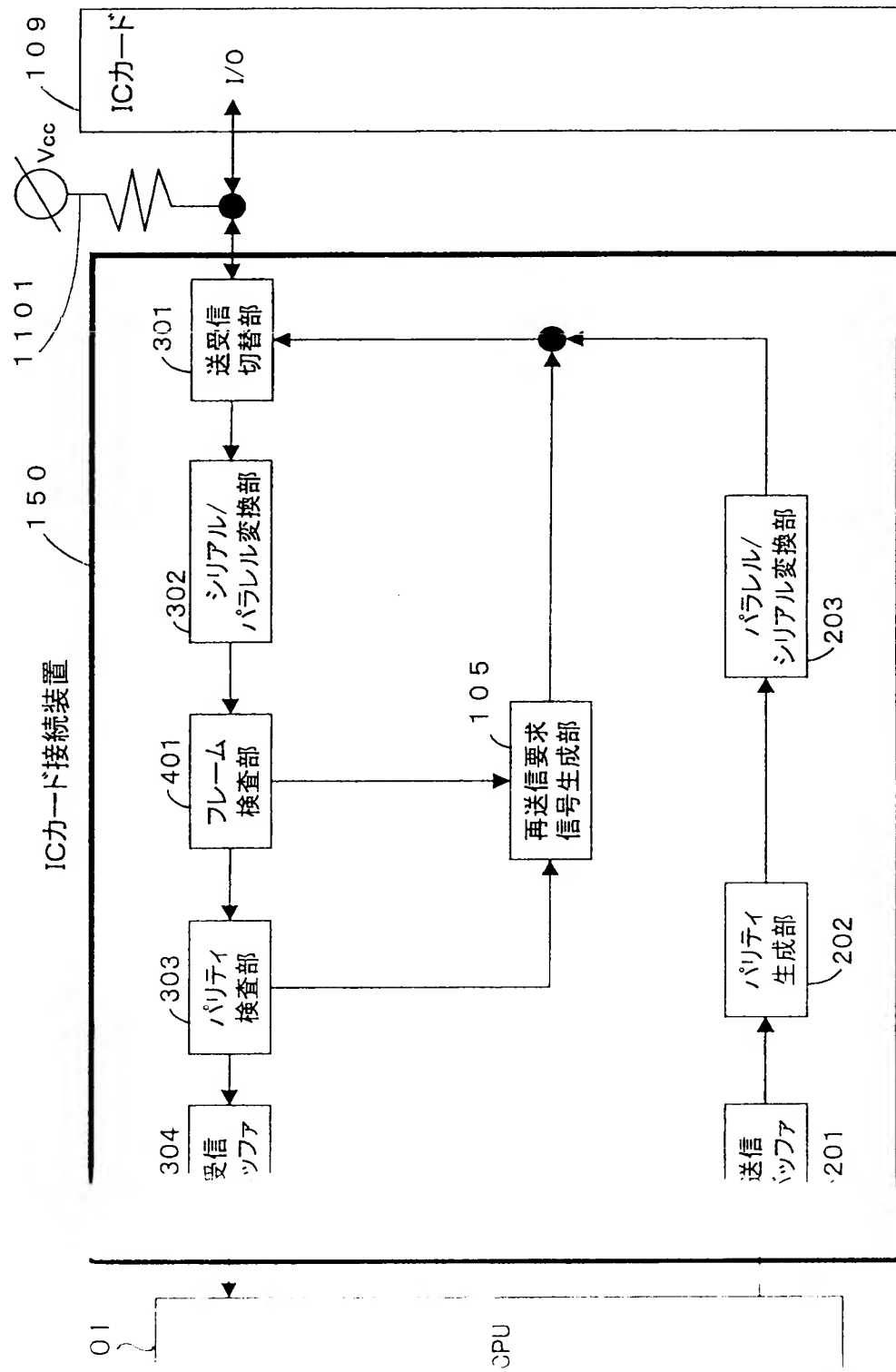
Ratner & Prestia

P.O. Box 980

Valley Forge, PA 19482

(610) 407-0700

第 6 図



MTS-3312US

6/14

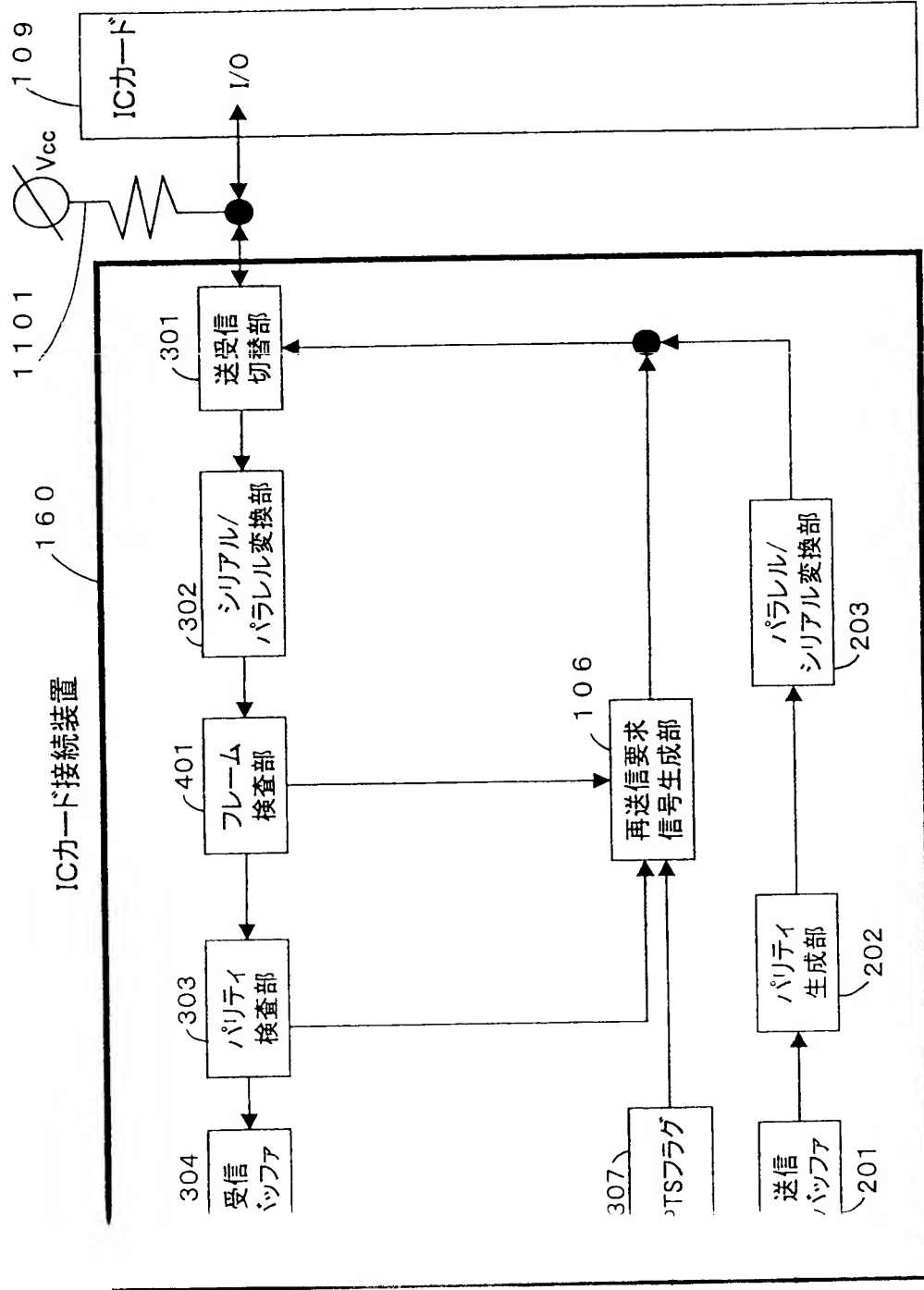
Ratner & Prestia

P.O. Box 980

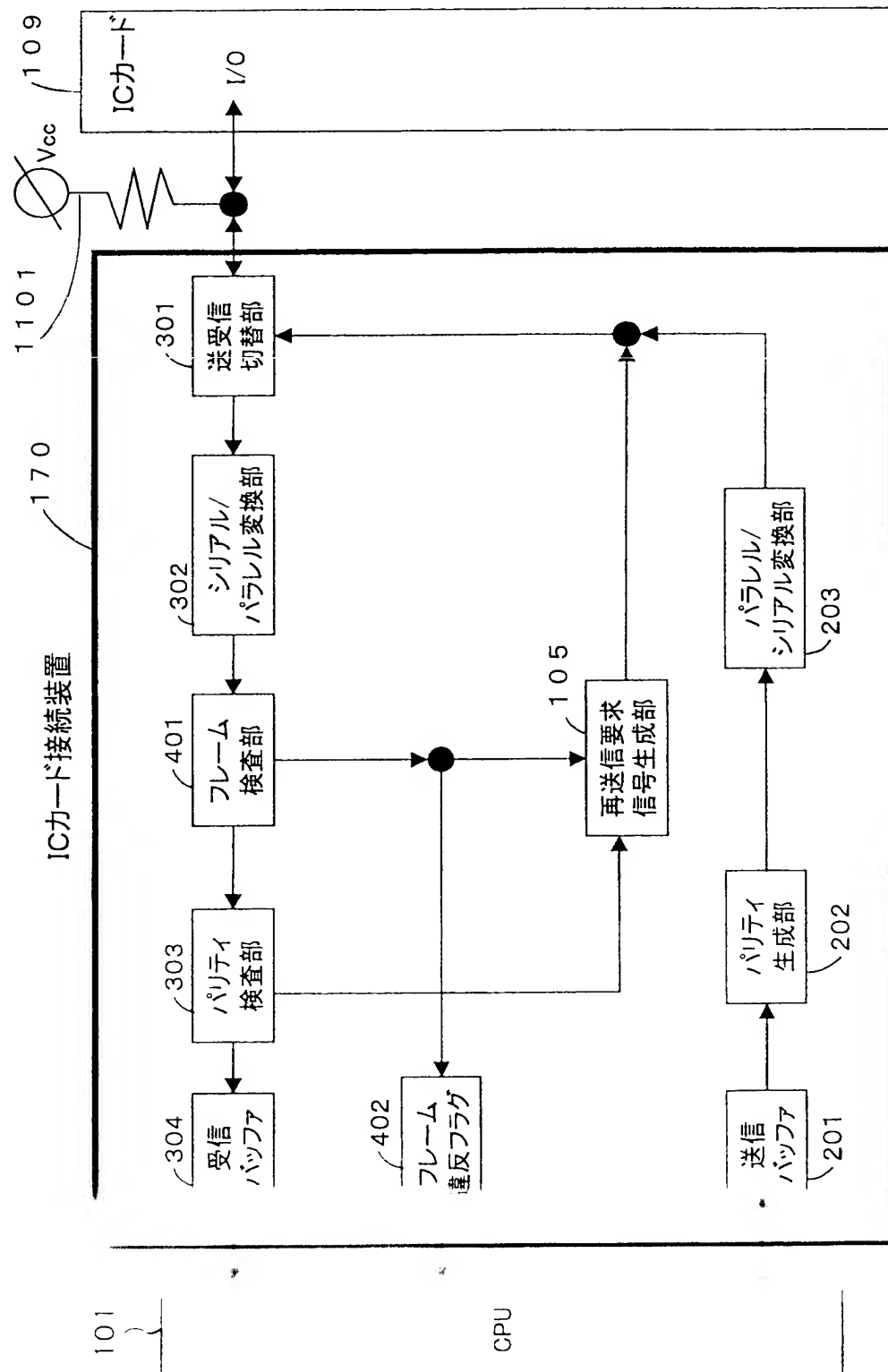
Valley Forge, PA 19482

(610) 407-0700

第 7 図



MTS-3312US
7/14
Ratner & Prestia
P.O. Box 980
Valley Forge, PA 19482
(610) 407-0700



MTS-3312US

P/14

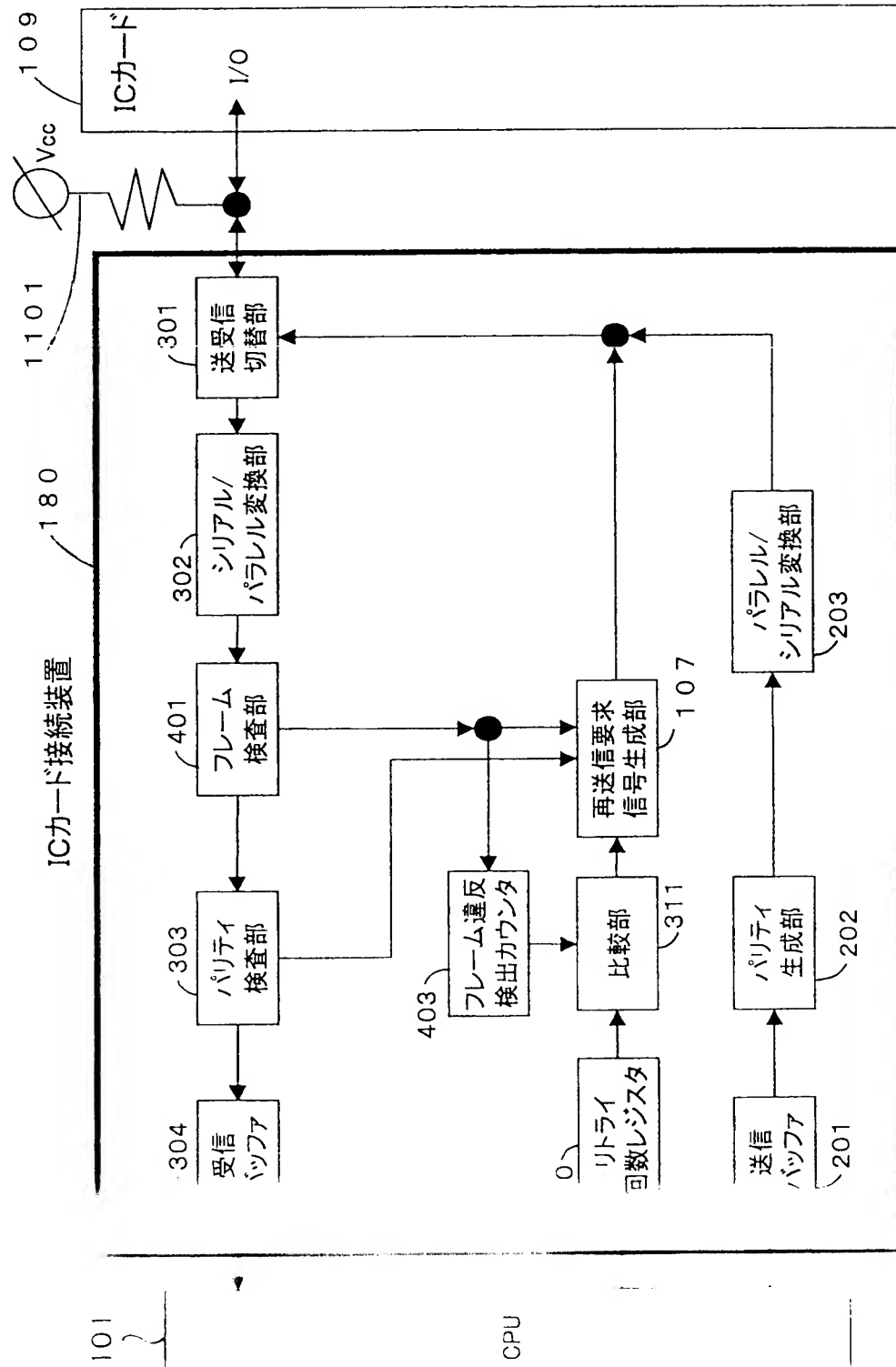
Ratner & Prestia

P.O. Box 980

Valley Forge, PA 19482

(610) 407-0700

第 9 図



MTS-3312US

9/14

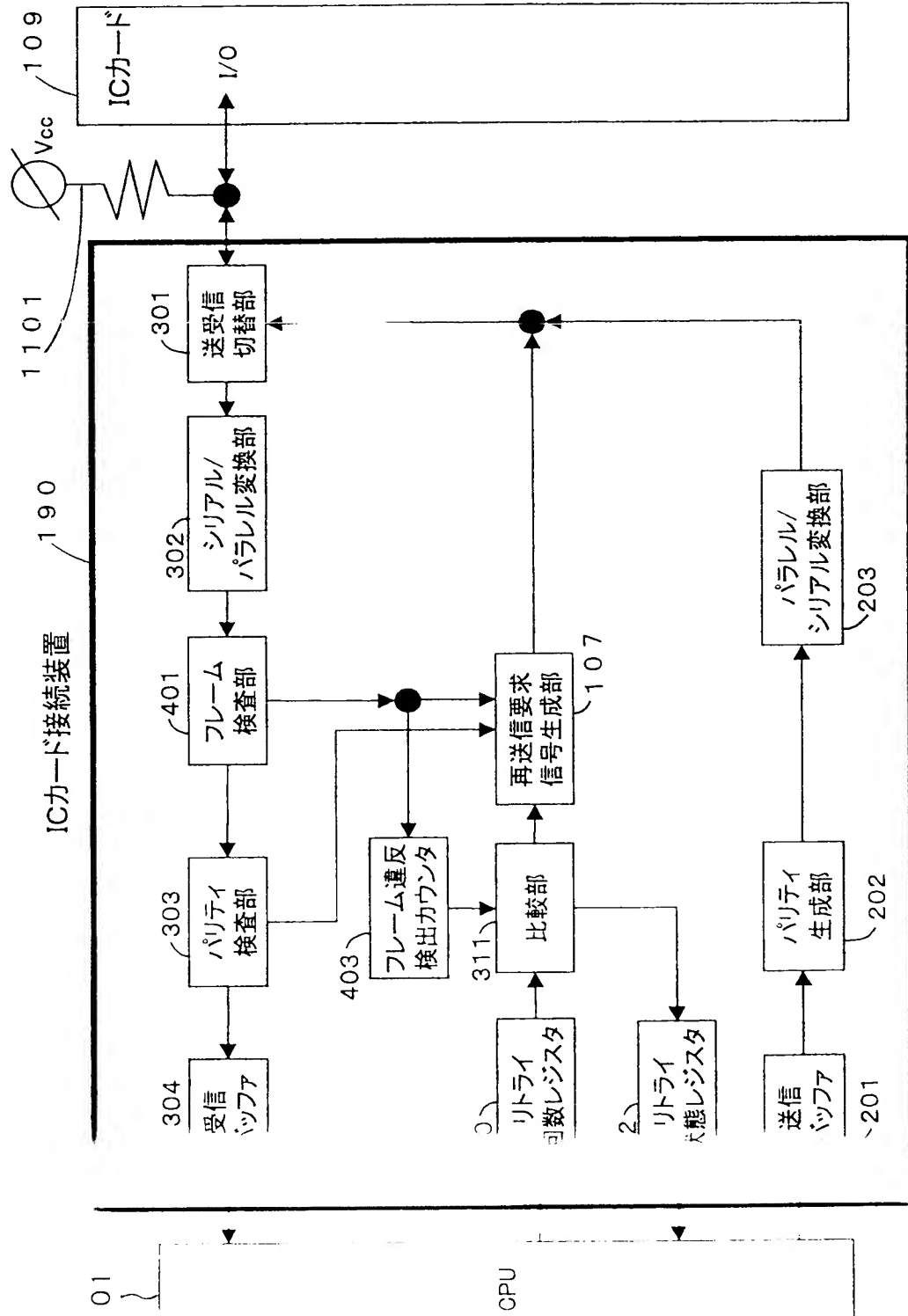
Ratner & Prestia

P.O. Box 980

Valley Forge, PA 19482

(610) 407-0700

第 10



MTS-3312US

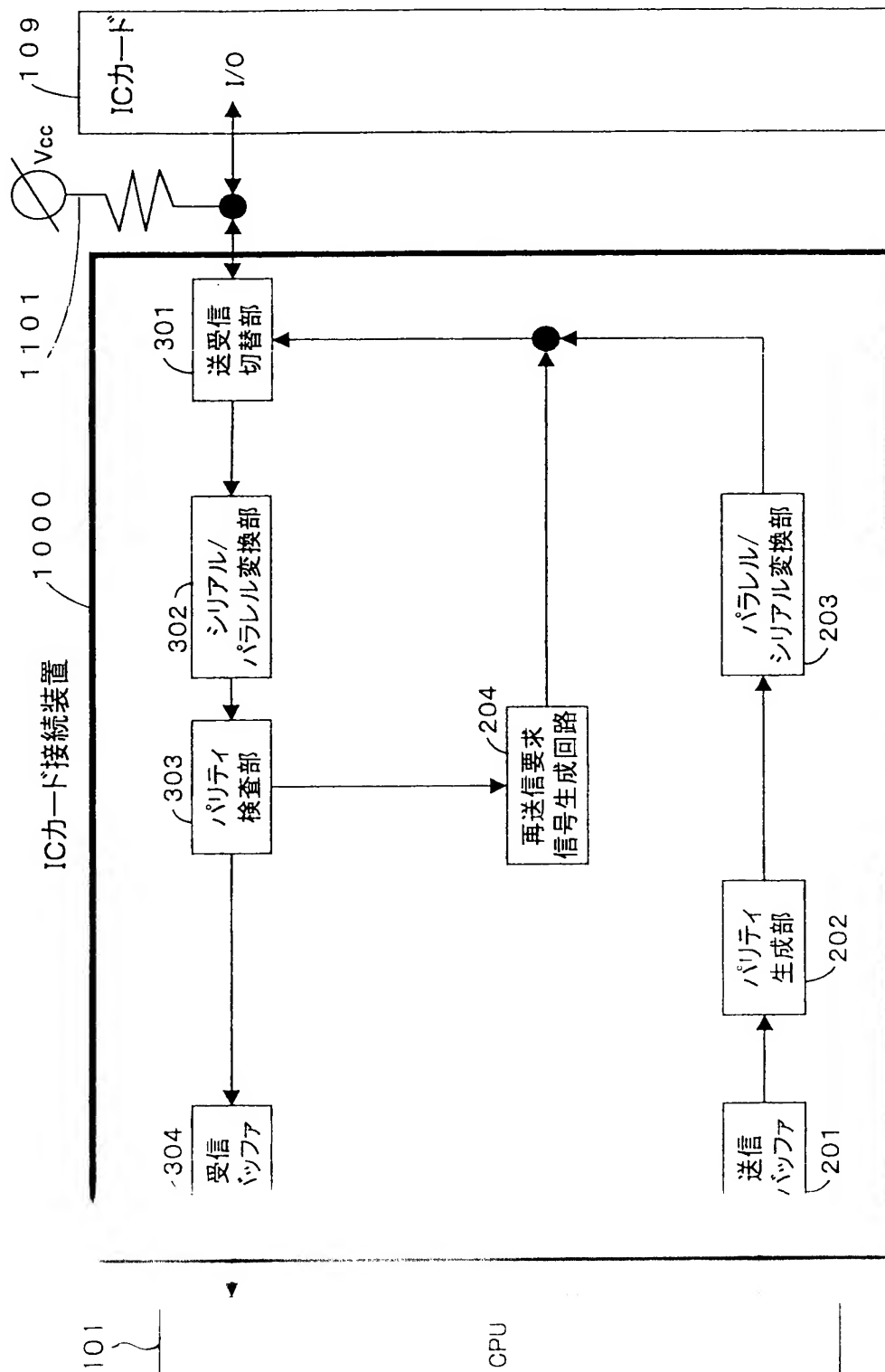
/0 /14

Ratner & Prestia

P.O. Box 980

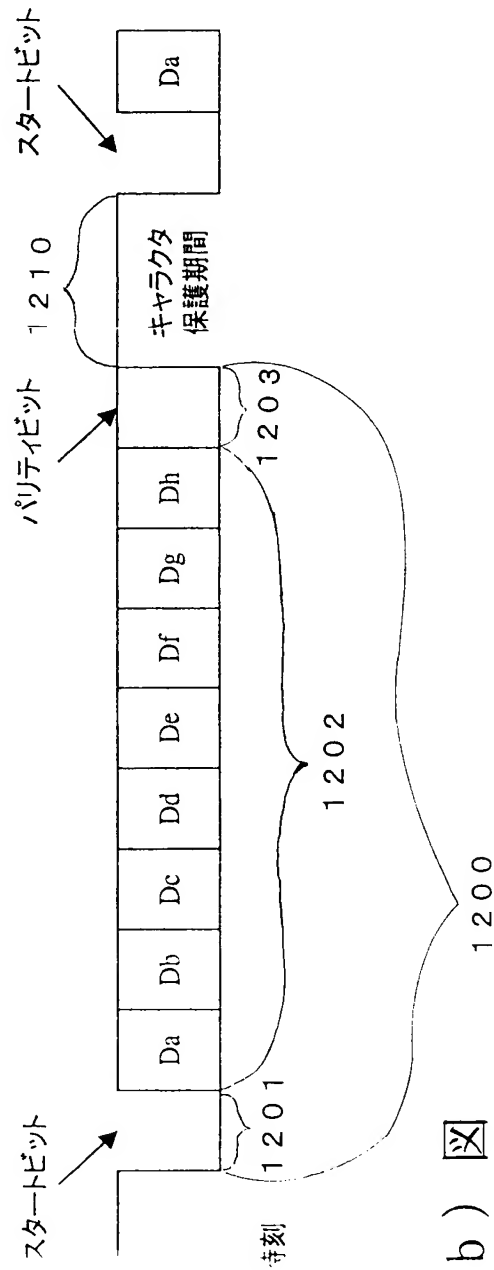
Valley Forge, PA 19482

(610) 407-0700

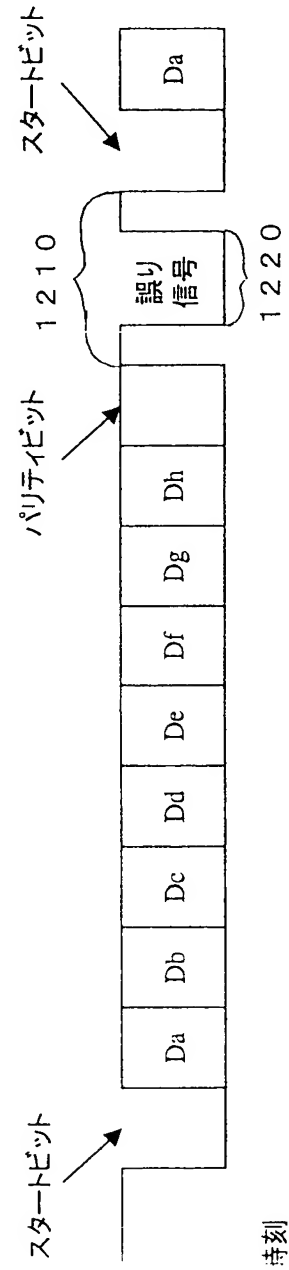


MTS-3312US
// /14
Ratner & Prestia
P.O. Box 980
Valley Forge, PA 19482
(610) 407-0700

第 1 2 1) 図



第 1 2 2 b) 図



MTS-3312US

12/14

Ratner & Prestia

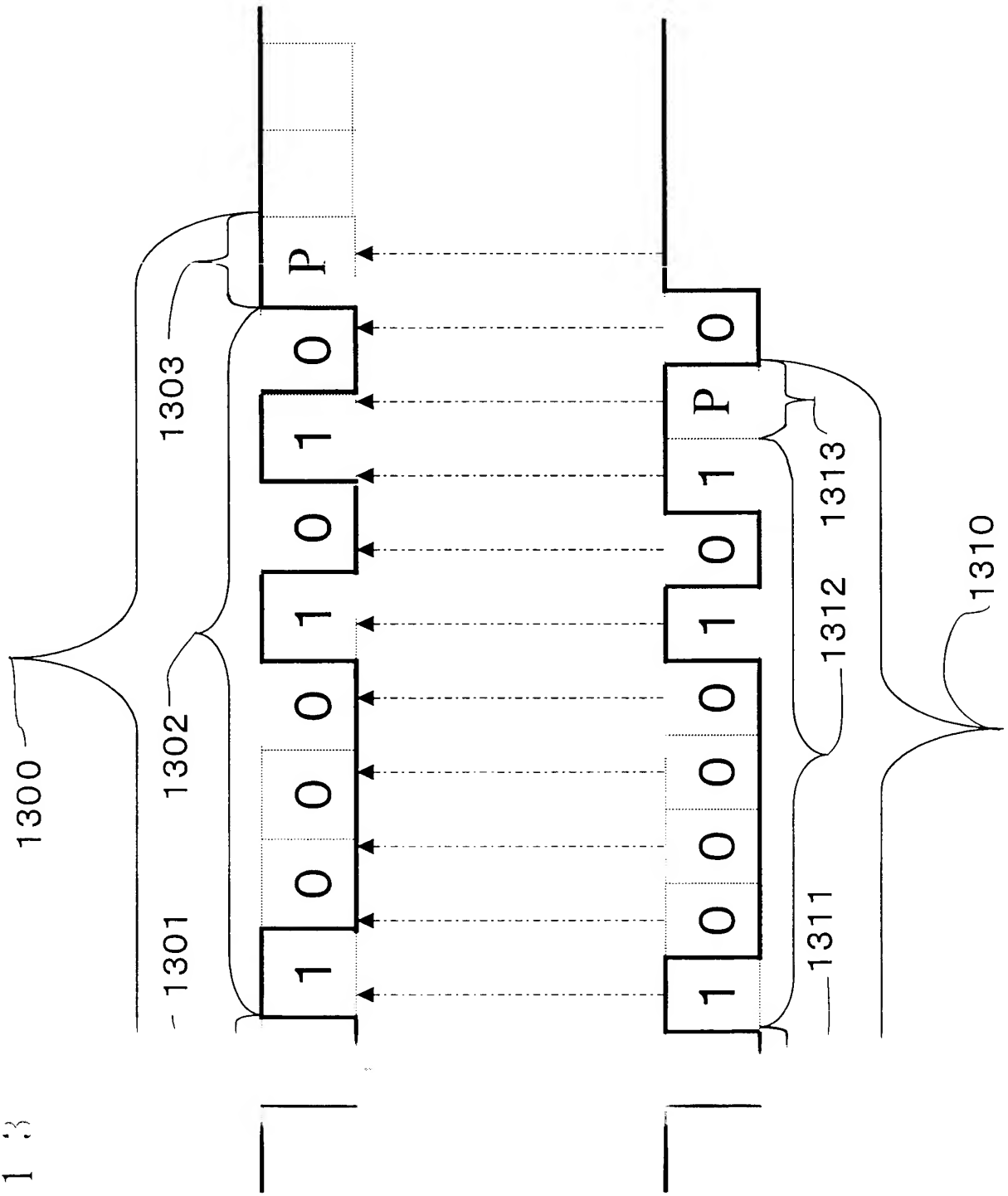
P.O. Box 980

Valley Forge, PA 19482

(610) 407-0700

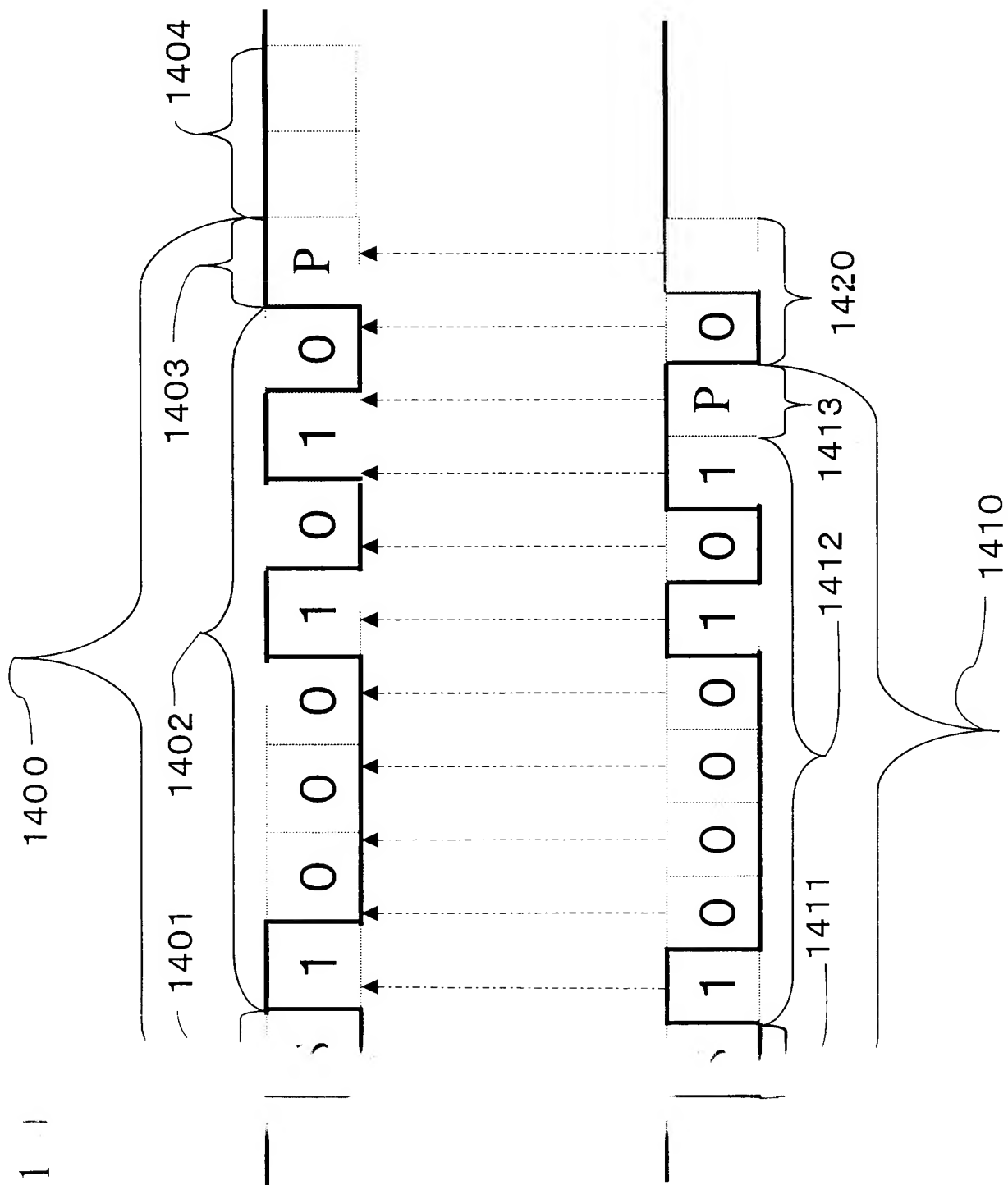
1 3 / 1 4

第 1 3



MTS-3312US
/3 /14
Ratner & Prestia
P.O. Box 980
Valley Forge, PA 19482
(610) 407-0700

第 1



1 4 / 1 4

1 4 / 1 4

MTS-3312US
/4 /14
Ratner & Prestia
P.O. Box 980
Valley Forge, PA 19482
(610) 407-0700